

次世代メモリデバイスへ向けて原子層堆積法により作製したHfxZr_{1-x}O₂薄膜の強誘電性に関する研究

メタデータ	言語: jpn 出版者: 公開日: 2021-05-28 キーワード (Ja): キーワード (En): 作成者: 女屋, 崇 メールアドレス: 所属:
URL	http://hdl.handle.net/10291/21807

明治大学大学院 理工学研究科

2020 年度

博士学位請求論文

次世代メモリデバイスへ向けて

原子層堆積法により作製した

$\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 薄膜の強誘電性に関する研究

Study on Ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ Thin Films

Fabricated by Atomic Layer Deposition

for Future Memory Device Applications

学位請求者 電気工学専攻

女屋 崇

目次

第 1 章 研究背景及び目的	1
1.1 半導体メモリデバイスの概要.....	1
1.2 高誘電率(High- <i>k</i>)絶縁膜.....	3
1.2.1 High- <i>k</i> 絶縁膜の概要.....	3
1.2.2 High- <i>k</i> 絶縁膜の候補材料と現状.....	4
1.3 強誘電体膜.....	5
1.3.1 強誘電体膜の概要.....	5
1.3.2 次世代強誘電体膜の候補材料と現状.....	6
1.3.3 強誘電体膜の応用例.....	10
1.4 原子層堆積(ALD)法.....	14
1.4.1 ALD 法の原理.....	14
1.4.2 ALD 法の発明から現在まで.....	16
1.5 本研究の目的.....	19
1.6 本研究の構成.....	21
第 1 章の参考文献.....	23
第 2 章 実験方法	29
2.1 Metal-Insulator-Metal (MIM)及び Metal-Ferroelectric-Metal (MFM)キャパシタ の作製.....	29
2.1.1 原子層堆積(ALD)法.....	29
2.1.2 反応性直流マグネトロンスパッタリング法.....	34
2.1.3 急速加熱処理.....	36
2.1.4 電極パターンの形成.....	37
2.2 High- <i>k</i> 絶縁膜及び強誘電体膜の物理特性評価.....	42
2.2.1 分光エリプソメーターによる膜厚測定.....	42
2.2.2 X 線回折による結晶構造評価.....	43
2.2.3 原子間力顕微鏡による表面粗さ評価.....	45
2.2.4 透過型電子顕微鏡による膜厚及び結晶性評価.....	46
2.3 High- <i>k</i> 絶縁膜及び強誘電体膜の電気特性評価.....	50
2.3.1 電流-電圧測定.....	50
2.3.2 容量-電圧測定.....	50
2.3.3 分極-電圧測定.....	51
2.3.4 Positive-Up Negative-Down (PUND)法による疲労特性評価.....	52
2.3.5 Pulse write/read measurement 法によるスイッチング特性評価.....	53
第 2 章の参考文献.....	55

第3章 原子層堆積(ALD)法により作製した ZrO₂ 極薄膜の物理及び電気特性評価	56
3.1 はじめに.....	56
3.2 実験条件.....	56
3.2.1 ALD 法により作製した ZrO ₂ 膜の電気及び物理特性評価用試料.....	56
3.2.2 TiN/ZrO ₂ /High- <i>k</i> /ZrO ₂ /TiN MIM キャパシタ.....	57
3.3 ALD 法により作製した ZrO ₂ 膜の結晶構造及びリーク電流特性と熱処理条件の関係.....	59
3.3.1 ALD 法により作製した ZrO ₂ 膜の結晶構造.....	59
3.3.2 TiN 膜厚と表面粗さの関係.....	62
3.3.3 熱処理条件と ALD 法により作製した ZrO ₂ 膜の <i>k</i> 値の関係.....	63
3.3.4 熱処理条件と ALD 法により作製した ZrO ₂ 膜に流れるリーク電流の関係.....	64
3.4 TiN/ZrO ₂ /High- <i>k</i> /ZrO ₂ /TiN MIM キャパシタの物理特性評価.....	65
3.4.1 ALD 法により作製した ZrO ₂ 膜及び High- <i>k</i> 層間絶縁層の成膜速度....	65
3.4.2 ZrO ₂ 単層及び ZrO ₂ /High- <i>k</i> /ZrO ₂ 多層膜の表面粗さ.....	66
3.4.3 ZrO ₂ 単層及び ZrO ₂ /High- <i>k</i> /ZrO ₂ 多層膜の結晶構造評価.....	67
3.5 TiN/ZrO ₂ /High- <i>k</i> /ZrO ₂ /TiN MIM キャパシタの電気特性評価.....	68
3.5.1 ZrO ₂ 単層及び ZrO ₂ /High- <i>k</i> /ZrO ₂ 多層膜の <i>k</i> 及び CET 値.....	68
3.5.2 TiN/ZrO ₂ /TiN 及び TiN/ZrO ₂ /High- <i>k</i> /ZrO ₂ /TiN キャパシタのリーク電流特性.....	70
3.5.3 ZrO ₂ 単層及び ZrO ₂ /High- <i>k</i> /ZrO ₂ 多層膜の CET 値とリーク電流の関係	71
3.6 High- <i>k</i> 層間絶縁層導入による効果に関する考察.....	72
3.7 第3章のまとめ.....	75
第3章の参考文献.....	76
第4章 強誘電体 Hf_xZr_{1-x}O₂ (HZO)膜の結晶構造制御に向けた高誘電率(High-<i>k</i>)核生成層の検討	78
4.1 はじめに.....	78
4.2 実験条件.....	78
4.3 High- <i>k</i> 核生成層を用いて作製した HZO 膜の物理及び電気特性評価.....	80
4.3.1 High- <i>k</i> 核生成層を用いて作製した HZO 膜の強誘電性.....	80
4.3.2 ZrO ₂ 核生成層の膜厚と HZO 膜の強誘電性の関係.....	82
4.3.3 ZrO ₂ 核生成層を用いて作製した HZO 膜の結晶構造.....	83
4.4 High- <i>k</i> 核生成層導入による効果に関する考察.....	88
4.5 第4章のまとめ.....	89
第4章の参考文献.....	90

第 5 章 ZrO₂核生成層の挿入位置が強誘電体 HZO 膜の結晶構造及び強誘電性へ及ぼす効果	91
5.1 はじめに.....	92
5.2 実験条件.....	92
5.3 ZrO ₂ 核生成層を用いて作製した HZO 膜の物理及び電気特性評価.....	93
5.3.1 ZrO ₂ 核生成層を用いて作製した HZO 膜の結晶構造.....	93
5.3.2 ZrO ₂ 核生成層を用いて作製した HZO 膜のリーク電流特性.....	96
5.3.3 ZrO ₂ 核生成層を用いて作製した HZO 膜の強誘電性.....	97
5.3.4 ZrO ₂ 核生成層を用いて作製した HZO 膜の疲労特性.....	98
5.4 上下 ZrO ₂ 核生成層及び上下 TiN 電極を用いて作製した HZO 膜の強誘電性及びリーク電流特性の比較.....	99
5.5 ZrO ₂ 核生成層を用いて作製した HZO 膜の PDA 温度と強誘電性の関係	100
5.6 ZrO ₂ 核生成層を用いて作製した HZO 膜の HZO 膜厚と強誘電性の関係	101
5.6.1 ZrO ₂ 核生成層を用いて作製した HZO 膜の結晶構造.....	101
5.6.2 ZrO ₂ 核生成層を用いて作製した HZO 膜の強誘電性.....	107
5.7 HZO 膜に占める強誘電相の割合と強誘電性の関係.....	108
5.8 第 5 章のまとめ.....	109
第 5 章の参考文献.....	110
第 6 章 常誘電体 HfO₂及び反強誘電体 ZrO₂膜が強誘電体 HZO 膜の結晶構造及び強誘電性に及ぼす効果	111
6.1 はじめに.....	111
6.2 実験条件.....	111
6.2.1 HZO、ZrO ₂ 及び HfO ₂ 単層膜を用いた MFM キャパシタ.....	111
6.2.2 HZO/ZrO ₂ 及び HZO/HfO ₂ 積層膜を用いた MFM キャパシタ.....	112
6.3 HZO、ZrO ₂ 及び HfO ₂ 単層膜の物理及び電気特性評価.....	114
6.3.1 HZO、ZrO ₂ 及び HfO ₂ 単層膜の結晶構造.....	114
6.3.2 HZO、ZrO ₂ 及び HfO ₂ 単層膜の強誘電性.....	115
6.4 HZO/High- <i>k</i> 積層膜の物理及び電気特性評価.....	115
6.4.1 HZO/High- <i>k</i> 積層膜の結晶構造.....	115
6.4.2 HZO/High- <i>k</i> 積層膜のリーク電流特性.....	117
6.4.3 HZO/High- <i>k</i> 積層膜の強誘電性.....	118
6.4.4 HZO/High- <i>k</i> 積層膜のスイッチング特性.....	119
6.4.5 HZO/High- <i>k</i> 積層膜の疲労特性.....	121
6.5 6 章のまとめ.....	122
第 6 章の参考文献.....	124

第 7 章 強誘電体 HZO/ZrO₂ 積層膜による信頼性の改善	126
7.1 はじめに	126
7.2 実験条件	126
7.3 HZO/ZrO ₂ 積層膜による強誘電体厚膜の結晶構造	128
7.4 HZO/ZrO ₂ 積層膜による強誘電体厚膜の電気特性評価	131
7.4.1 HZO 単層及び HZO/ZrO ₂ 積層膜の k 値	131
7.4.2 HZO 単層及び HZO/ZrO ₂ 積層膜の強誘電性	132
7.4.3 HZO 単層及び HZO/ZrO ₂ 積層膜の疲労特性	133
7.4.4 HZO 単層及び HZO/ZrO ₂ 積層膜のリーク電流特性	135
7.5 HZO 単層及び HZO/ZrO ₂ 積層膜の絶縁破壊電圧と残留分極値の関係	135
7.6 第 7 章のまとめ	136
第 7 章の参考文献	137
第 8 章 強誘電体 HZO 膜の低温形成技術確立へ向けた ALD 法における酸化剤 ガスの検討	139
8.1 はじめに	139
8.2 実験条件	139
8.3 熱 (TH-) 及びプラズマ (PE-) ALD 法により作製した HZO 膜の物理特性評価	141
8.3.1 TH- 及び PE-ALD 法により作製した HZO 膜中の不純物分析	141
8.3.2 TH- 及び PE-ALD 法により作製した HZO 膜の成膜速度	142
8.3.3 TH- 及び PE-ALD 法により作製した HZO 膜の結晶構造	142
8.4 TH- 及び PE-ALD 法により作製した HZO 膜の電気特性評価	147
8.4.1 TH- 及び PE-ALD 法により作製した HZO 膜の k 値	147
8.4.2 TH- 及び PE-ALD 法により作製した HZO 膜の強誘電性	149
8.5 ALD 法の酸化剤ガスによる効果に関する考察	151
8.6 第 8 章のまとめ	152
第 8 章の参考文献	154

第 9 章 低温形成した強誘電体 HZO 膜のパルス測定法を用いた信頼性評価	156
9.1 はじめに	156
9.2 実験条件	156
9.3 低温形成した HZO 膜のパルス測定法によるスイッチング特性評価	158
9.4 低温形成した HZO 膜の疲労特性評価	163
9.4.1 低温形成した HZO 膜の PUND 法による疲労特性評価	163
9.4.2 低温形成した HZO 膜の分極反転回数に伴うリーク電流特性	164
9.4.3 低温形成した HZO 膜の分極反転回数に伴うリーク伝導機構解析	166
9.5 第 9 章のまとめ	168
第 9 章の参考文献	169
第 10 章 低温形成した強誘電体 HZO 膜のシンクロトロン X 線源を用いた結晶構造評価	170
10.1 はじめに	170
10.2 実験条件	170
10.3 低温形成した HZO 膜の微小角入射広角 X 線散乱(GI-WAXS)法による結晶構造評価	172
10.3.1 低温形成した HZO 膜の GI-WAXS 法による入射角依存性	172
10.3.2 低温形成した HZO 膜の結晶構造の熱処理温度依存性	176
10.4 低温形成した HZO 膜の結晶構造と強誘電性の関係	179
10.5 10 章のまとめ	181
第 10 章の参考文献	182
第 11 章 総括と今後の展望	183
11.1 総括	183
11.2 今後の展望	185
第 11 章の参考文献	189
研究業績	190
謝辞	205

第 1 章 研究背景及び目的

1.1 半導体メモリデバイスの概要

近年、国際社会共通目標である“SDGs(持続可能な開発目標)”達成に向けて、人工知能(Artificial Intelligence: AI)、IoT (Internet of Things)、ロボット、ビッグデータ等の先端技術を産業や社会生活に取り入れ、情報を収集・解析し、最適解を現実空間へフィードバックすることで経済発展と社会的課題解決の両立を目指す“Society 5.0”が注目されている。この計画の実現には、膨大なデータを低消費電力で処理できるデバイス及びシステムの構築が必須であり、これら社会システムの根幹を担うコンピュータやスマートフォン等の電子機器に搭載されている大規模集積回路(LSI)の高性能化及び低消費電力化は必要不可欠な基盤技術の一つと言える。

1947 年の William B. Shockley らによるトランジスタの発明以降、トランジスタは単体での性能向上のみならず、コンデンサなどと一緒に同一基板上にまとめた集積回路(Integrated Circuit: IC)として小型化及び軽量化が進み、電気製品等で幅広く使われるようになった。その後、IC の集積度は一段と進み、LSI へと飛躍を遂げ、1965 年には Gordon E. Moore によって提唱された“LSI の集積度は 18 カ月毎に 2 倍になる”という経験則(ムーアの法則)に基づいて微細化を繰り返しながら高集積化されてきた。[1] また、1974 年に Robert H. Dennard らによって提案されたスケーリング則は、微細化によって LSI の高性能化及び低消費電力化が可能であることを示すものであり、その後の LSI 技術の進むべき方向の指標となった。[2] 1980 年代には VLSI(素子集積度 10 万~1000 万個)、1990 年代には ULSI(素子集積度は 1000 万個超)へと技術革新が進み、2000 年代に入ると、CPU (Central Processing Unit)や DSP (Digital Signal Processor)、各種通信インタフェースなどの多数の機能を一つのチップ上に集積したシステム LSI が登場した。また、これら LSI 技術の進展により、LSI の重要な構成要素の 1 つである半導体メモリの応用分野は急速に拡大した。Fig. 1-1 に、半導体メモリの階層構造を示す。

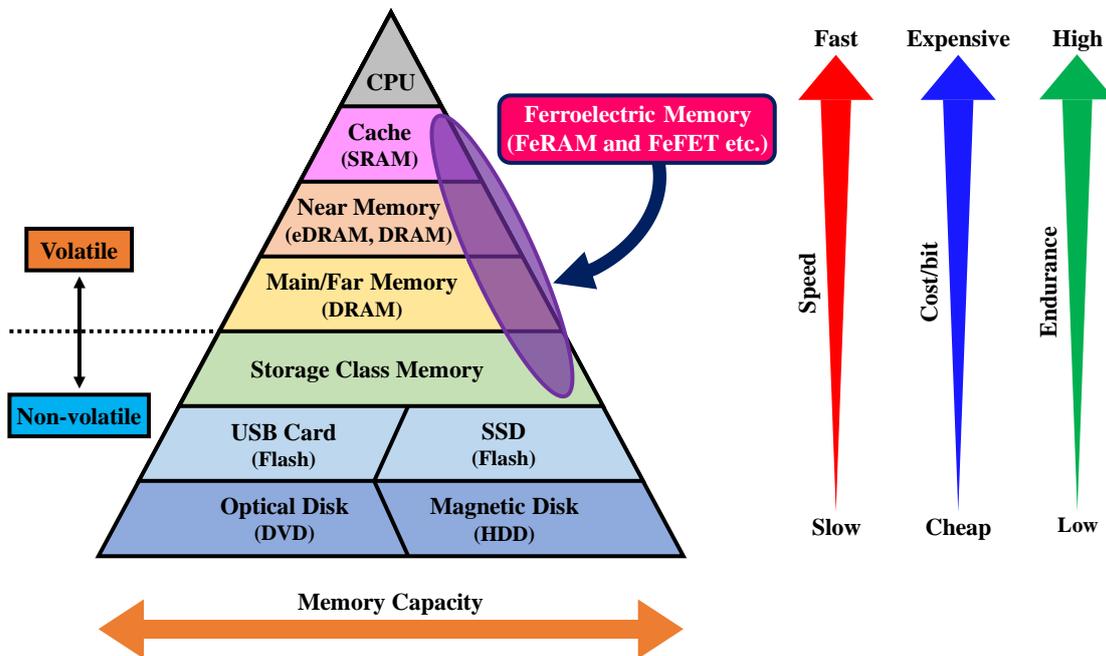


Fig. 1-1 半導体メモリの階層構造 [3, 4]

半導体メモリは、まず、揮発性及び不揮発性メモリに大別される。DRAM (Dynamic Random Access Memory)及びSRAM (Static Random Access Memory)などの揮発性メモリは、電源が切れると蓄積された情報を失ってしまう。一方、フラッシュメモリを代表とする不揮発性メモリは、電源が切れても蓄積された情報を保持することができる。現在、大容量記憶が可能なDRAMはコンピュータの主記憶装置、高速動作が可能なSRAMはキャッシュメモリとして用いられている。一方、不揮発性メモリの場合、低消費電力、大容量及び可搬性に優れるSSD (Solid State Drive)や磁気ディスクであるHDD (Hard Disk Drive)は主にコンピュータの補助記憶装置として利用されている。また、不揮発性且つ低消費電力化が可能なフラッシュメモリやFeRAM (Ferroelectric Random Access Memory)は、携帯電話やデジタルカメラ、IC (Integrated Circuit)カードなどに幅広く使われている。

近年、これまでCMOSプロセスで実用化されてきたHfO₂にSiやZrといった元素を添加したHfO₂系強誘電体が新たに報告されてから、FeRAMやFeFET (Ferroelectric Field Effect Transistor)に代表される不揮発性強誘電体メモリが注目を集めている。また、HfO₂系強誘電体は10~100 ns程度の高速動作が可能であり、揮発性メモリであるSRAMの記憶ノードにHfO₂系強誘電体キャパシタを付加した不揮発性SRAMの研究開発が進められている。また、HfO₂系強誘電体は10 nm程度の極薄膜領域でも安定した強誘電性を示すのに加えて、3次元構造上への原子レベルの均質成膜が可能な原子層堆積(Atomic Layer Deposition: ALD)法の成膜技術が確立していることから、強誘電体メモリの高速動作且つ消費電力が小さく、高集積化が実現可能である。しかし、一般家庭にも数多く普及して

いる DVD (Digital Video Disc)のような光ディスク媒体や HDD、USB (Universal Serial Bus)メモリの代わりに強誘電体メモリを用いた新たな不揮発性の半導体メモリを利用するためにはコストの面での課題を解決する必要がある。従って、Fig. 1-1 に示すように、強誘電体メモリの位置付けとして DRAM などのワーキングメモリの代替利用や、書き込み/読み込み耐性や読み書き速度の点で DRAM や SRAM とフラッシュメモリの間で生じている大きなギャップを埋める新たな半導体メモリとして期待されている。

1.2 高誘電率(High- k)絶縁膜

1.2.1 High- k 絶縁膜の概要

これまで、CMOS (Complementary Metal-Oxide-Semiconductor)や微細化による LSI の高性能化を牽引してきた DRAM は、性能向上及び省スペースで膨大なデータを蓄積するために絶縁膜の薄膜化が試みられてきた。しかし、絶縁膜を薄膜化することでトンネル効果によるリーク電流が増大し、容量が蓄積できないといった物理的限界を迎えている。この解決策の1つとして、従来の SiO₂ 系材料に代表される絶縁膜よりも k 値が高い High- k 絶縁膜の導入が不可欠である。ここで、キャパシタの静電容量 C は、High- k 絶縁膜の誘電率を $k_{\text{High-}k}$ 、物理膜厚を d 、キャパシタの面積を S 、真空の誘電率を ϵ_0 とすると、次の式で表される。

$$C = \epsilon_0 k_{\text{High-}k} \frac{S}{d} \dots\dots\dots (1-1)$$

これより、物理膜厚を薄くするまたはキャパシタ面積を大きくすることと同様に、SiO₂ よりも高い誘電率を有する High- k 材料を用いることで静電容量を大きくすることが可能である。また、SiO₂ 換算膜厚(Capacitance Equivalent Thickness: CET)は、High- k 絶縁膜の誘電率を $k_{\text{High-}k}$ 、物理膜厚を d 、SiO₂ 膜の誘電率を k_{SiO_2} とすると、次の式で表される。

$$\text{CET} = \frac{k_{\text{SiO}_2}}{k_{\text{High-}k}} d \dots\dots\dots (1-2)$$

これより、Fig. 1-2 に示すように、キャパシタ絶縁膜として High- k 絶縁膜を用いることで、同じ CET の値であっても物理膜厚をより厚くできる。従って、CET 値をスケーリング則に従って薄膜化しつつ実際の物理膜厚を増加させることで、リーク電流を低減することが可能となる。[5, 6]

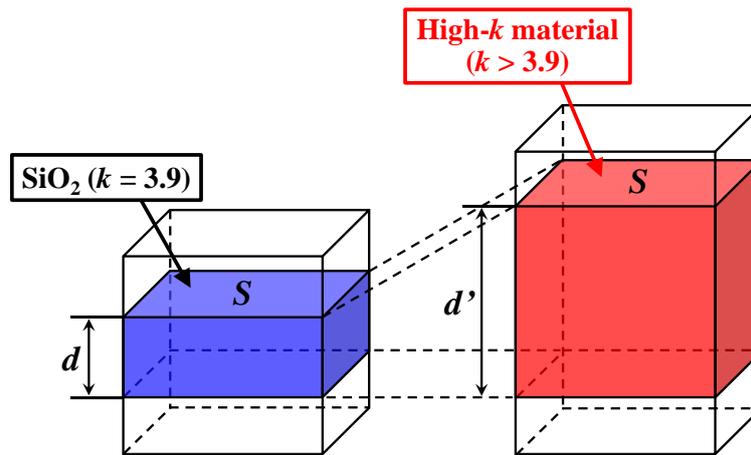


Fig. 1-2 High- k 材料の導入による物理膜厚の厚膜化

1.2.2 High- k 絶縁膜の候補材料と現状

Table 1-1 に、 SiO_2 及び High- k 絶縁膜の候補材料の k 値、バンドギャップ (E_g) 及び Si と比較したコンダクションバンドオフセット (CBO) を示す。絶縁膜として High- k 材料を導入する上で、 k 値と E_g は特に重要なパラメータとなる。(1-1) 式に示した通り、 SiO_2 の k 値である 3.9 よりも高い値を持つ材料ほど静電容量を大きくすることができる。また、 E_g や伝導帯側の CBO が高い材料は絶縁性が高く、リーク電流を抑制できることが知られている。

Table 1-1 High- k 絶縁膜の候補材料 [7, 8]

Material	SiO_2	Si_3N_4	Al_2O_3	Ta_2O_5	TiO_2	HfO_2	HfSiO_4	La_2O_3	Y_2O_3	ZrO_2
k	3.9	7	9	22	80	25	11	30	15	20~40
E_g (eV)	9	5.1	8.8	4.4	3.5	5.8	6.5	6	6	5.8
CBO (eV)	3.2	2	2.8	0.35	0	1.4	1.8	2.3	2.3	1.5

Fig. 1-3 に、 k 値とバンドギャップの関係を示す。一般に High- k 材料はバンドギャップが小さいことが多い。つまり、 k 値とバンドギャップはトレードオフの関係であることが分かる。これら基本的な物理的パラメータを基に、目的とするデバイス特性に対して適切な材料を選択する必要がある。

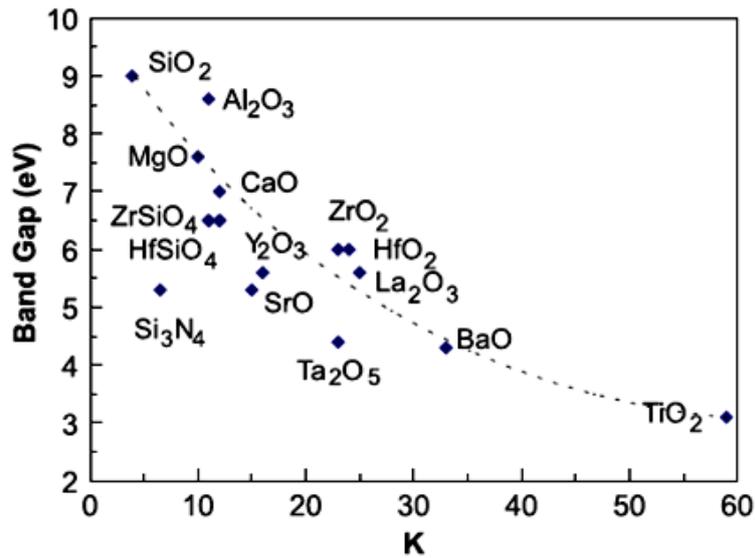


Fig. 1-3 K 値と E_g の関係 [8]

1.3 強誘電体膜

1.3.1 強誘電体膜の概要

強誘電体とは誘電体の一種であり、電界 $E=0$ においても電気双極子が配列し分極を示し、かつ電界の印加方向を変えることによって分極方向が正または負へ変化する物質である。Fig. 1-4 に、典型的な強誘電体の分極-電界($P-E$)特性を示す。まず、電界を印加する前の原点 O では試料全体の分極値は 0 である。次に、電界 E を印加すると、分極値は電界の増加に伴い $O \rightarrow A \rightarrow B$ と非直線的に変化して飽和する。続いて、電界の減少と増加を繰り返すことで、分極値は $B \rightarrow C \rightarrow D \rightarrow E \rightarrow B$ と変化してヒステリシスループを描く。ここで、電界 $E=0$ における分極値を残留分極(P_r)値と呼び、例えば、FeRAM では P_r の極性が正のときに「0」、負のときに「1」として判別する。従って、デバイスの安定した動作を実現するために、より大きな P_r 値を誘起できる材料が望まれている。また、分極 $P=0$ における電界の大きさを抗電界(E_c)と呼ぶ。 E_c 値は応用するデバイスによって要求値が異なるため、求めるデバイス特性に合わせた材料設計が必要である。以上より、 P_r 及び E_c 値は強誘電体の特性を評価する上で最も重要なパラメーターであると言える。

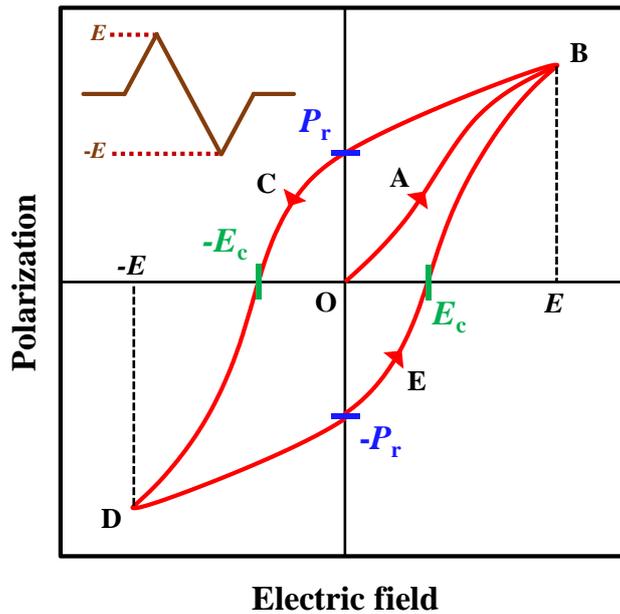


Fig. 1-4 強誘電体の P - E 特性

現在、一般的な強誘電体として FeRAM の強誘電体材料として既に実用化されているペロブスカイト系の $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT) 及び $\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$ (PZT) 等が挙げられるが、これらは CMOS プロセスとの親和性が低いことや強誘電性を示す膜厚に制限があるといった問題点があることから、更なるデバイス応用範囲の拡大を達成するために、近年報告された HfO_2 系強誘電体が大きな注目を集めている。[9, 10]

1.3.2 次世代強誘電体膜の候補材料と現状

CMOS や DRAM キャパシタにおける High- k 絶縁膜として注目され、既に先端 CMOS でも実用化されている HfO_2 に、元素を適量添加することで強誘電性を発現することが 2011 年にドイツの研究グループから初めて報告された。[11] HfO_2 系強誘電体に必要なドーピング元素は多岐にわたり、現在では、Si [11–15]、Al [16]、Sr [17]、Y [18–21]、Sm [22]、Gd [22–24] 及び La [25] などが候補元素として報告されている。同様に、単層で各々単斜晶 (Monoclinic: M) 及び正方晶 (Tetragonal: T) 相を形成する常誘電体 HfO_2 及び反強誘電体 ZrO_2 膜を組み合わせた強誘電体 $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ (HZO) 膜は、Fig. 1-5 に示すように、幅広い Hf:Zr の組成領域で強誘電性を発現し、特に Hf:Zr = 0.5:0.5 のときに強誘電体に特徴的である最適なヒステリシス特性を示すことが知られている。[26–33] さらに、最近では、元素ドーピング無しの HfO_2 単層膜でも強誘電性を示すことが報告されている。[34–36]

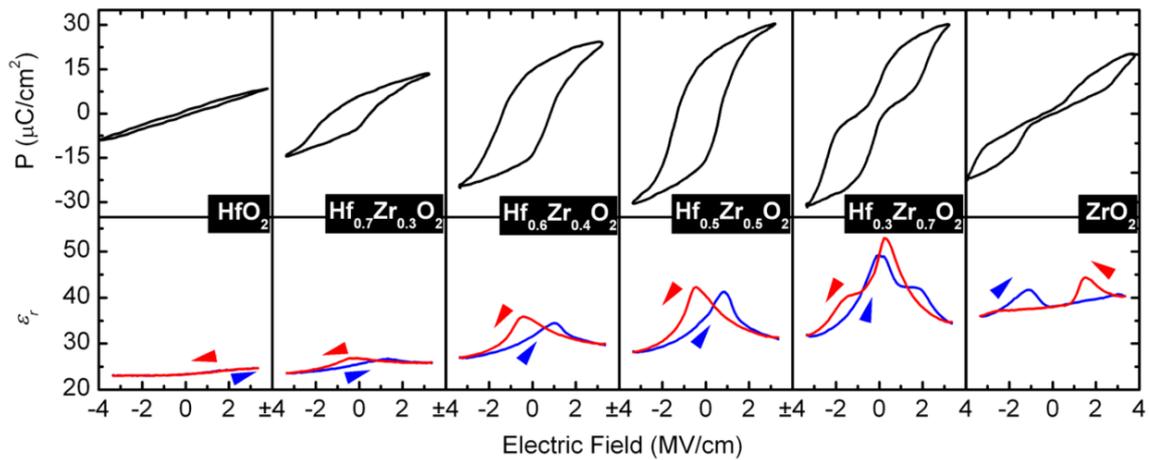


Fig. 1-5 HfO₂、ZrO₂ 及び HZO 膜の P - E 特性及び k 値と電界 E の関係 [27]

Table 1-2 に、HfO₂系強誘電体と一般に知られているペロブスカイト型強誘電体である SBT 及び PZT の主要パラメータを示す。強誘電体において、強誘電性を発現するために必要な膜厚や熱処理温度、CMOS や BEOL (Back End of Line) プロセスとの親和性は、 P_r 及び E_c 値と同様に、デバイスへの応用を考えた際に非常に重要な項目である。HfO₂系強誘電体の最大の特徴として、膜厚 10 nm 程度の極薄膜領域において安定した強誘電性を得ることができる。これは、ペロブスカイト型強誘電体に要求される膜厚の約 1/10 程度であることから、HfO₂系強誘電体を用いることで更なる微細化が可能になると考えられる。また、CMOS プロセスとの高い親和性及び ALD 法などの成膜プロセスやエッチングなどの技術が確立していることから、FeRAM、強誘電体 FET (Ferroelectric Field-Effect Transistors: FeFET)、トンネル FET (Tunnel Field-Effect Transistors: TFET) 及び抵抗変化型メモリ (Resistive Random Access Memory: ReRAM) などの低消費電力化を可能とする次世代メモリデバイスへの応用へ向けて盛んに研究されている。[37-44] また、その中でも強誘電体 HZO 膜は、極薄膜領域における強誘電性の発現に加え、HZO 膜を構成する HfO₂ 及び ZrO₂ 膜の ALD 法による成膜プロセスが確立されていることから、高性能次世代デバイスに必要不可欠な低消費電力化及び 3 次元構造化を可能にする新規材料として期待されている。[44] 一般に HfO₂系強誘電体は、ペロブスカイト型強誘電体と比べて約 2 倍以上の絶縁破壊電界 (E_{BD}) を有するが、 E_c 値が E_{BD} 値と近いため、デバイスを設計する際には膜厚と印加電界を慎重に設定する必要がある。

Table 1-2 HfO₂系強誘電体とペロブスカイト型強誘電体である SBT 及び PZT の主要パラメータ [45]

	SrBi ₂ Ta ₂ O ₉ (SBT)	Pb(Zr _x Ti _{1-x})O ₃ (PZT)	HfO ₂ -based ferroelectric
Film thickness	> 25 nm	> 70 nm	5-30 nm
Annealing temp.	> 750°C	> 600°C	400-1000°C
P_r	< 10 $\mu\text{C}/\text{cm}^2$	20-40 $\mu\text{C}/\text{cm}^2$	1-40 $\mu\text{C}/\text{cm}^2$
E_c	10-100 kV/cm	~50 kV/cm	1-2 MV/cm
E_{BD}	~2 MV/cm	0.5-2 MV/cm	4-8 MV/cm
$100 * E_c / E_{BD}$	0.5-5%	2.5-10%	12.5-50%
k	150-250	~1300	~30
ALD capability	limited	limited	mature
CMOS compatibility	Bi and O ₂ diffusion	Pb and O ₂ diffusion	stable
BEOL compatibility	H ₂ damage	H ₂ damage	stable
References	[46–49]	[48–50]	[11, 51–57]

Fig. 1-6 に示すように、HfO₂系強誘電体における強誘電性の発現起源の1つとして直方晶(Orthorhombic: O)相(空間群: *Pca2*₁)の形成が関与しており、金属イオンが単位格子内を上下に動くことで分極を示すペロブスカイト型強誘電体と異なり、酸素イオンが動くことによって分極を示すと考えられている。[11, 58, 59] また、MFM (Metal-Ferroelectric-Metal)キャパシタの電極材料として主に TiN が用いられており、特に上下電極形成後に熱処理(Post-Metallization Annealing: PMA)することによって、HfO₂系強誘電体膜に占める強誘電相である O 相の割合が増加し、結果として良好な強誘電性を示すことが報告されている。[11, 60, 61] このような TiN 電極の効果としては、HfO₂ との熱膨張係数の差に起因した応力印加や TiN のスカベンジ効果による HfO₂系強誘電体膜内への適度な酸素欠損の導入が挙げられている。[24, 28, 62, 63] HfO₂系強誘電体膜の強誘電性実現に向けて Pt [20, 33, 52, 64]、Ir [32, 65, 66]、RuO₂ [67]及び TaN [68]などの様々な電極材料が用いられているが、HfO₂系強誘電体膜の強誘電性は電極材料によって大きく変化することが報告されている。従って、適応できるデバイスが限られてしまうことが懸念されている。

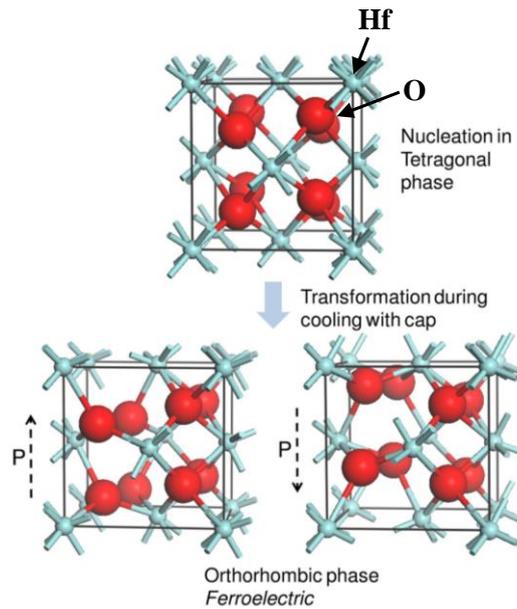


Fig. 1-6 T相の HfO_2 及び上下方向に分極した O 相の HfO_2 の模式図 [11]

Fig. 1-7 に、強誘電体 HZO 膜の膜厚と膜厚 10 nm の残留分極($2P_r = P_r^+ - P_r^-$)値で規格化した値の関係を示す。一般に、HZO 膜は膜厚 10 nm 程度で最大の $2P_r$ 値を得られる一方、膜厚の増加と共に安定相かつ常誘電相である M 相が形成され、結果として $2P_r$ 値が減少することが報告されている。従って、プロセスマージンを拡大するためにも、膜厚によらず安定した強誘電性の実現が可能な強誘電体膜の作製手法の確立が要求されている。

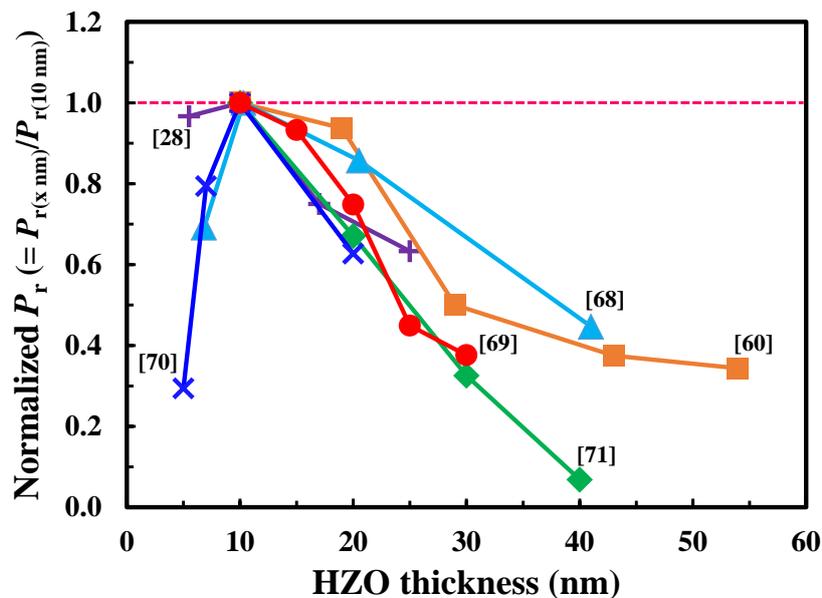


Fig. 1-7 強誘電体 HZO 膜の膜厚と膜厚 10 nm の $2P_r$ 値で規格化した値の関係 [28, 60, 68–71]

Fig. 1-8 に、 HfO_2 系強誘電体膜の作製段階のプロセス温度とこれまでに報告された $2P_r$ 値をまとめた図を示す。Si、Al 及び La などを添加した HfO_2 系強誘電体膜を形成するためには 500°C 以上の熱処理温度が必要であることが分かる。一方、HZO 膜はドーピングしている ZrO_2 の結晶化開始温度が SiO_2 、 Al_2O_3 及び La_2O_3 と比べて低いため、 400°C 程度の比較的低温領域で安定した強誘電性を得られることが知られている。 400°C 以下の更なる低温領域における HZO 膜の強誘電性の発現が実現できれば、多種多様な次世代デバイスへの応用が期待できると共に、BEOL 工程及びフレキシブル基板等の低耐熱性が要求されている分野にも幅広く応用できる。

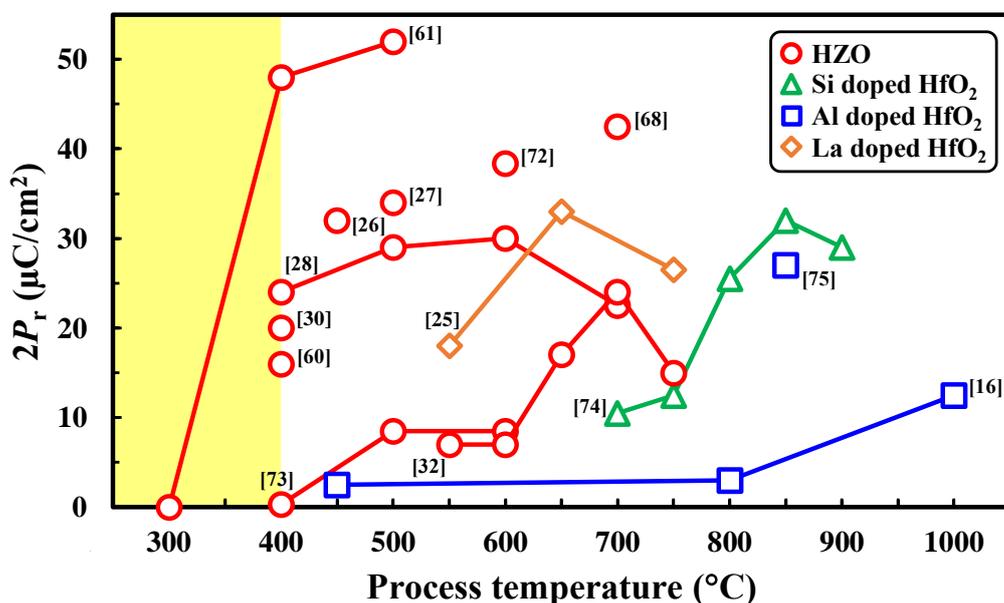


Fig. 1-8 HfO_2 系強誘電体膜の作製段階のプロセス温度とこれまでに報告された $2P_r$ 値の関係 [16, 25–28, 30, 32, 60, 61, 72–75]

1.3.3 強誘電体膜の応用例

これまで紹介してきた強誘電体膜の代表的な応用例として FeRAM 及び FeFET について述べていく。[76]

まず、FeRAM は強誘電体薄膜を 2 つの電極で挟んだキャパシタ型のメモリデバイスであり、1990 年代に実用化されて以降、身近なところでは公共交通機関の乗車券などの非接触型 IC カードに搭載されている。Fig. 1-9 (a)及び(b)に示すように、FeRAM のメモリセルは、DRAM と同様に 1 つのトランジスタと 1 つの強誘電体キャパシタを一組とした 1T1C 型メモリセル、または 2 つの 1T1C 型メモリセルを組み合わせた 2T2C 型メモリセルで構成されている。[77, 78] データの読出しも DRAM と同様に破壊読み出しで、プレート線の電圧を上げた際のメモリセルの分極反転電流と非反転電流の差として読み出される。2T2C 型メモリ

セルの場合では、Fig. 1-9 (b)に示すように、ペアになる2つの1T1C型メモリセルには必ず相補データが書き込まれ、センスアンプはこれら信号電圧の差を検出して増幅する。従って、1T1C型メモリセルと比べてデータの読み出しが安定しているが、1 bit を記憶するのにトランジスタと強誘電体キャパシタが2つずつ必要になるので、メモリの大容量化には不向きである。

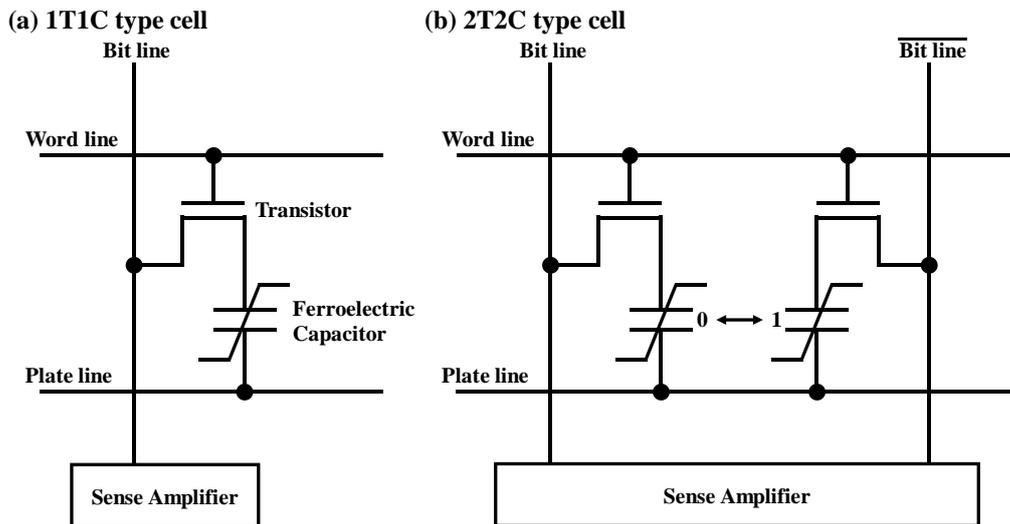


Fig. 1-9 (a) 1つのトランジスタと1つの強誘電体キャパシタによる1T1C型及び(b)2つの1T1C型メモリセルを組み合わせた2T2C型メモリセル

FeRAMのキャパシタ構造として、DRAM同様に、十分な電荷量を確保するためにトレンチ構造またはピラー構造のメモリセルが提案されている。HfO₂系強誘電体膜は、数nmの膜厚でも良好な強誘電性を示すことに加えて、ALD法による成膜が可能であることから、従来のPZTを代表とするペロブスカイト系強誘電体では困難であった微細化及び3次元構造化を容易に実現できると考えられている。また、Fig. 1-10に示すように、実際にトレンチ構造上にHfO₂系強誘電体膜を形成してFeRAMとしての有用性も実証されている。[79]しかし、HfO₂系強誘電体膜は書き込み/読み込み耐性が10⁹回程度と実用化レベル(10¹²~10¹⁴回)には及んでおらず、これら大きな課題の解決に向けて数多くの研究が進められている。

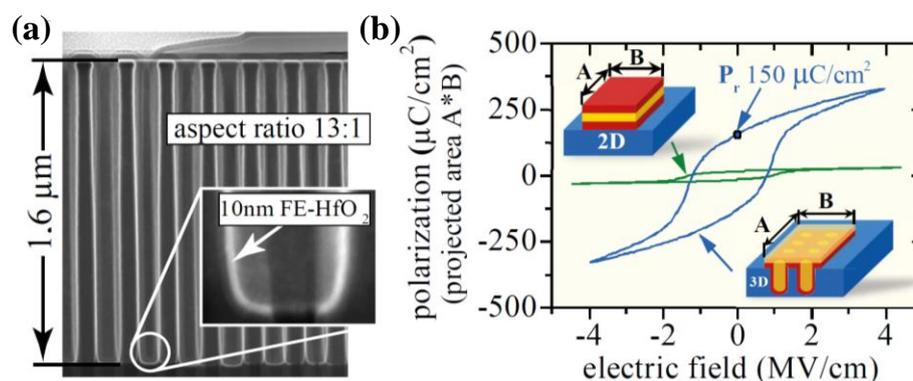


Fig. 1-10 (a) アスペクト比が 13:1 のトレンチ構造上に形成した Al 添加した HfO₂ 強誘電体膜の走査透過電子顕微鏡(STEM)による断面像及び(b) 平面構造及びトレンチ構造を用いた強誘電体キャパシタの残留分極値 P_r の比較 [79]

次に、FeFET は、強誘電体膜をゲート絶縁膜として用いた電界効果型トランジスタであり、強誘電体膜の分極状態によりチャネルのコンダクタンスを制御し、且つ強誘電体の残留分極によりデバイスの状態を記憶することができる。従って、1 つの FeFET で 1 つのメモリセルを構成できることから、FeFET は更なる集積化を実現できる高密度なメモリとして期待されている。また、近年、AI 実現へ向けたキーテクノロジーの一つとして、人間の脳に相当する高度な知的処理を低消費電力で可能とするニューロモーフィックコンピューティングが脚光を浴びており、その構成要素である人工シナプスの有望な候補素子として FeFET が注目されている。[80] Fig. 1-11 (a)及び 1-11 (b)に、FeFET の動作原理の模式図を示す。ゲートに正または負の電圧を印加した後に 0 V に戻した場合には、ゲート絶縁膜である強誘電体膜の分極方向が異なる。従って、これら強誘電体ゲート絶縁膜の分極の向きによって、オン及びオフ状態を同一のゲート電圧で実現できる。つまり、過去に印加した書き込み電圧によって強誘電体の分極状態が変化し、読み出し電圧を印加した場合に流れるドレイン電流の値を制御できたことになる。この FeFET のドレイン電流-ゲート電圧(I_d-V_g)特性を図示すると、Fig. 1-11(c)に示すように、ヒステリシス特性を示すことから、強誘電体ゲート絶縁膜の分極状態によってトランジスタのしきい値電圧が変化したとみなすことができる。このしきい値電圧のシフト量、すなわち I_d-V_g 特性におけるヒステリシスの幅をメモリウィンドウ(MW)と呼び、この MW 中のゲート電圧に対しては 2 通りのドレイン電流の値を取ることが分かる。また、MW は強誘電体ゲート絶縁膜の膜厚と E_c 値に比例する。

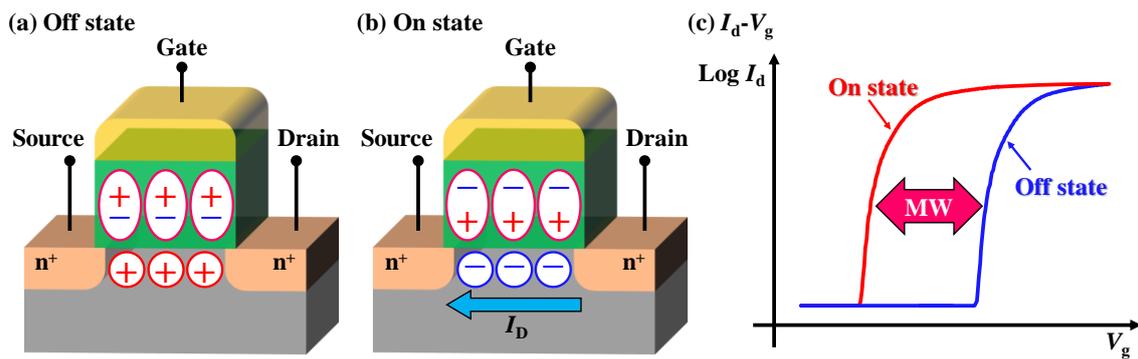


Fig. 1-11 FeFET の動作原理の模式図((a) オン状態及び(b) オフ状態)及び (c) I_d - V_g 特性 [78]

強誘電体を用いて半導体のコンダクタンスを制御するという FeFET の基本となるアイデアは 1957 年に I. M. Ross によって特許公開され、1963 年には J. L. Moll と Y. Tarui によって強誘電体をメモリーとして動作させた最初の実験結果が報告された。[81, 82] その後、FeFET のデバイスの試作例は数多く報告されているが、提案後 60 年以上経った現在でも実用化には至っていない。これまで、FeFET の実現に向けて、強誘電体膜としてペロブスカイト系の PZT 及び SBT が採用されてきた。しかし、複雑な組成制御や微細化の限界(~ 100 nm)だけでなく、高温プロセス($> 500^\circ\text{C}$)や元素拡散によって形成された強誘電体/Si 間の界面層に起因する動作電圧の上昇やデータ保持特性の劣化等、実用化へ向けて様々な問題に直面してきた。これら解決策として、基本となる MFS (Metal-Ferroelectric-Semiconductor) 構造の強誘電体/Si 界面に SiO_2 や High- k 膜等のバッファ層を挿入した MFIS (Metal-Ferroelectric-Insulator-Semiconductor) 構造も提案されたが、バッファ層で誘起できる電荷量の限界(例えば、 SiO_2 は最大で $3.5 \mu\text{C}/\text{cm}^2$)により、強誘電体膜の残留分極値($10\sim 50 \mu\text{C}/\text{cm}^2$)を十分に活用できないという問題があった。[83] 一方、 HfO_2 系強誘電体膜は幅広い組成領域且つ極薄膜領域(~ 10 nm)でも安定した強誘電性を発現するという既存材料にはない利点を有する。また、Si プロセスとの親和性に優れている上に、 400°C 以下の低温プロセス化が可能であることから、良好な異種材料界面の形成が期待できる。実際に、Fig. 1-12 に示すように、28 nm 世代の技術により FeFET を作製し、良好なメモリー特性を得られたことが報告されている。[79] 以上より、 HfO_2 系強誘電体膜の発見により、FeFET の実用化の可能性は一気に高まったと考えられる。一方、強誘電体/Si 界面に形成された界面層を介した電荷トラップによる書き込み/読み込み耐性の劣化や結晶粒径に起因するデバイス特性のばらつきといった信頼性の面で改善すべき課題が残っている。

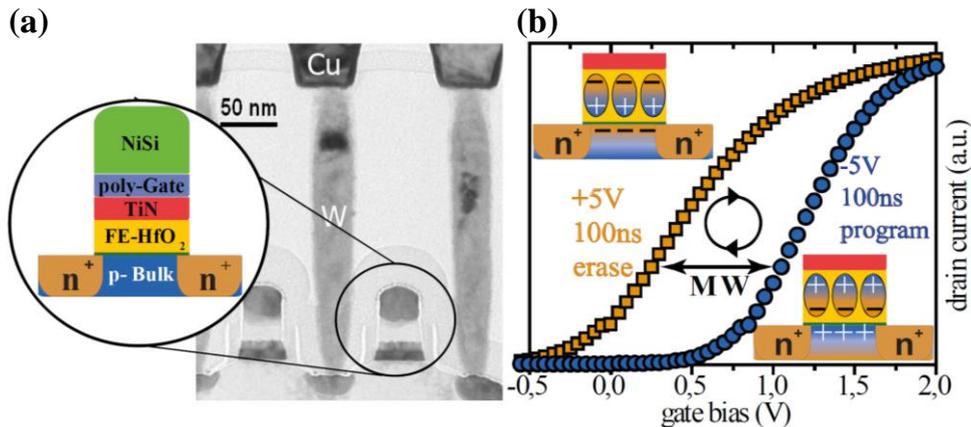


Fig. 1-12 (a) 28 nm 世代の技術で試作された Si 添加した HfO₂ 強誘電体膜を用いた FeFET の透過型電子顕微鏡(TEM)による断面像及び(b) I_d - V_g 特性 [79]

1.4 原子層堆積(ALD)法

1.4.1 ALD 法の原理

これまで、半導体デバイスの微細化や高機能化は薄膜技術の発展により支えられてきた。一般的な薄膜作製手法として、スパッタリング法、真空蒸着及び化学気相成長(CVD)法などが挙げられる。しかし、これらの手法では表面が平滑な基板に対しては均一膜を成膜可能であるが、アスペクト比の高い複雑な 3 次元構造を有する基板には段差被覆性が優れた膜を形成することは困難である。そこで、近年、原子層レベルで膜厚を制御する原子層堆積(ALD)法に関する研究開発が盛んに進められている。ここではまず、ALD 法の原理について述べていく。

Fig. 1-13 及び 1-14 に、ALD 法の成膜メカニズム及び成膜フローを示す。ここで、模式図では Al(CH₃)₃ 及び H₂O ガスを用いた ALD 法による Al₂O₃ 膜の成膜プロセスを例にしている。ALD 法の成膜プロセスは、以下(i)~(iv)の計 4 工程を 1 サイクルとして構成されている。

- (i) 有機原料ガスの供給に伴う原料の飽和表面吸着及び基板表面の-OH 基と原料の配位子とのイオン交換反応。
- (ii) 不活性ガスの供給による成膜チャンバーからの残留原料ガスの除去。
- (iii) 酸化剤ガスの供給による配位子の酸化反応と-OH 基の生成。
- (iv) 不活性ガスの供給による成膜チャンバーからの残留酸化剤ガスの除去。

1 サイクルにおける成膜速度は飽和吸着反応が律速となる。そのため、1 サイクルごとに一定量の分子が吸着して膜が成長するので、サイクル数を調整することで膜厚を精密に制御できる。また、ALD プロセスは非常に高いアスペクト比や複雑な 3 次元構造を有する材料の表面であっても、原料ガスが十分に到達して表面に飽和吸着することで、平面上と同様にコンフォーマルな成膜が可能である。[84]

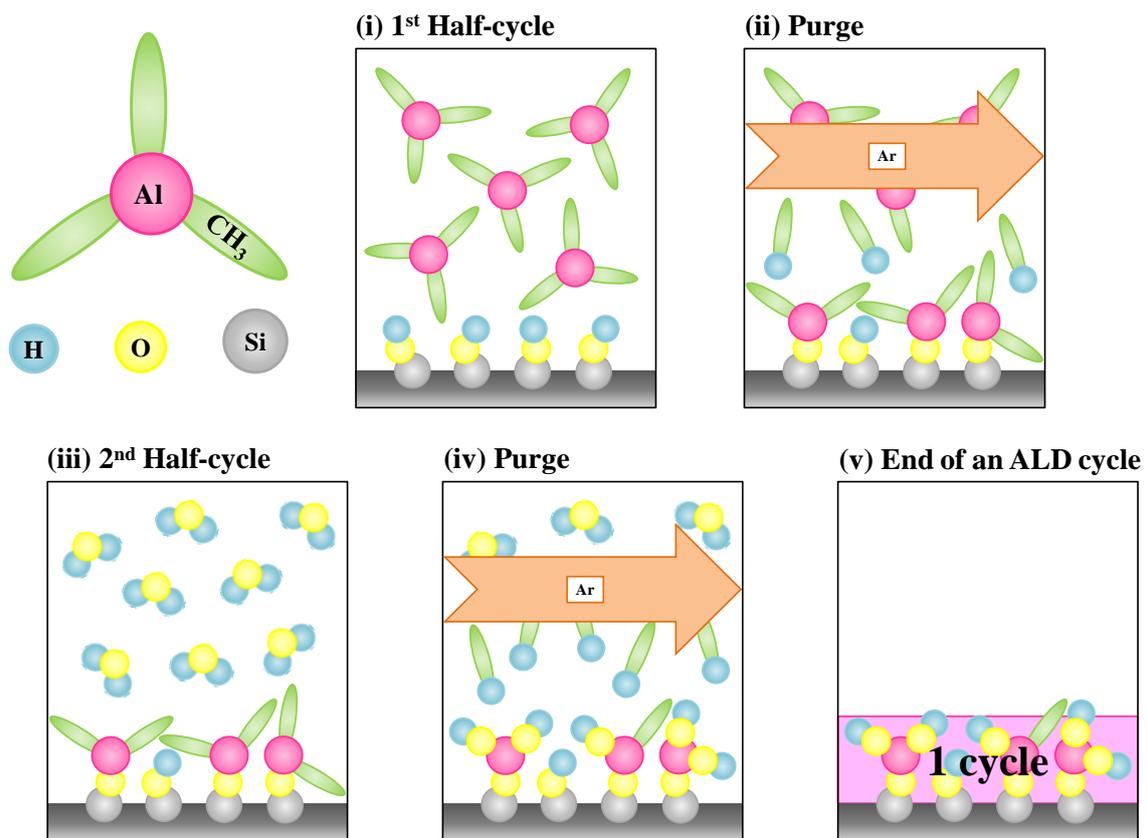


Fig. 1-13 ALD 法の成膜メカニズム (例: Al(CH₃)₃ 及び H₂O ガスを用いた Al₂O₃ 膜)

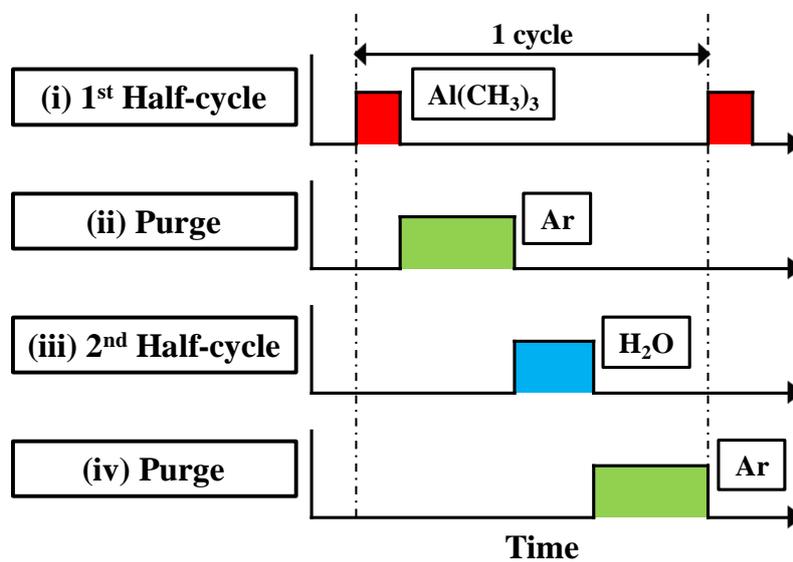


Fig. 1-14 ALD 法の成膜フロー (例: Al(CH₃)₃ 及び H₂O ガスを用いた Al₂O₃ 膜)

Fig. 1-15 に、ALD 成膜時の成膜温度と膜成膜速度の関係を示す。適切な温度領域下では、膜成長速度が成膜温度に対して一定となる。この温度領域を ALD ウィンドウと呼び、ALD 原料と基板表面の間で飽和化学吸着反応が起こることによって上記で説明した原子層ごとの均質成膜が可能となる。[85, 86] 一方、これら温度領域を外れると、化学及び物理的要因により ALD 法としての成膜が阻害される。まず、ALD ウィンドウよりも成膜温度が低い場合、ALD 原料自身や成膜時の副生成物が基板表面に堆積し、結果として膜成長速度の増加を引き起こすことがある。また、成膜温度が低いことで ALD 原料と基板表面間の化学吸着反応が十分に起こらず、膜成長速度が低下することがある。次に、ALD ウィンドウよりも成膜温度が高い場合、ALD 原料自身や成膜時の副生成物が分解することで CVD 成膜の要素が加わり、結果として膜成長速度の増加を引き起こすことがある。また、成膜温度が高いことで、基板表面から膜自身や吸着物が脱着し、膜成長速度が低下することがある。これらは、成膜温度を最適化することに加えて、パーズや原料供給時間といった成膜フローを見直すことで解決できる場合がある。また、適切な ALD 原料の選択も非常に重要であり、ALD 原料の研究開発分野にも大きな注目が集まっている。

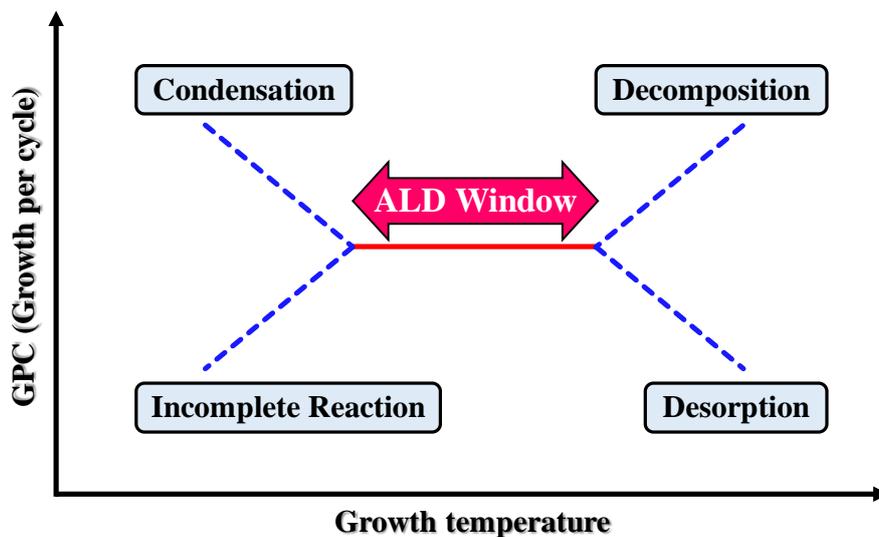


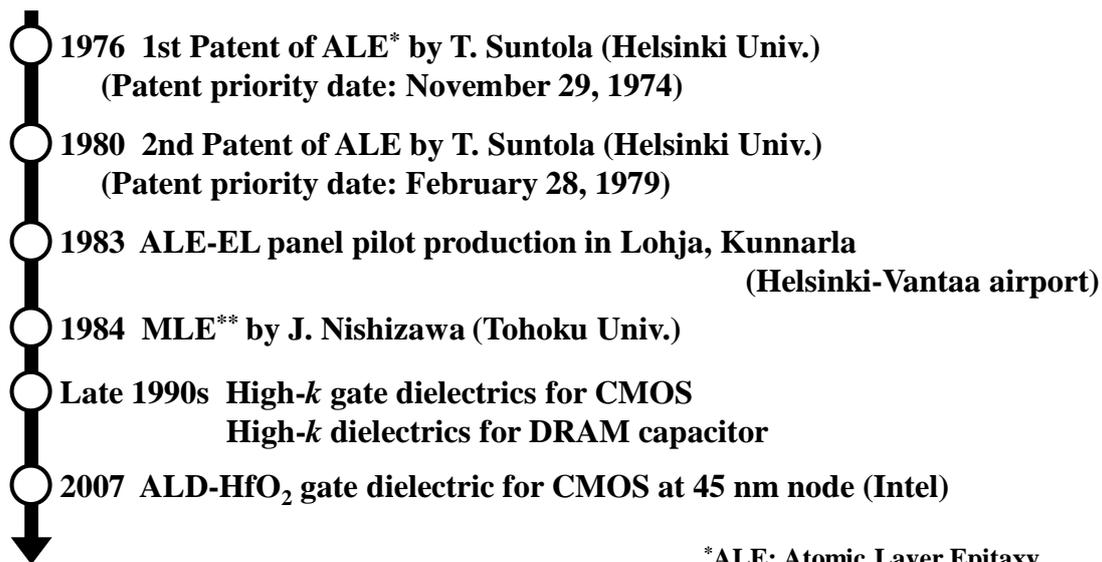
Fig. 1-15 ALD 成膜時の成膜温度と ALD ウィンドウの関係

1.4.2 ALD 法の発明から現在まで

ALD 法は、反応性ガスが基板表面に単層のみ化学的に吸着することを利用し、1 原子層ごとに成膜する手法である。従って、これら手法により極めて平坦で緻密な膜を 3 次元構造上でも精密制御できることから、膜厚の制御性、均一性及び再現性といった観点から非常に高い期待が見込まれている。ここでは、原子層プロセスの原点となる ALD 法の歴史について述べる。

Fig. 1-16 に、ALD 法の年表を示す。1970 年代初頭、フィンランドの Instrumentarium 社の薄膜 EL (Thin Film Electroluminescent: TFEL)ディスプレイの開発に携わった T. Suntola らは、Zn 及び S の固体原料を加熱し、揮発したガスをメインチャンバー内へ交互に流して単原子膜を形成することで六方晶 ZnS 薄膜の成長に成功し、1976 年に ALD 法の基本概念となる最初の特許として公開された。[87] また、この手法は原子層エピタキシー(Atomic Layer Epitaxy: ALE)法と名付けられた。その後、現在の ALD 法でも採用されているキャリアガスとして不活性ガスを用いたガスフロー型の ALE 法を考案することで、金属塩化物である ZnCl₂ 及び H₂S といった化合物原料の化学吸着反応を利用した ZnS 薄膜の作製に成功し、1980 年には 2 報目の特許が公開された。[88] 一般的には、この T. Suntola による ALE 法が現在の ALD 法の起源であるとされているが、1960 年代にソビエト連邦(現ロシア連邦)の V. B. Aleskovskii らによって提案され、1965 年にレニングラードで開催された学会にて報告された分子積層(Molecular Layering: ML)法が起源であるという説もある。[89, 90] 一方、東北大学の西澤潤一らは、T. Suntola らによる ALE 法の原理に基づいて AsH₃ 及び Ga(CH₃)₃ を原料として用いた GaAs の原子層ごとのエピタキシャル成長に成功した。また、この手法は分子層エピタキシー(Molecular Layer Epitaxy: MLE)と名付けられ、1984 年の国際学会にて報告された後、1985 年には学術論文として公開されたことで世界中に広く知られるようになった。[91, 92]

続いて、ALD 法の実用化の観点から歴史を辿っていく。1980 年のサンディエゴで開催された国際学会では、ALE 法による ZnS を用いて試作した TFEL ディスプレイが T. Suntola によって初めて発表された。[93] また、1983 年には、ALE 法を用いて作製した大規模な ALE-EL ディスプレイがヘルシンキ・ヴァンター国際空港のフライト情報ボードとして設置された。[94] その後、ALD 技術の開発が進むにつれて ALD 装置製造メーカーの数は増加し、ALD 法の更なる産業利用の拡大に繋がった。特に、ムーアの法則やスケーリング則に基づいて高集積化及び微細化が急速に進む半導体分野では、これら 3 次元構造上へ原子層レベルでの均質成膜が可能な ALD 法に注目が集まり、1990 年代後半からは微細化技術を先頭に立って進めてきた CMOS 用 High-*k* 絶縁膜や高アスペクト比を有する DRAM キャパシタ用 High-*k* 絶縁膜の成膜手法として導入された。また、2007 年には Intel によって ALD 法を用いて作製した HfO₂ 膜を CMOS トランジスタの High-*k* ゲート絶縁膜として導入されから、半導体デバイス作製プロセスでの応用が更に活発となった。



*ALE: Atomic Layer Epitaxy

**MLE: Molecular Layer Epitaxy

Fig. 1-16 ALD 法の歴史 [94, 95]

現在、Fig. 1-17 に示すように、ALD 技術の発展に伴い ALD 法によって成膜可能な材料が増えてきており、シリコン CMOS プロセスを代表とする半導体デバイス製造に利用されている High-*k* 材料や配線材料、電極材料等はほとんど全て網羅されている。また、ALD 法の産業応用は半導体分野のみならず、医療、電池、触媒及び有機分野の成膜及びコーティング技術として幅広く活用されていることから、ALD 法は今日の生活を支える上で必要不可欠な技術であると言える。さらに、近年では、各原料ガスが流れる領域を区切って各々の成膜エリアを設定することでベルトコンベア式に原子層を成長させる Spatial ALD 法や異なる基板表面状態を利用して原子層を選択的に成長させる Area selective ALD 法、基板温度等の面内傾斜を利用して膜成長速度を制御することで一つの基板上に組成傾斜をつける Combinatorial ALD 法といった新たな ALD 技術が報告されており、ALD 技術の更なる発展が期待されている。[86, 96–100]

1 H																	2 He
3 Li	4 Be											5 B	6 C	7 N	8 O	9 F	10 Ne
11 Na	12 Mg											13 Al	14 Si	15 P	16 S	17 Cl	18 Ar
19 K	20 Ca	21 Sc	22 Ti	23 V	24 Cr	25 Mn	26 Fe	27 Co	28 Ni	29 Cu	30 Zn	31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr
37 Rb	38 Sr	39 Y	40 Zr	41 Nb	42 Mo	43 Tc	44 Ru	45 Rh	46 Pd	47 Ag	48 Cd	49 In	50 Sn	51 Sb	52 Te	53 I	54 Xe
55 Cs	56 Ba	57-71 La-Lu	72 Hf	73 Ta	74 W	75 Re	76 Os	77 Ir	78 Pt	79 Au	80 Hg	81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn
		57-71 La-Lu	57 La	58 Ce	59 Pr	60 Nb	61 Pm	62 Sm	63 Eu	64 Gd	65 Tb	66 Dy	67 Ho	68 Er	69 Tm	70 Yb	71 Lu

■ : Oxide
■ : Nitride
■ : Pure element

Fig. 1-17 ALD 法によって成膜可能な材料の例 [101]

1.5 本研究の目的

これまで半導体メモリは、ムーアの法則に基づく性能向上だけでなく省スペースで膨大なデータを蓄積するために微細化が試みられてきたが、情報を記憶する役割を担う誘電体膜は薄膜化に伴いリーク電流が増加し、十分な容量が確保できないといった物理的限界を迎えつつある。そこで、この限界を打破するために、新規誘電体薄膜材料の探索及びデバイスの 3 次元構造化というポストスケール技術の必要性が叫ばれている。本論文ではこれら状況を踏まえ、3 次元構造へ原子層レベルでの均質成膜を可能とする ALD 法、並びに ALD 法を用いた新規誘電体薄膜の探索に着目した。

強誘電体材料は不揮発性且つナノ秒オーダーの高速スイッチングが可能であることから、高性能次世代メモリデバイスの一つとして強誘電体メモリや強誘電体トランジスタの実用化へ向けた研究が進められてきた。しかし、これまで検討されてきた PZT 及び SBT といったペロブスカイト系強誘電体膜は、複雑な組成制御や微細化の限界があり、さらに、500°C 以上の高温プロセスや元素拡散によって形成された強誘電体/Si 間の界面層に起因するデータ保持特性の劣化等、実用化への様々な問題に直面してきた。一方、2011 年に報告された HfO₂ 系強誘電体膜は、Si プロセスとの親和性に優れている上、10 nm 程度の薄膜領域且つ 400°C 以下の低温プロセスでも良好な強誘電性を示すという既存材料にはない利点を有することから注目され、基礎研究から信頼性評価に至る研究が盛んに行われている。今後、HfO₂ 系強誘電体を用いた半導体メモリの実用化だけでなく更なる応用分野の拡大に向けて、強誘電相且つ常温常圧下で準安定相の O 相を安定して形成する強誘電体薄膜作製手法の確立や低耐熱性基板を用いたフレキシブルデバイスへの搭載を見据えたプロセスの極低温化等が望まれている。

以上の背景に鑑み、本論文では強誘電体として HfO₂ と結晶化温度が低い ZrO₂ を組み合わせた HZO 膜に着目し、ZrO₂ 膜を HZO 膜の核生成層として用いた

HZO 膜の結晶構造制御及び強誘電性の向上に取り組んだ。また、ALD 法による HZO 薄膜作製プロセスに着目し、酸化剤ガスが HZO 膜の結晶構造及び強誘電性に及ぼす影響を明らかにした上で、ALD 法による HZO 薄膜の低温形成技術の確立に取り組んだ。本論文では上記の大きく分けて 2 つの目標を達成することで、持続可能な社会を創り上げる AI や IoT 産業の更なる発展に必要な次世代半導体メモリの性能向上に貢献することを目的としている。

まず、1.3.2 節で述べた通り、これまで、HZO の強誘電相である O 相は、HZO 膜と熱膨張係数の異なる TiN 電極を用いた熱処理法で形成されてきた。しかし、HZO 膜の様々なデバイスへの応用を考えた際に、電極材料に依存しない強誘電体 HZO 薄膜形成技術の確立が必須である。上記の問題を解決するために、TiN 電極と HZO 膜間に結晶化した ZrO_2 膜を核生成層として挿入して HZO 膜の結晶構造制御を試みることで、強誘電性の向上及び電極材料に依存しない強誘電性の発現を実現可能な強誘電体膜の確立に取り組んだ。この技術は、ALD 法で作製した As-grown の ZrO_2 膜が O 相を含む多結晶構造を形成する特徴を利用しており、HZO 膜の核生成層として用いることで HZO 膜中の強誘電相の形成を促進させることを目的としている。以上の手法により形成した HZO 膜と ZrO_2 膜の積層膜において、 ZrO_2 膜が HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論する。また、同じく 1.3.2 節で述べた通り、HZO 膜は膜厚 10 nm 程度で最大の $2P_r$ 値を得られる一方、膜厚の増加と共に常誘電相である M 相が形成され、結果として $2P_r$ 値が減少することが報告されている。上記の問題を解決するために、HZO 膜の強誘電相の形成を促進させる ZrO_2 膜を用いた HZO/ ZrO_2 積層構造を作製して、特に $2P_r$ 値の減少が顕著な膜厚 20 nm 以上の厚膜領域での安定した強誘電性且つ高耐圧を有する強誘電体膜の作製手法の確立を目指す。

次に、強誘電体 HZO 膜の更なる応用領域の拡大及び汎用性の向上を目的として、強誘電体膜のプロセス温度に着目した。1.3.2 節で述べた通り、 HfO_2 と結晶化温度が低い ZrO_2 を組み合わせた強誘電体 HZO 膜は、Si や Al 等を添加した HfO_2 系強誘電体膜と比べて更なる低温プロセス化が期待できる有望な材料である。また、HZO 膜は TiN を上下電極材料として用いることで、熱処理時に TiN 電極から受けた応力により準安定相である O 相を形成し、 400°C の低温熱処理条件でも良好な強誘電性を示すことが報告されている。これまでの報告例より、HZO 膜は成膜した時点でアモルファス構造又は常誘電相である M 相を有する結晶構造を形成していることから、更なる低温化を目指すためには As-grown の HZO 膜の結晶構造が重要であると考えられる。そこで、HZO 膜を成膜過程で結晶化させ、且つ準安定相の O 相を形成するために、一般的に ALD 法による HZO 膜の成膜時に酸化剤として用いられている H_2O や O_3 よりも酸化力及びエネルギーが高い O_2 プラズマを用いたプラズマ ALD (PE-ALD)法を採用した。以上より、酸化剤ガスとして各々 H_2O 及び O_2 プラズマを用いた熱 (TH-) 及び PE-ALD 法

により HZO 膜を作製して、ALD 成膜時の酸化剤ガスが HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論する。また、HZO 膜の実デバイス応用へ向けた大きな課題の一つである分極反転回数増加に伴う強誘電性の振る舞いに関して、 $2P_r$ 値とリーク電流特性の関係から議論する。

1.6 本研究の構成

本論文は、11 章から構成されている。

第 1 章では、近年注目を集めている HfO₂ 系強誘電体膜の概要について述べ、半導体メモリデバイスにおける位置付け及び課題点を明らかにした。また、将来の半導体メモリデバイスの設計及び作製プロセスにおいて必要不可欠な High- k 絶縁膜及び ALD 法について説明した。そして、“ZrO₂ 核生成層を用いた HZO 膜の結晶構造制御及び強誘電性の向上”及び“プラズマ酸素を用いた ALD 法による HZO 膜の低温形成技術の確立”の 2 つを本論文の目的とした。

第 2 章では、強誘電体 HZO 膜を用いた MFM キャパシタの作製プロセス及び電気及び物理特性評価手法の原理について述べた。

第 3 章では、本研究の導入としてこれまでの微細化を牽引してきた DRAM において、キャパシタ用絶縁膜として用いられている ZrO₂ 膜を ALD 法により作製し、High- k 層間絶縁層を用いることで高い k 値を維持しつつ絶縁膜の薄膜化に伴うリーク電流の抑制に取り組んだ。

第 4 章では、High- k 膜である ZrO₂ 及び Al₂O₃ 薄膜を TiN 下部電極と HZO 膜間に挿入した TiN/High- k /HZO/TiN キャパシタを作製して、強誘電相の形成を目的とした HZO 膜の結晶構造制御に寄与する High- k 膜を検討した。

第 5 章では、第 4 章で HZO 膜の結晶構造制御を実現した ZrO₂ 膜を HZO 膜の核生成層として利用し、ZrO₂ 核生成層の挿入位置が HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論した。

第 6 章では、各々常誘電体 HfO₂ 及び反強誘電体 ZrO₂ 膜と HZO 膜を積層した全体膜厚が 20 nm の HZO/HfO₂ 及び HZO/ZrO₂ 積層厚膜を作製して、HfO₂ 及び ZrO₂ 膜が HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論した。

第 7 章では、第 6 章において全体膜厚が 20 nm であっても高耐圧且つ良好な強誘電性を維持した HZO/ZrO₂ 積層膜の膜厚依存性を調べると共に疲労特性を評価し、実デバイス応用へ向けたこれら HZO/ZrO₂ 積層膜の有用性を議論した。

第 8 章では、強誘電体 HZO 膜の 400°C 以下の低温形成技術確立へ向けて、酸化剤として各々 H₂O 及び O₂ プラズマを用いた TH-及び PE-ALD 法による HZO 膜を作製して、ALD 成膜時の酸化剤ガスが HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論した。

第 9 章では、第 8 章において 300~400°C で低温形成した HZO 膜の強誘電性を

リーク成分を取り除いたパルス測定法により詳細に評価した。また、実デバイス応用へ向けた大きな課題である分極反転回数の増加に伴う強誘電性の劣化機構を疲労特性及びリーク電流特性を組み合わせで議論した。

第 10 章では、シンクロトロン X 線源を用いて第 8 章において 300~400°C で低温形成した HZO 膜の結晶構造解析に取り組み、ALD 成膜時の酸化剤ガス及び熱処理温度が結晶構造及び強誘電性に及ぼす効果を詳細に評価した。

第 11 章では、本研究の総括を示した。

第1章の参考文献

- [1] G. E. Moore, “Cramming more components onto integrated circuits”, *Electronics Magazine* 38(8), (1965).
- [2] R. H. Dennard, F. H. Gaensslen, H.-N. Yu, V. L. Rideout, E. Bassous, and A. R. LeBlanc, *IEEE J. Solid-State Circuits* 9(5), 256 (1974).
- [3] S. Tomishima, *IEEE 19th Non-Volatile Memory Technology Symposium (NVMTS)*, Keynote “Memory Technologies; Past and Future”, (2019).
- [4] C. S. Hwang, *Adv. Electron. Mater.* 1(6), 1400056 (2015).
- [5] 鳥海明, *表面科学* 26(5), 242 (2005).
- [6] S. M. Sze, *半導体デバイス: 基礎理論とプロセス技術 第2版第8刷*, 産業図書 (2010).
- [7] J. Robertson, *J. Vac. Sci. Technol.* B18, 1785 (2000).
- [8] J. Robertson, *Eur. Phys. J. Appl. Phys.* 28, 265 (2004).
- [9] B.-E Park, H. Ishiwara, M. Okuyama, S. Sakai, and S.-M. Yoon, *Ferroelectric-Gate Field Effect Transistor Memories*, Springer (2016).
- [10] 岩本光正, *よくわかる電気電子物性*, オーム社 (2013).
- [11] T. S. Böske, J. Müller, D. Bräuhäus, U. Schröder, and U. Böttger, *Appl. Phys. Lett.* 99, 102903 (2011).
- [12] D. Zhou, J. Müller, J. Xu, S. Knebel, D. Bräuhäus, and U. Schröder, *Appl. Phys. Lett.* 100, 082905 (2012).
- [13] E. Yurchuk, J. Müller, S. Knebel, J. Sundqvist, A. P. Graham, T. Melde, U. Schröder, and T. Mikolajick, *Thin Solid Films* 533, 88 (2013).
- [14] U. Schroeder, E. Yurchuk, J. Müller, D. Martin, T. Schenk, P. Polakowski, C. Adelman, M. I. Popovici, S. V. Kalinin, and T. Mikolajick, *Jpn. J. Appl. Phys.* 53, 08LE02 (2014).
- [15] D. Zhou, Y. Guan, M. M. Vopson, J. Xu, H. Liang, F. Cao, X. Dong, J. Mueller, T. Schenk, and U. Schroeder, *Acta Mater.* 99, 240 (2015).
- [16] S. Mueller, J. Mueller, A. Singh, S. Riedel, J. Sundqvist, U. Schroeder, and T. Mikolajick, *Adv. Funct. Mater.* 22, 2412 (2012).
- [17] T. Schenk, S. Mueller, U. Schroeder, R. Materlik, A. Kersch, M. Popovici, C. Adelman, S. V. Elshocht, and T. Mikolajick, *Proc. Eur. Solid-State Device Res. Conf.*, 2013, p.260.
- [18] J. Müller, U. Schröder, T. S. Böske, I. Müller, U. Böttger, L. Wilde, J. Sundqvist, M. Lemberger, P. Kücher, T. Mikolajick, and L. Frey, *J. Appl. Phys.* 110, 114113 (2011).
- [19] T. Olsen, U. Schröder, S. Müller, A. Krause, D. Martin, A. Singh, J. Müller, M. Geidel, and T. Mikolajick, *Appl. Phys. Lett.* 101, 082905 (2012).

- [20] S. Starschich, D. Griesche, T. Schneller, R. Waser, and U. Böttger, *Appl. Phys. Lett.* 104, 202903 (2014).
- [21] K. Katayama, T. Shimizu, O. Sakata, T. Shiraishi, S. Nakamura, T. Kiguchi, A. Akama, T. J. Konno, H. Uchida, and H. Funakubo, *Appl. Phys. Lett.* 109, 112901 (2016).
- [22] Y. Sharma, D. Barrionuevo, R. Agarwal, S. P. Pavunny, and R. S. Katiyar, *Electrochem. Solid-State Lett.* 4(11), N13 (2015).
- [23] S. Mueller, C. Adelman, A. Singh, S. V. Elshocht, U. Schroeder, and T. Mikolajicka, *Electrochem. Solid-State Sci. Technol.* 1(6), N123 (2012).
- [24] M. Hoffmann, U. Schroeder, T. Schenk, T. Shimizu, H. Funakubo, O. Sakata, D. Pohl, M. Drescher, C. Adelman, R. Materlik, A. Kersch, and T. Mikolajick, *J. Appl. Phys.* 118, 072006 (2015).
- [25] A. G. Chernikova, D. S. Kuzmichev, D. V. Negrov, M. G. Kozodaev, S. N. Polyakov, and A. M. Markeev, *Appl. Phys. Lett.* 108, 242905 (2016).
- [26] J. Müller, T. S. Böske, D. Bräuhaus, U. Schröder, U. Böttger, J. Sundqvist, P. Kücher, T. Mikolajick, and L. Frey, *Appl. Phys. Lett.* 99, 112901 (2011).
- [27] J. Müller, T. S. Böske, U. Schröder, S. Mueller, D. Bräuhaus, U. Böttger, L. Frey, and T. Mikolajick, *Nano Lett.* 12, 4318 (2012).
- [28] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 102, 242905 (2013).
- [29] M. H. Park, H. J. Kim, Y. J. Kim, Y. H. Lee, T. Moon, K. D. Kim, S. D. Hyun, F. Fengler, U. Schroeder, and C. S. Hwang, *ACS Appl. Mater. Interfaces* 8, 15466 (2016).
- [30] S. Zarubin, E. Suvorova, M. Spiridonov, D. Negrov, A. Chernikova, A. Markeev, and A. Zenkevich, *Appl. Phys. Lett.* 109, 192903 (2016).
- [31] S. W. Smith, A. R. Kitahara, M. A. Rodriguez, M. D. Henry, M. T. Brumbach, and J. F. Ihlefeld, *Appl. Phys. Lett.* 110, 072901 (2017).
- [32] T. Shimizu, T. Yokouchi, T. Shiraishi, T. Oikawa, P. S. Sankara R. Krishnan, and H. Funakubo, *Jpn. J. Appl. Phys.* 53, 09PA04 (2014).
- [33] T. Shimizu, T. Yokouchi, T. Oikawa, T. Shiraishi, T. Kiguchi, A. Akama, T. J. Konno, A. Gruverman, and H. Funakubo, *Appl. Phys. Lett.* 106, 112904 (2015).
- [34] P. Polakowski and J. Müller, *Appl. Phys. Lett.* 106, 232905 (2015).
- [35] T. Nishimura, L. Xu, S. Shibayama, T. Yajima, S. Migita, and A. Toriumi, *Jpn. J. Appl. Phys.* 55, 08PB01 (2016).
- [36] A. Pal, V. K. Narasimhan, S. Weeks, K. Littau, D. Pramanik, and T. Chiang, *Appl. Phys. Lett.* 110, 022903 (2017).

- [37] P. Polakowski, S. Riedel, W. Weinreich, M. Rudolf, J. Sundqvist, K. Seidel, and J. Müller, Proc. IEEE 6th International Memory Workshop, 2014, p.1.
- [38] M. H. Lee, Y.-T. Wei, C. Liu, J.-J. Huang, M. Tang, Y.-L. Chueh, K.-Y. Chu, M.-J. Chen, H.-Y. Lee, Y.-S. Chen, L.-H. Lee, and M.-J. Tsai, IEEE J. Electron Devices Soc. 3, 377 (2015).
- [39] E. Yurchuk, J. Müller, S. Müller, J. Paul, M. Pešić, R. van Bentum, U. Schroeder, and T. Mikolajick, IEEE Trans. Electron Devices 63, 3501 (2016).
- [40] S. Marjani, S. E. Hosseini, and R. Faez, AIP Adv. 6, 095010 (2016).
- [41] M. Kobayashi, K. Jang, N. Ueyama, and T. Hiramoto, IEEE Trans. Nanotechnol. 16, 253 (2017).
- [42] R. Jiang, Z. Wu, X. Du, Z. Han, and W. Sun, Appl. Phys. Lett. 107, 013502 (2015).
- [43] Z. Fan, J. Xiao, J. Wang, L. Zhang, J. Deng, Z. Liu, Z. Dong, J. Wang, and J. Chen, Appl. Phys. Lett. 108, 232905 (2016).
- [44] M. H. Park, Y. H. Lee, H. J. Kim, Y. J. Kim, T. Moon, K. D. Kim, J. Müller, A. Kersch, U. Schroeder, T. Mikolajick, and C. S. Hwang, Adv. Mater. 27, 1811 (2015).
- [45] J. Müller, P. Polakowski, S. Mueller, and T. Mikolajick, ECS Trans. 64, 159 (2014).
- [46] X. Zhang, M. Takahashi, K. Takeuchi, and S. Sakai, Jap. J. Apl. Phys. 51, 04DD01 (2012).
- [47] J. Celinska, V. Joshi, S. Narayan, L. McMillan, and Paz de Araujo, C., Appl. Phys. Lett. 82, 3937 (2003).
- [48] J. F. Scott, Ferroelectric Memories, Berlin/Heidelberg/New York, Springer (2000).
- [49] T. Mikolajick, C. Dehm, W. Hartner, I. Kasko, M. J. Kastner, N. Nagel, M. Moert, and C. Mazure, Microelectronics Reliability, 41, 947 (2001).
- [50] D. J. Jung, B. G. Jeon, H. H. Kim, Y. J. Song, B. J. Koo, S. Y. Lee, S. O. Park, Y. W. Park, and K. Kim, IEEE International Electron Devices Meeting (IEDM), p. 279 (1999).
- [51] J. Müller, T. S. Böske, S. Müller, E. Yurchuk, P. Polakowski, J. Paul, D. Martin, T. Schenk, K. Khullar, A. Kersch, W. Weinreich, S. Riedel, K. Seidel, A. Kumar, T. M. Arruda, S. V. Kalinin, T. Schlösser, R. Boschke, R. van Bentum, U. Schröder, and T. Mikolajick, IEEE International Electron Devices Meeting (IEDM), p. 10.8.1-10.8.4 (2013).
- [52] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, H. K. Kim, and C. S. Hwang, Appl. Phys. Lett. 102, 112914 (2013).
- [53] P. Polakowski, S. Riedel, W. Weinreich, M. Rudolf, J. Sundqvist, K. Seidel, and J. Müller, 6th IEEE International Memory Workshop (IMW) (2014).

- [54] S. Müller, J. Müller, U. Schröder, and T. Mikolajick, *IEEE T. Device Mat. Re.* 13, 93 (2013).
- [55] J. Müller, E. Yurchuk, T. Schlosser, J. Paul, R. Hoffmann, S. Müller, D. Martin, S. Slesazeck, P. Polakowski, J. Sundqvist, M. Czernohorsky, K. Seidel, P. Kucher, R. Boschke, M. Trentzsch, K. Gebauer, U. Schroder, and T. Mikolajick, *Symposium on VLSI Technology*, p. 25-26 (2012).
- [56] S. Müller, J. Müller, R. Hoffmann, E. Yurchuk, T. Schlösser, R. Boschke, J. Paul, M. Goldbach, T. Herrmann, A. Zaka, U. Schöder, and T. Mikolajick, *IEEE T. Electron Dev.* 60, 4199 (2013).
- [57] S. J. Kim, D. Narayan, J. G. Lee, J. Mohan, J. S. Lee, J. Lee, C. D. Young, and J. Kim, *Proc. 9th IEEE IMW* (2017).
- [58] R. Materlik, C. Künneht, and A. Kersch, *J. Appl. Phys.* 117, 134109 (2015).
- [59] X. Sang, E. D. Grimley, T. Schenk, U. Schroeder, and J. M. LeBeau, *Appl. Phys. Lett.* 106, 162905 (2015).
- [60] A. Chernikova, M. Kozodaev, A. Markeev, Y. Matveev, D. Negrov, and O. Orlov, *Microelectron. Eng.* 147, 15 (2015).
- [61] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [62] Y. W. Lu, J. Shieh, and F. Y. Tsai, *Acta Mater.* 115, 68 (2016).
- [63] P. D. Lomenzo, Q. Takmeel, C. Zhou, C. M. Fancher, E. Lambers, N. G. Rudawski, J. L. Jones, S. Moghaddam, and T. Nishida, *J. Appl. Phys.* 117, 134105 (2015).
- [64] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, H. K. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 102, 112914 (2013).
- [65] P. D. Lomenzo, P. Zhao, Q. Takmeel, S. Moghaddam, T. Nishida, M. Nelson, Chris M. Fancher, E. D. Grimley, X. Sang, J. M. LeBeau, and J. L. Jones, *J. Vac. Sci. Technol. B* 32, 03D123 (2014).
- [66] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [67] M. H. Park, H. J. Kim, Y. J. Kim, W. Jeon, T. Moon, and C. S. Hwang, *Phys. Status Solidi RRL* 8, 532 (2014).
- [68] S. Migita, H. Ota, H. Yamada, K. Shibuya, A. Sawa, and A. Toriumi, *Jpn. J. Appl. Phys.* 57, 04FB01 (2018).
- [69] T. Onaya T. Nabatame, N. Sawamoto, A. Ohi, N. Ikeda, T. Nagata, and A. Ogura, *APL Mater.* 7, 061107 (2019).
- [70] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).

- [71] H. J. Kim, M. H. Park, Y. J. Kim, Y. H. Lee, W. Jeon, T. Gwon, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 192903 (2014).
- [72] M. H. Park, H. J. Kim, Y. J. Kim, T. Moon, K. D. Kim, Y. H. Lee, S. D. Hyun, and C. S. Hwang, *J. Mater. Chem. C* 3, 6291 (2015).
- [73] J. Bouaziz, P. R. Romeo, N. Baboux, and B. Vilquin, *J. Vac. Sci. Technol. B* 37, 021203 (2019).
- [74] P. D. Lomenzo, Q. Takmeel, S. Moghaddam, and T. Nishida, *Thin Solid Films* 615, 139 (2016).
- [75] K. Florent, S. Lavizzari, M. Popovici, L. D. Piazza, U. Celano, G. Groeseneken, and J. V. Houdt, *J. Appl. Phys.* 121, 204103 (2017).
- [76] 小林正治, *応用物理* 89, 314 (2020).
- [77] 國尾武光, 波田博光, *応用物理* 70, 74 (2001).
- [78] 徳光 永輔, 石原 宏, *表面技術* 51(7), 669 (2000).
- [79] J. Müller, T. S. Böske, S. Müller, E. Yurchuk, P. Polakowski, J. Paul, D. Martin, T. Schenk, K. Khullar, A. Kersch, W. Weinreich, S. Riedel, K. Seidel, A. Kumar, T. M. Arruda, S. V. Kalinin, T. Schlösser, R. Boschke, R. van Bentum, U. Schröder, and T. Mikolajick, *IEDM Tech. Dig.*, p. 280 (2013).
- [80] S. Oh, H. Hwang, and I. K. Yoo, *APL Mater.* 7, 091109 (2019).
- [81] I. M. Ross, US Patent 2791760 A (1957).
- [82] J. L. Moll and Y. Tarui, *IEEE Trans. Electron. Devices* ED-10, 338 (1963).
- [83] E. Tokumitsu, G. Fujii, and H. Ishiwara, *Jpn. J. Appl. Phys.* 39, 2125 (2000).
- [84] C. S. Hwang, *Atomic Layer Deposition for Semiconductors*, Springer (2014).
- [85] H. C. M. Knoops, S. E. Potts, A. A. Bol, and W. M. M. Kessels, Ch. 27 *Atomic Layer Deposition* (pp. 1101–1134) in *Handbook of Crystal Growth*, Elsevier, (2015).
- [86] S. M. George, *Chem. Rev.* 110, 111 (2010).
- [87] T. Suntola and J. Antson, patent FIN 52359 (29 November, 1974); corresponds to U.S. patent 4058430 (25 November, 1975).
- [88] T. Suntola, A. Pakkala, and S. Lindfors, patent FIN 57975 (28 February, 1979); corresponds to U.S. patents 4389973 and 4413022 (21 June, 1979).
- [89] V. B. Aleskovskii and S. I. Koltsov, “Some characteristics of molecular layering reactions,” in *Abstract of Scientific and Technical Conference of the Leningrad Technological Institute by Lensovet* (Goskhimizdat, Leningrad, 1965), pp. 67 (in Russian).
- [90] A. A. Malygin, V. E. Drozd, A. A. Malkov, and V. M. Smirnov, *Chem. Vap. Deposition* 21, 216 (2015).
- [91] J. Nishizawa and Y. Kokubun, *Extended Abstracts of 16th Conference on Solid State Devices and Materials*, p. 1, Kobe, Japan (1984).

- [92] J. Nishizawa, H. Abe, and T. Kurabayashi, *J. Electrochem. Soc.* 132, 1197 (1985).
- [93] T. Suntola, J. Antson, A. Pakkala, and S. Lindfors, "Atomic layer epitaxy for producing EL thin films," in *SID International Symposium in San Diego, CA, Digest of Technical Papers*, 29 April–1 May (SID, Los Angeles, CA, 1980), pp. 108–109.
- [94] R. L. Puurunen, *Chem. Vap. Deposition* 20, 332 (2014).
- [95] E. Ahvenniemi, A. R. Akbashev, S. Ali, M. Bechelany, M. Berdova, S. Boyadjiev, D. C. Cameron, R. Chen, M. Chubarov, V. Cremers, A. Devi, V. Drozd, L. Elnikova, G. Gottardi, K. Grigoras, D. M. Hausmann, C. S. Hwang, S.-H. Jen, T. Kallio, J. Kanervo, I. Khmel'nitskiy, D. H. Kim, L. Klibanov, Y. Koshtyal, A. Outi I. Krause, J. Kuhs, I. Kärkkänen, M.-L. Kääriäinen, T. Kääriäinen, L. Lamagna, A. A. Łapicki, M. Leskelä, H. Lipsanen, J. Lyytinen, A. Malkov, A. Malygin, A. Mennad, C. Militzer, J. Molarius, M. Norek, Ç. Özgüt-Akgün, M. Panov, H. Pedersen, F. Piallat, G. Popov, R. L. Puurunen, G. Rampelberg, R. H. A. Ras, E. Rauwel, F. Roozeboom, T. Sajavaara, H. Salami, H. Savin, N. Schneider, T. E. Seidel, J. Sundqvist, D. B. Suyatin, T. Törndahl, J. R. van Ommen, C. Wiemer, O. M. E. Ylivaara, and O. Yurkevich, *J. Vac. Sci. Technol. A* 35, 010801 (2017).
- [96] P. Poodt, D. C. Cameron, E. Dickey, S. M. George, V. Kuznetsov, G. N. Parsons, F. Roozeboom, G. Sundaram, and A. Vermeer, *J. Vac. Sci. Technol. A* 30, 010802 (2012).
- [97] A. Mameli, Y. Kuang, M. Aghaee, C. K. Ande, B. Karasulu, M. Creatore, A. J. M. Mackus, W. M. M. Kessels, and F. Roozeboom, *Chem. Mater.* 29, 921 (2017).
- [98] E. Stevens, Y. Tomczak, B. T. Chan, E. A. Sanchez, G. N. Parsons, and A. Delabie, *Chem. Mater.* 30, 3223 (2018).
- [99] G. N. Parsons, *J. Vac. Sci. Technol. A* 37, 020911 (2019).
- [100] H. S. Kim, J. S. Lee, S. J. Kim, J. Lee, A. T. Lucero, M. M. Sung, and J. Kim, *ACS Comb. Sci.* 21, 445 (2019).
- [101] H. C. M. Knoop, T. Faraz, K. Arts, and W. M. M. Kessels, *J. Vac. Sci. Technol. A* 37, 030902 (2019).

第 2 章 実験方法

2.1 Metal-Insulator-Metal (MIM)及び Metal-Ferroelectric-Metal (MFM)キャパシタの作製

2.1.1 原子層堆積(ALD)法

DRAM キャパシタ用絶縁膜として用いた ZrO_2 、 Al_2O_3 及び $(Ta/Nb)O_x$ (TN)膜及び強誘電体膜として用いた HZO 膜は ALD 法を用いて成膜した。ALD 法による成膜は表面吸着反応律速で制御されるため、面内分布に優れた原子レベルでの膜厚制御、高アスペクト比を有する 3 次元構造への均質な膜形成及び低温(室温 $\sim 400^\circ\text{C}$)での成膜が可能という利点がある。[1] Fig. 2-1 及び Fig. 2-2 に、各々 ALD 装置(R200 Advanced、Picosun 社製)の外観写真及び概略図を示す。



Fig. 2-1 ALD 装置の外観写真

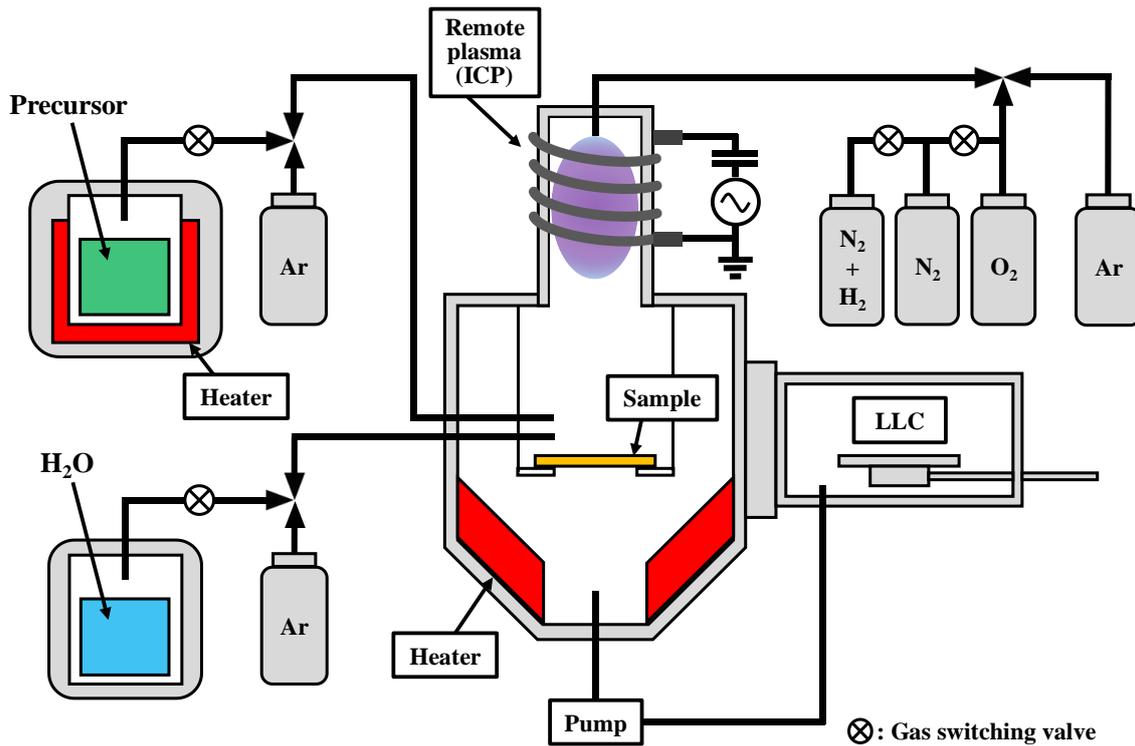


Fig. 2-2 ALD 装置の概略図

第1章で述べたように、近年ではALD法による金属酸化膜の成膜に関する研究が盛んに行われており、酸化剤として主に H_2O 、 O_3 及び O_2 プラズマが用いられている。本研究では、酸化剤として H_2O ガス及び O_2 プラズマを用いることで、HZO膜を成膜した。Fig. 2-3及びFig. 2-4に、酸化剤ガスとして各々 H_2O 及び O_2 プラズマを用いた熱(TH-)及びプラズマ(PE-)ALD法によるHZO膜の成膜フローを示す。ここで、HZO膜の成膜には $\text{Hf/Zr} = 1:1$ mol比の $(\text{Hf/Zr})[\text{N}(\text{C}_2\text{H}_5)\text{CH}_3]_4$ カクテル原料を用いた。また、Fig. 2-2に示すように、PE-ALD法では、試料から距離のあるメインチャンバ上部で O_2 に高周波電力を印加して生成した誘導結合プラズマ(ICP)を酸化剤として用いているため、試料表面へのプラズマダメージを抑えたマイルドな酸化が期待できる。

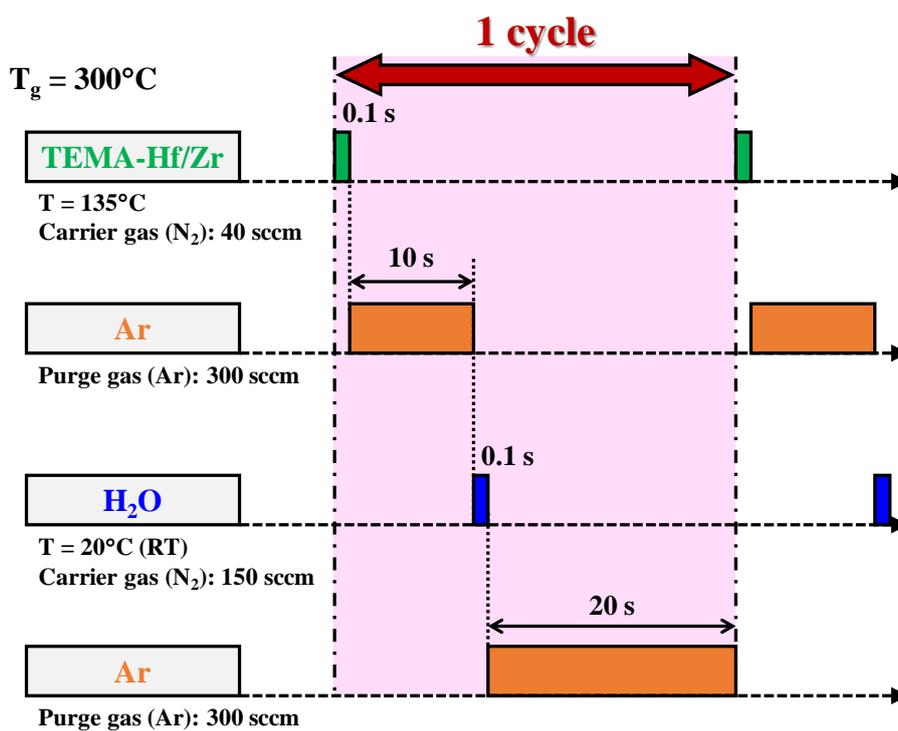


Fig. 2-3 酸化剤として H₂O を用いた TH-ALD 法による HZO 膜の成膜フロー

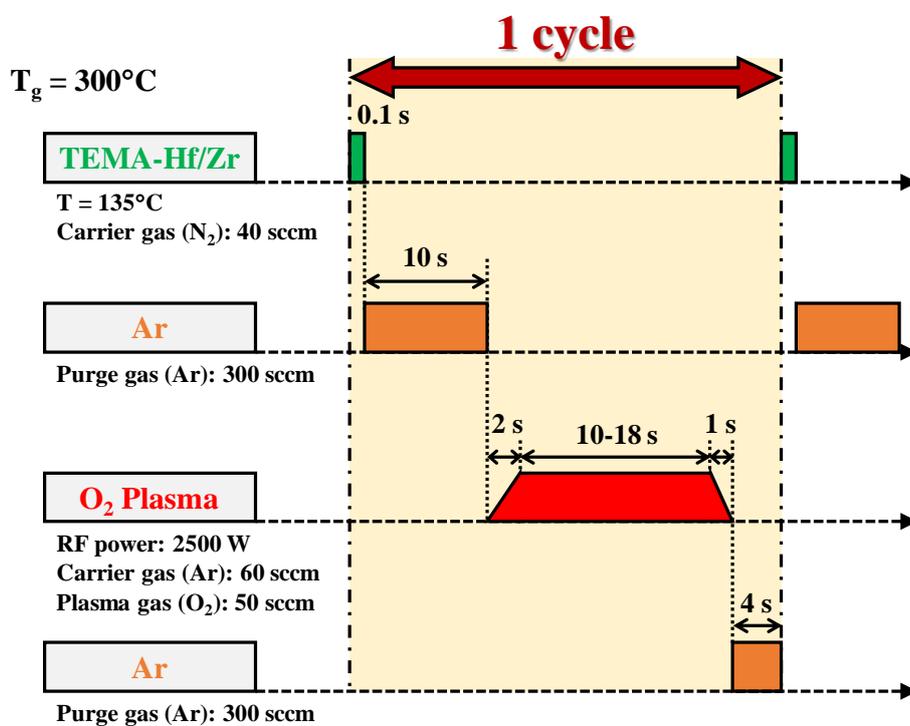


Fig. 2-4 酸化剤として O₂ プラズマを用いた PE-ALD 法による HZO 膜の成膜フロー

次に Table 2-1、Table 2-2、Table 2-3 及び Table 2-4 に ZrO_2 、 Al_2O_3 、TN 及び HZO 膜の成膜に用いた ALD 原料の構造及び蒸気圧を示す。また、本研究では ALD 原料を 9 Torr で使用するため、 H_2O 及び $Al(CH_3)_3$ 原料は室温で保温したのに対し、 $(C_5H_5)Zr[N(CH_3)_2]_3$ 、 $(Ta/Nb)(NtAm)(NMe_2)_3$ 及び $(Hf/Zr)[N(C_2H_5)CH_3]_4$ 原料は各々 140、160 及び 135°C に加熱した。ここで、TN 及び HZO 膜は、各々 Ta/Nb = 1:1 mol 比の $(Ta/Nb)(NtAm)(NMe_2)_3$ 及び Hf/Zr = 1:1 mol 比の $(Hf/Zr)[N(C_2H_5)CH_3]_4$ カクテル原料を用いて成膜した。また、実際に成膜した TN 及び HZO 膜中の Ta/Nb 及び Hf/Zr の割合は各々 Ta/Nb = 1:1 及び Hf/Zr = 0.43:0.57 である。

Table 2-1 ZrO_2 膜の成膜に用いた ALD 原料の構造及び蒸気圧

名称	Tris(dimethylamino)(cyclopentadienyl)zirconium
化学式	$(C_5H_5)Zr[N(CH_3)_2]_3$
構造式	
蒸気圧	9 Torr @ 125°C

Table 2-2 Al_2O_3 膜の成膜に用いた ALD 原料の構造及び蒸気圧

名称	Trimethylaluminium
化学式	$Al(CH_3)_3$
構造式	
蒸気圧	9 Torr @ 20°C

Table 2-3 TN 膜の成膜に用いた ALD 原料の構造及び蒸気圧

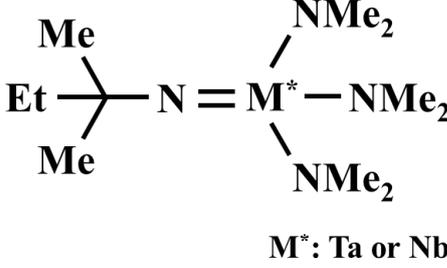
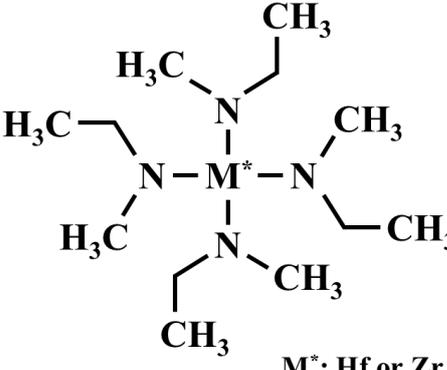
名称	t-Amylimidotris(dimethylamido)tantalum t-Amylimidotris(dimethylamido)niobium
化学式	$(\text{Ta/Nb})(\text{NtAm})(\text{NMe}_2)_3$ (Ta/Nb = 1:1)
構造式	 <p style="text-align: center;">$M^*: \text{Ta or Nb}$</p>
蒸気圧	9 Torr @ 160°C

Table 2-4 HZO 膜の成膜に用いた ALD 原料の構造及び蒸気圧

名称	Tetrakis(ethylmethylamido)hafnium Tetrakis(ethylmethylamido)zirconium
化学式	$(\text{Hf/Zr})[\text{N}(\text{C}_2\text{H}_5)\text{CH}_3]_4$ (Hf/Zr = 1:1)
構造式	 <p style="text-align: center;">$M^*: \text{Hf or Zr}$</p>
蒸気圧	9 Torr @ 135°C

2.1.2 反応性直流マグネトロンスパッタリング法

ALD 法によって成膜した ZrO_2 膜の結晶構造と下地材料の関係を調べるために用いた RuO_2 膜及び MIM 及び MFM キャパシタの電極材料として用いた TiN 膜は各々 Ru ターゲットと O_2 ガス及び Ti ターゲットと N_2 ガスを用いた反応性 DC (直流: Direct Current) マグネトロンスパッタリング法により成膜した。Fig. 2-5 及び Fig. 2-6 に、スパッタリング装置(CFS-4EP-LL、芝浦メカトロニクス社製)の外観写真及び反応性 DC マグネトロンスパッタリングの概略図を示す。



Fig. 2-5 スパッタリング装置の外観写真

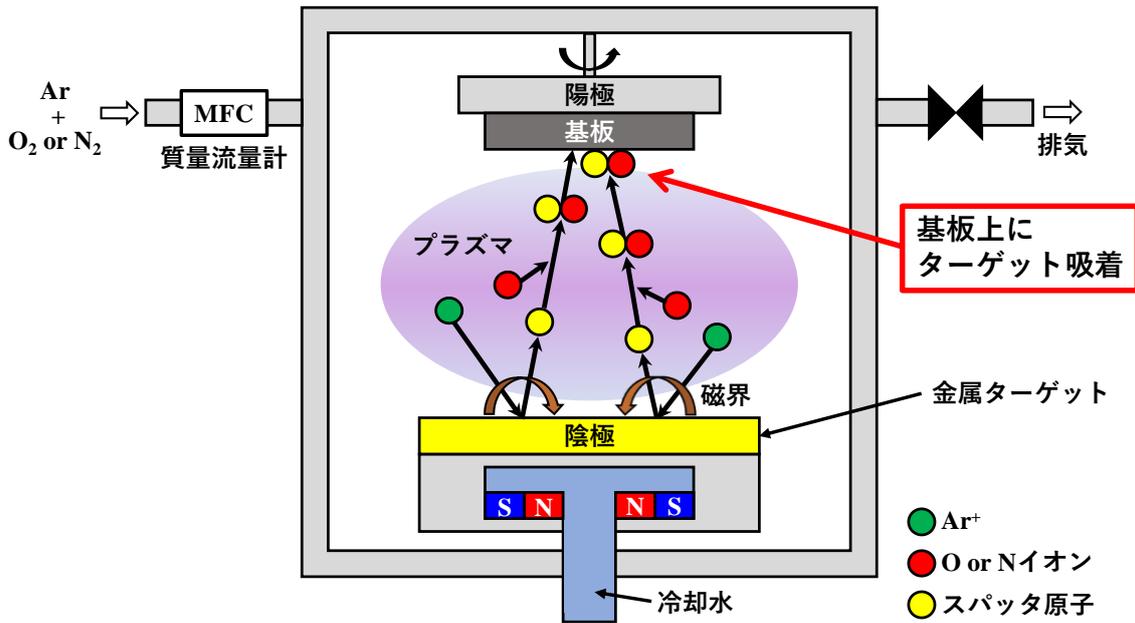


Fig. 2-6 反応性 DC マグネトロンスパッタリングの概略図

スパッタリングとは、電場で加速された高エネルギーを有する粒子が固体表面に衝突したとき、固体表面の原子または分子が空間に放出される現象である。スパッタリング法はこの現象を利用し、不活性ガス(主に Ar が用いられる)を放電して正イオン化させてターゲットに衝突させることで、ターゲット表面の原子及び分子を弾き飛ばし、基板上にターゲット材料の膜を形成する方法である。

マグネトロンスパッタリング法とは、陰極にあるターゲットから放出される γ 電子を磁場(マグネット)によりドリフトさせ、ターゲット近傍の希ガスの電離を促進し高密度プラズマを生成させてスパッタリングを行う方法である。DC マグネトロンスパッタリングの特徴として、ターゲットへの印加電圧が小さく、プラズマが陰極近傍空間に磁界によって閉じ込められているため、基板への高エネルギー荷電粒子の入射が抑制されて荷電粒子衝突による損傷が少ない。また、基板への2次電子の入射が抑えられ、基板温度の上昇が避けられるなどの特徴を有しており、低温で高速のスパッタリングが可能である。

反応性スパッタリング法は、単一元素や合金からなる金属ターゲットをスパッタリングに必要な不活性化ガスに加えて、反応性ガス(O_2 、 N_2 など)中でスパッタすることにより酸化物や窒化物などの化合物薄膜を成膜する方法である。反応性スパッタリングの特徴として、化合物のターゲットを使用する場合と比べて目的とする膜の組成からのずれが生じにくく、大きな電力を投入できることから高速の成膜が可能である。[2, 3]

2.1.3 急速加熱処理

DRAM キャパシタ用絶縁膜及び強誘電体膜の結晶化を目的とした PDA 処理には急速加熱処理(Rapid Thermal Annealing: RTA)装置(アルバック理工社製)を用いた。Fig. 2-7 及び Fig. 2-8 に、装置の外観写真及び熱処理フローを示す。まず、真空ポンプで反応管内を 0.2 Pa 以下にした後に、使用するガスで反応管を満たし、更に 10 分間ガスフローした。ここで、本研究では、 O_2 (酸化性ガス)、 $3\%H_2$ (還元性ガス)及び N_2 (不活性ガス)の計 3 種類の雰囲気ガスを用いて熱処理した。その後、使用ガスをフローしながら熱処理した。熱処理する目標温度までは $10^\circ C/sec$ で昇温させ、目標温度に到達後、各々の目的に応じた時間を保持してから室温まで自然冷却した。



Fig. 2-7 RTA 装置の外観写真

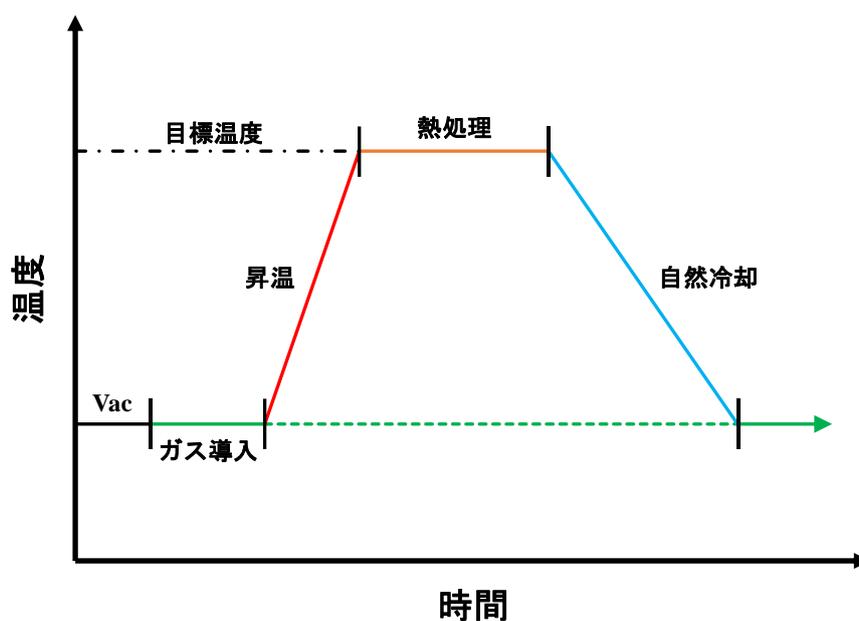


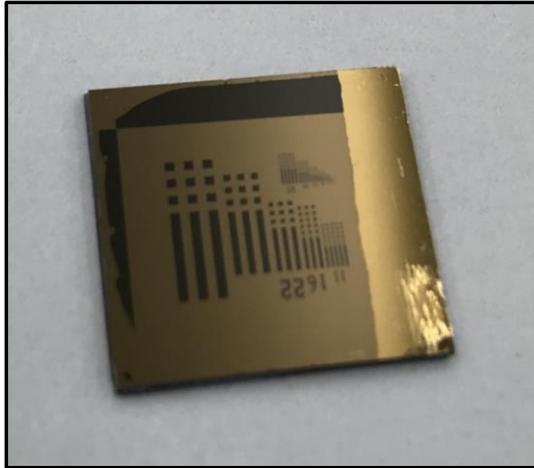
Fig. 2-8 RTA 装置を用いた熱処理フロー

2.1.4 電極パターンの形成

MIM 及び MFM キャパシタの電極パターンは、リフトオフプロセス及びステンシルマスクを用いた電極パターンの形成手法を採用した。

まず、リフトオフプロセスによる MIM 及び MFM キャパシタの作製手法について説明する。Fig. 2-9 に、本研究において作製した MFM キャパシタの(a) 外観写真及び(b) 上部電極の写真を示す。ここで、実際に作製した試料サイズは約 $1.5\text{ cm} \times 1.5\text{ cm}$ である。Fig. 2-10 に、リフトオフプロセスを用いた TiN 上部電極形成フローを示す。また、Fig. 2-11 に、露光装置であるマスクアライナー装置(SUSS MicroTec 社製)の外観写真を示す。レジストには、光が当たると分解して現像液に溶けてしまうポジ型と、光が当たると重合により現像液に溶けなくなるネガ型がある。本研究では後者のネガ型のレジストを用いた。また、上部電極の形成には一辺 $20\text{ }\mu\text{m}$ の正方形の電極パターンを有するマスクを使用し、実際に作製した電極サイズは $4.0 \times 10^{-6}\text{ cm}^2$ である。

(a)



(b)

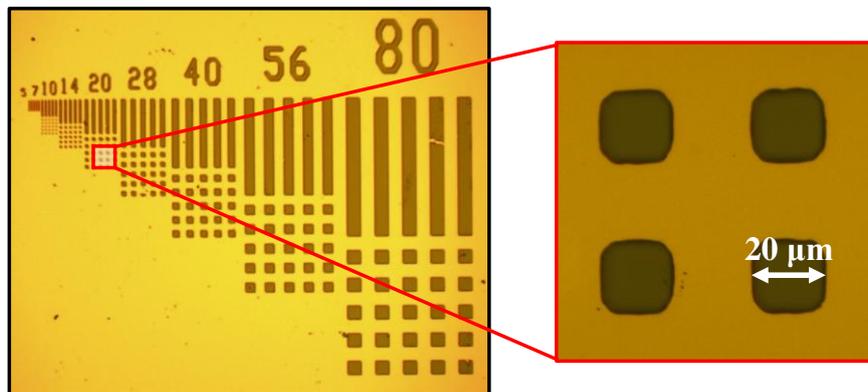


Fig. 2-9 MIM キャパシタの(a) 外観写真及び(b) 上部電極

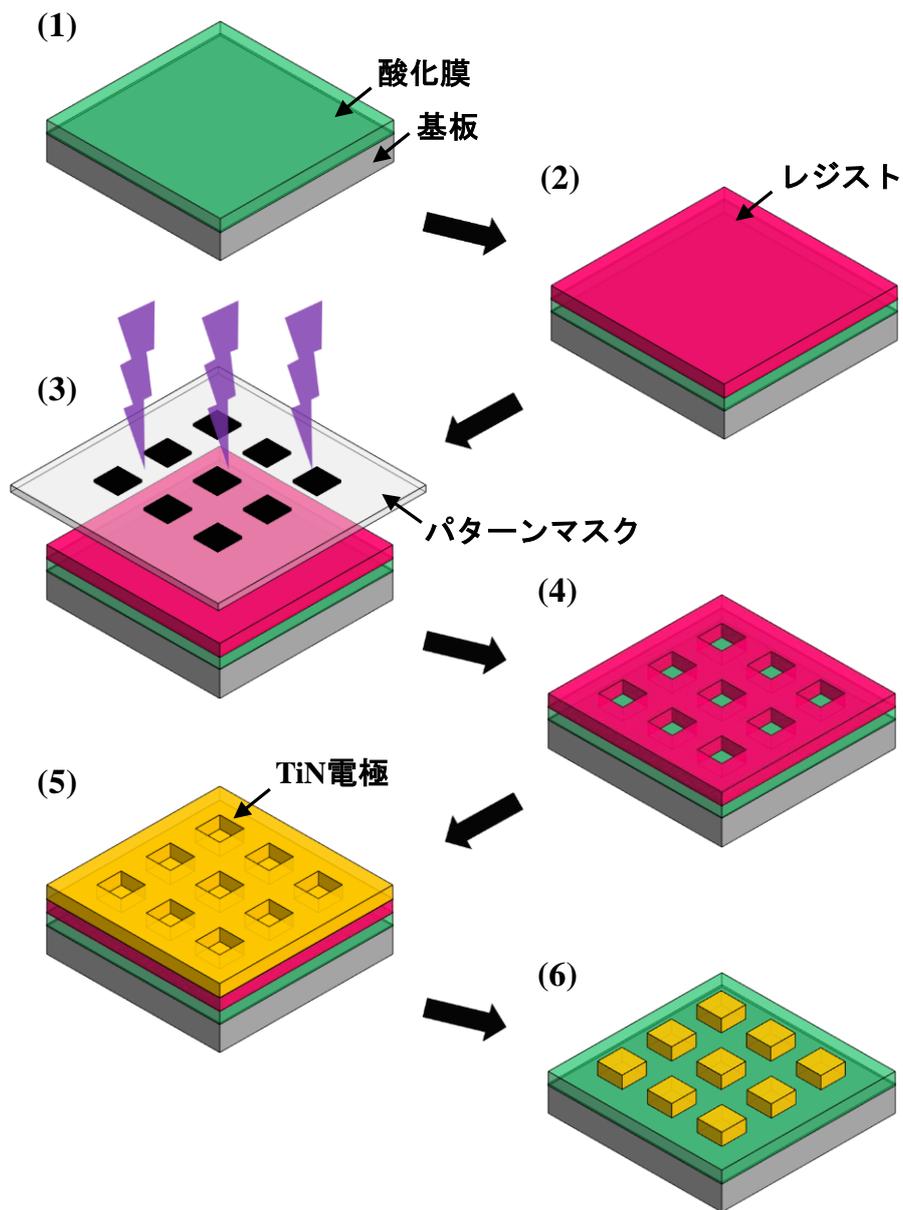


Fig. 2-10 リフトオフプロセスを用いた TiN 上部電極形成フロー



Fig. 2-11 マスクアライナー装置の外観写真

本研究では、以下(1)~(6)の計 6 工程を実施することで、TiN 上部電極を形成した。[4-8]

- (1) 基板に ALD 法により酸化膜を成膜後、基板表面を乾燥させるためにドライベーク。
- (2) スピンコータを用いて基板にレジストを塗布。その後、レジストに含まれている溶媒を除去して固化するためにプレベーク。
- (3) マスクアライナーにパターンマスクを取り付けてコンタクト露光。露光後のレジストを安定化させるためにベーク (Post Exposure Bake: PEB)。
- (4) 現像液を用いてパターンを現像した後、基板表面を純水で洗浄。その後、レジストと基板との密着性を向上させるためにポストベーク。
- (5) スパッタリング法により TiN 電極を形成。
- (6) 基板を剥離液に浸漬させてレジスト/TiN 膜を除去した後、基板表面の洗浄及び乾燥。

次に、ステンシルマスクを用いた MIM 及び MFM キャパシタの作製手法について説明する。MFM キャパシタの上部電極はステンシルマスクを用いて形成した。Fig. 2-12 に、ステンシルマスクの(a) 外観写真及び(b) 概略図を示す。また、Fig. 2-13 に、本研究において作製した MFM キャパシタの(a) 外観写真及

び(b) 上部電極の写真を示す。ここで、実際に作製した試料サイズは約 1.5 cm×1.5 cm である。Fig. 2-13 (a)に示すように、上部電極の形成には直径 145 μm の円形の電極パターンを有するステンシルマスクを用いた。また、Fig. 2-13 (b) より、実際に作製した電極の直径及び電極サイズは各々140 μm 及び $1.5 \times 10^{-4} \text{ cm}^2$ である。

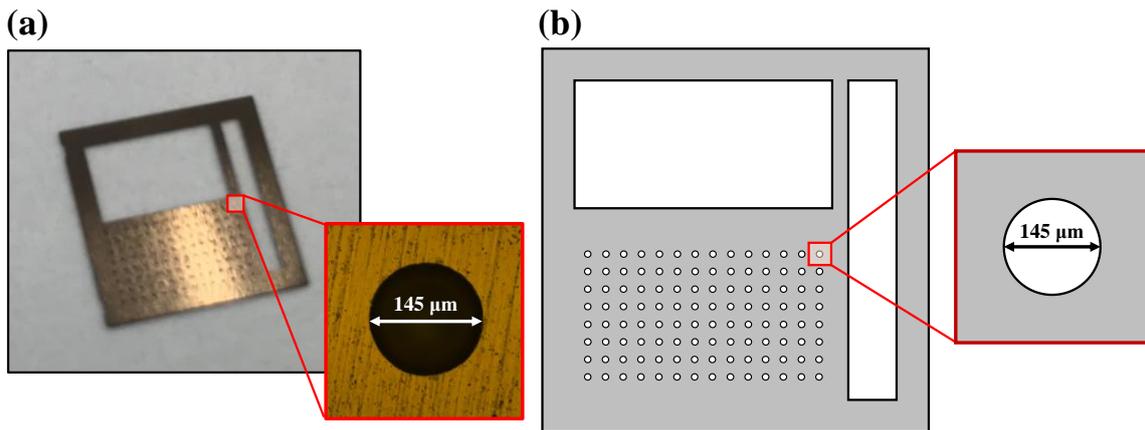


Fig. 2-12 ステンシルマスクの(a) 外観写真及び(b) 概略図

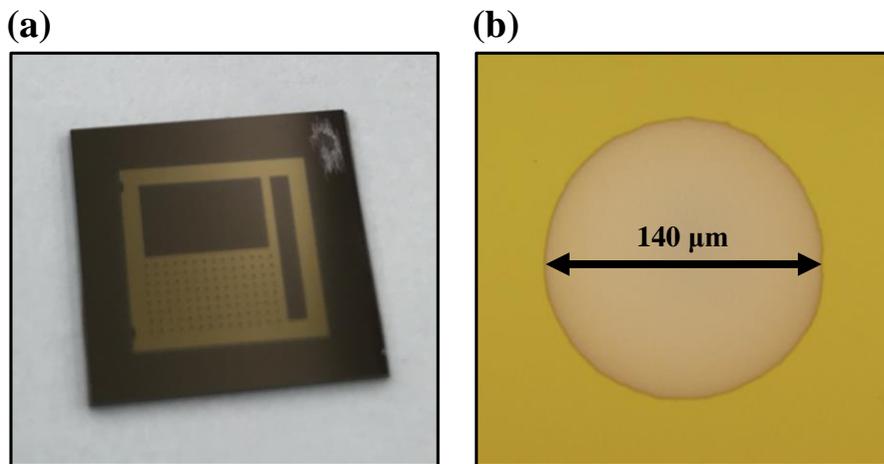


Fig. 2-13 MFM キャパシタの(a) 外観写真及び(b) 上部電極

2.2 High-*k* 絶縁膜及び強誘電体膜の物理特性評価

2.2.1 分光エリプソメーターによる膜厚測定

DRAM キャパシタ用絶縁膜として用いた ZrO_2 、 Al_2O_3 及び TN 膜、及び強誘電体膜として用いた $Hf_xZr_{1-x}O_2$ 膜の膜厚は分光エリプソメーター M-2000U (J. A. WOOLLAM 社製) を用いて測定した。Fig. 2-14 及び Fig. 2-15 に、分光エリプソメーターの外観写真及び概略図を示す。

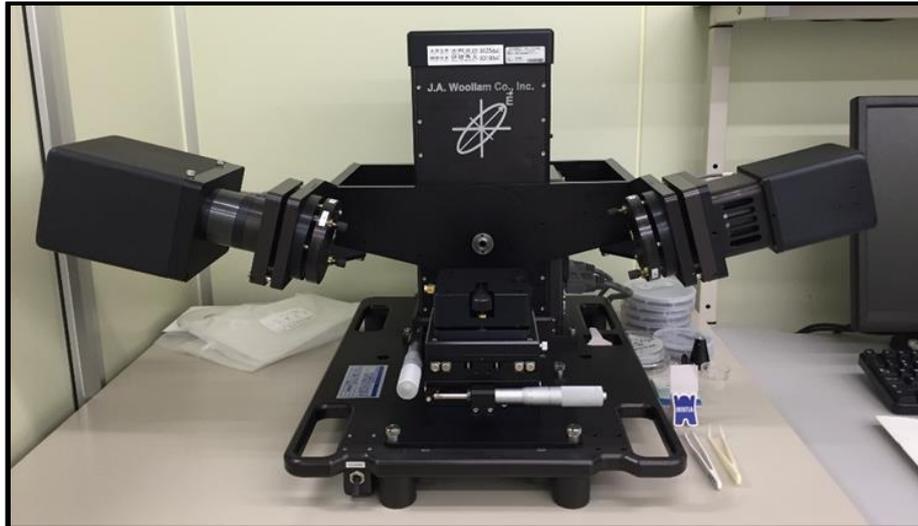


Fig. 2-14 分光エリプソメーターの外観写真

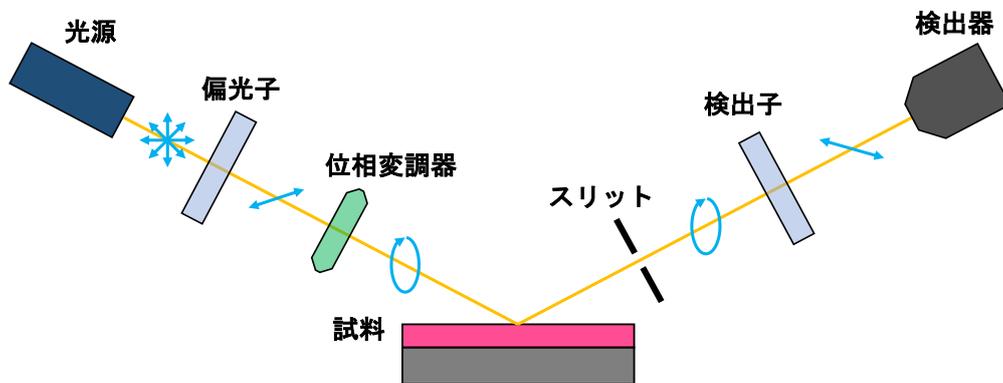


Fig. 2-15 分光エリプソメーターの概略図

分光エリプソメトリーは光学測定手法であり、基本的に試料からの反射光または透過光を測定している。直線偏光の光を平らな表面を有する試料に入射させ、試料から反射した光の偏光状態の変化を検出し解析することで試料の光学定数を求める測定方法である。分光エリプソメトリーによって実際に得られる測定値は光の波長を変化させた位相差 Δ 及び反射振幅比角 Ψ である。そのため、膜の物性を記述するのに最適な光学モデルを用いて解析することによっ

て、薄膜の屈折率 n 及び消衰係数 k 、膜厚、表面及び界面の粗さなどを求めることができる。また、モデルの種類によっては結晶度や異方性、電気抵抗率やバンドギャップなどの物性値を求めることが可能である。分光エリプソメトリーは一般的な膜厚測定手法とは異なり、各層の膜厚及び光学定数を非破壊・非接触で高精度に解析することが可能なため、多層薄膜や材料の光学特性の検査に幅広く利用されている。

本研究では、膜厚及び屈折率の分散式である Cauchy モデル(2-1)式を用いて測定した試料に対し光学モデルを定義した。

$$n = A + \frac{B}{\lambda^2} + \frac{C}{\lambda^4} + \dots \dots \dots (2-1)$$

A、B、C は最適化パラメータ、 λ は真空中の光の波長であり、この近似は膜が透明でかつ正常分散を示す領域でのみ成立し、異常分散を示す領域では成立しない。[9]

2.2.2 X 線回折による結晶構造評価

作製した試料の結晶構造は、X 線回折(X-Ray Diffraction: XRD)装置(Bruker AXS, D8 Discover Super Speed 及び Rigaku, SmartLab)を用いて評価した。Fig. 2-16 に、(a) Bruker AXS 及び(b) Rigaku 社製の XRD 装置の外観写真を示す。本装置では X 線源として Cu-K α を用いている。また、Fig. 2-17 に、XRD 測定の概略図を示す。

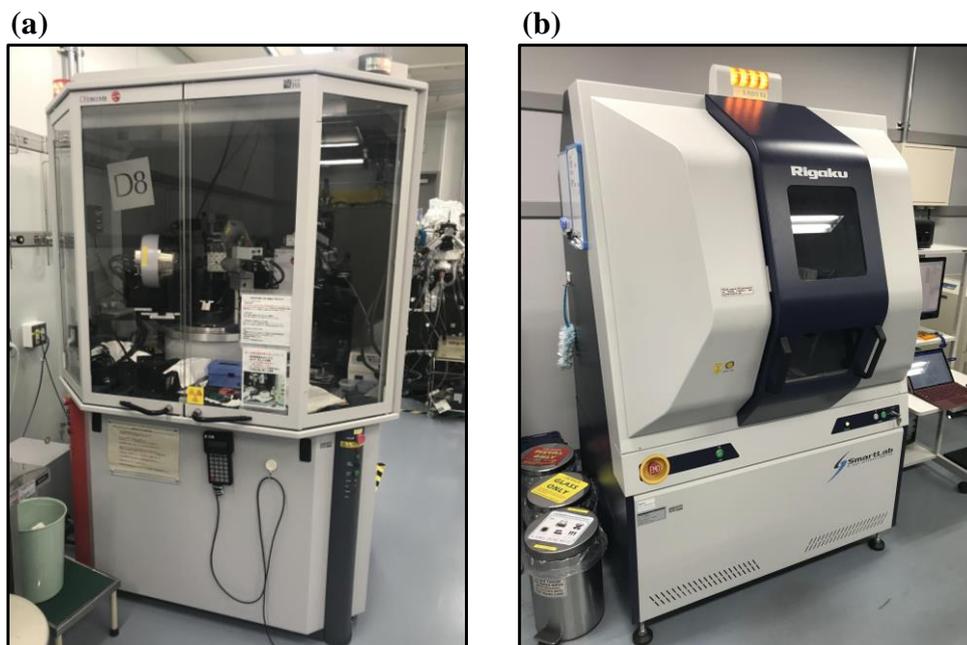


Fig. 2-16 (a) Bruker AXS 及び(b) Rigaku 社製の XRD 装置の外観写真

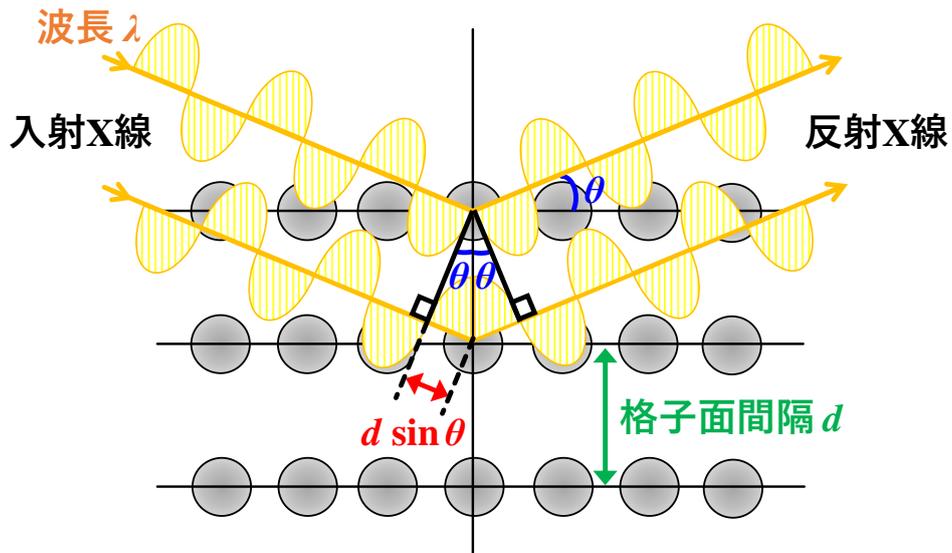


Fig. 2-17 XRD 測定 の概略図

結晶に X 線が照射されると、個々の原子によって散乱された X 線は互いに干渉しあう。それらが互いに強め合う時にのみ回折線が観察される。つまり、XRD によって得られる情報は原子の並び方に密接な関係がある。Fig. 2-17 に示すように格子面間隔 d で規則正しく配列している結晶に X 線が照射された場合において、第 1 格子面で散乱される X 線と第 2 格子面で散乱される X 線の行路差は、 $2d \sin \theta$ と表すことができる。ここで、 θ はブラッグ角(Bragg angle)、 2θ (入射 X 線方向と回折 X 線方向とのなす角度)は回折角(diffraction angle)という。この行路差 $2d \sin \theta$ が入射 X 線の波長 λ の整数倍のときに波の位相が一致し、強い回折 X 線となり、式(2-2)に示すブラッグの式で表される。

$$2d \sin \theta = n\lambda \dots\dots\dots (2-2)$$

XRD を用いることによって、膜の結晶構造評価のみならず、組成分析、方位・配向分析、結晶性評価、格子緩和評価、格子歪・残留応力評価、膜厚分析、界面ラフネス分析、密度分析、面内均一性評価など様々な物性評価が可能である。[10-12]

2.2.4 原子間力顕微鏡による表面粗さ評価

TiN 下地基板及び DRAM キャパシタ用絶縁膜に用いた $ZrO_2/High-k/ZrO_2$ 多層膜の表面粗さは原子間力顕微鏡(Atomic Force Microscope: AFM) (日立ハイテクサイエンス、L-Trace)を用いて測定した。

AFM とはプローブと試料間に作用する様々な物理量(トンネル効果、原子間力、電磁気力など)を検出し、表面形状観察等を行う走査型プローブ顕微鏡(Scanning Probe Microscopy: SPM)の一種であり、探針と試料間に作用する原子間力を検出するタイプの顕微鏡である。中でも AFM は水平距離が数 nm~数 mm、垂直距離が数十 pm~数十 μm と測定範囲が広く、半導体のみならず高分子から生体評価までその応用分野は多岐に渡る。AFM の特徴として、3 次元の高分解能観察、形状と物性の同時観察及び試料に前処理を施すことなく観察が可能である。

Fig. 2-18 及び Fig. 2-19 に、AFM の外観写真及び概略図を示す。



Fig. 2-18 AFM の外観写真

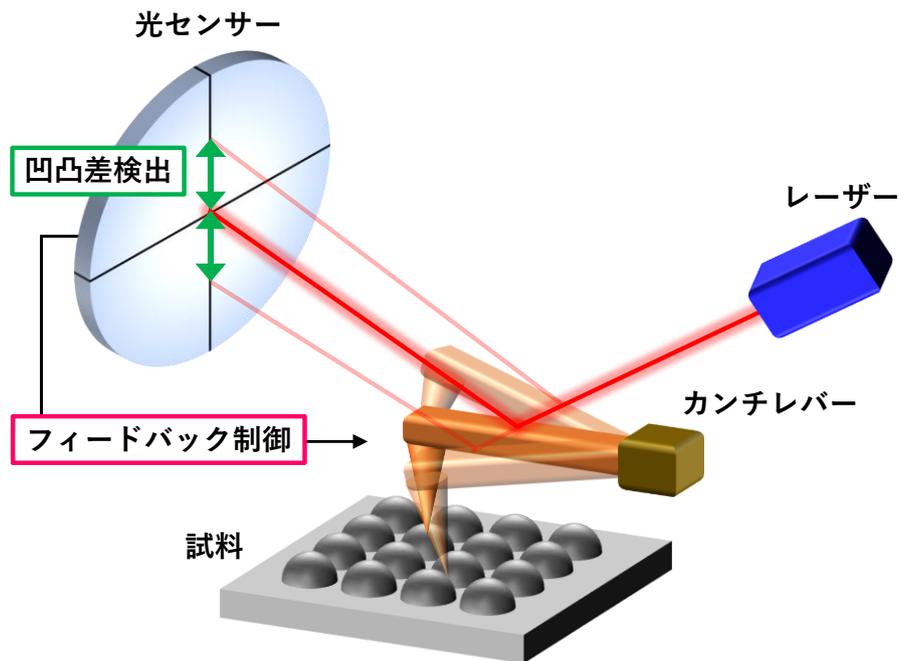


Fig. 2-19 AFM の概略図

AFM の探針はカンチレバー先端に取り付けられており、探針と試料に作用する原子間力を利用して試料の表面形状を測定する手法である。試料表面の凹凸に起因してカンチレバーのたわみ量が増加すると、カンチレバー背面から入射したレーザー光の反射光の挙動が変化する。その際に、カンチレバーのたわみ量が一定になるように探針と試料間の距離をフィードバック制御する。このフィードバック制御でカンチレバーが移動した距離をもとに試料表面の形状を画像化している。[13, 14]

2.2.4 透過型電子顕微鏡による膜厚及び結晶性評価

DRAM キャパシタ用絶縁膜及び強誘電体膜の膜厚及び結晶性を評価するために透過型電子顕微鏡(Transmission Electron Spectroscopy: TEM) (日本電子社製、JEM-F200)を用いた。TEM は高電圧で加速させた電子を試料に照射させて透過した電子を多段のレンズを用いて拡大像を結像して観察を行う電子顕微鏡であり、試料の形状や表面構造、結晶パターン、格子欠陥の存在及び結晶の配向方位などの情報が得られる。さらに、エネルギー分散型 X 線分光(EDS)装置や電子エネルギー損失分光(EELS)装置と組み合わせることで、試料の元素分析や状態解析が可能になる。本研究では、試料の TEM 観察に加えて EDS による元素分析を行った。

Fig. 2-20 及び Fig. 2-21 に、各々 TEM の外観写真及び概略図を示す。



Fig. 2-20 TEM の外観写真

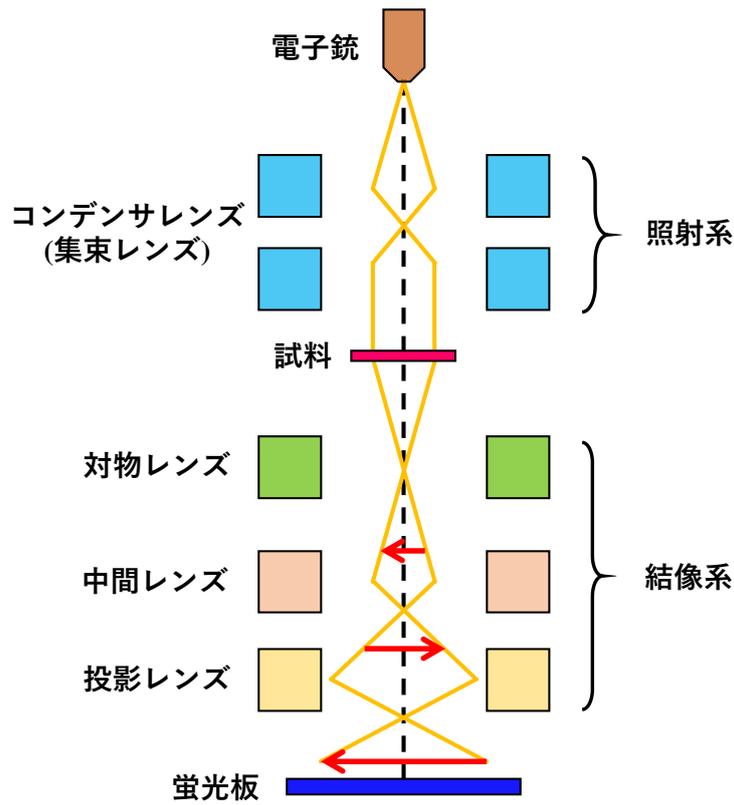


Fig. 2-21 TEM の概略図

電子銃から放出された電子は照射系である集束レンズを通して試料に照射する。試料を透過した電子は結像系である対物レンズ、中間レンズ、投影レンズの順に通過し、蛍光板に到達してTEM像や電子線回折パターンとして結像されて、写真フィルム及びCCDカメラによって取り込まれる。[11, 15]

本研究では、断面TEM観察用の試料はFig. 2-22に示すGaイオンを用いた収束イオンビーム(Focus Ion Beam: FIB, 日立社製、FB-2100)を用いて作製した。



Fig. 2-22 FIB 装置の外観写真

2.3 High- k 絶縁膜及び強誘電体膜の電気特性評価

2.3.1 電流-電圧測定

作製した MIM 及び MFM キャパシタの電流-電圧(Current-Voltage: I - V)特性は、半導体パラメータアナライザ 4200-SCS (Keithley Instruments 社製)を用いて評価した。また、2.3.3 で述べるが、MFM キャパシタの P - V 及び疲労特性も同様に本装置を用いて測定した。Fig. 2-23 に I - V 及び P - V 測定で使用したプローバの外観写真を示す。



Fig. 2-23 I - V 及び P - E 測定で使用したプローバの外観写真

2.3.2 容量-電圧測定

作製した MIM 及び MFM キャパシタの容量-電圧(Capacitance-Voltage: C - V)特性は、半導体パラメータアナライザ B1500A (Agilent Technologies 社製)を用いて評価した。Fig. 2-24 に C - V 測定で使用したプローバの外観写真を示す。

誘電体膜の k 値は周波数 100 kHz で ± 1 V の電圧を印加した C - V 特性において、印加電圧 0 V における静電容量の値を用いて算出した。また、CET 値は、 SiO_2 の k 値を 3.9、真空の誘電率を ϵ_0 、キャパシタの面積を A 及び周波数 100 kHz で ± 1 V の電圧を印加した C - V 特性の印加電圧 0 V における静電容量を C とした $3.9\epsilon_0 A/C$ より算出した。



Fig. 2-24 C-V測定で使用したプローバの外観写真

2.3.3 分極-電圧測定

作製した MFM キャパシタの分極-電圧(Polarization-Voltage: P-V)特性は、半導体パラメータアナライザ 4200-SCS (Keithley Instruments 社製)を用いて評価した。使用したプローバの外観写真は 2.3.1 の Fig. 2-23 に示した。また、Fig. 2-25 に、P-V 特性の測定条件を示す。ここで、P-V 特性は周波数 10 kHz の三角波電圧を印加して測定した。

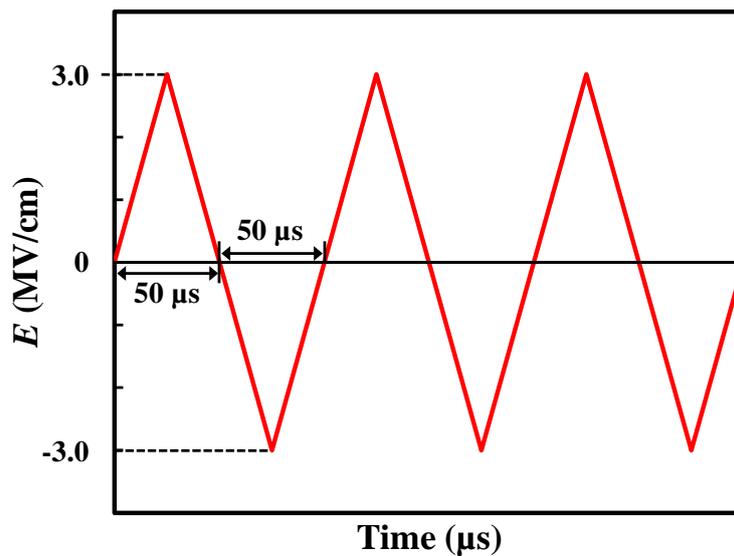


Fig. 2-25 P-V 特性の測定条件

2.3.4 Positive-Up Negative-Down (PUND)法による疲労特性評価

作製した MFM キャパシタの疲労特性は半導体パラメータアナライザ 4200-SCS (Keithley Instruments 社製)により Positive-Up Negative-Down (PUND)法を用いて評価した。使用したプローバの外観写真は 2.3.1 の Fig. 2-23 に示した。また、Fig. 2-26 に、PUND 法による疲労特性の測定条件を示す。

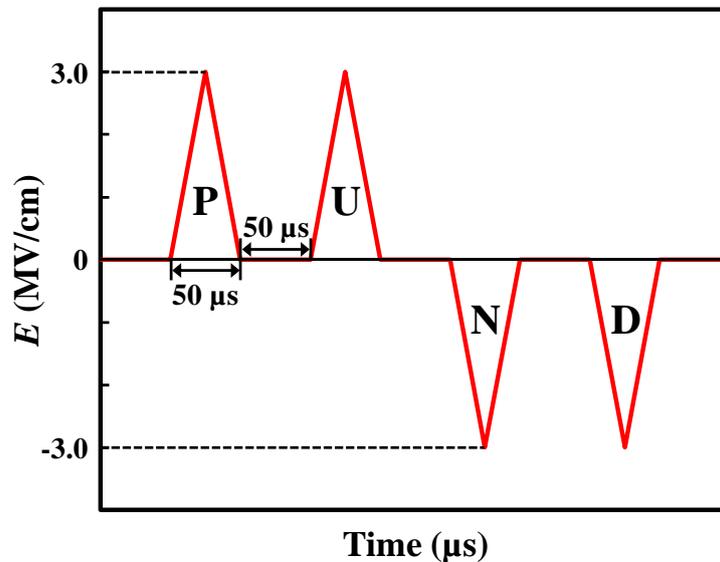


Fig. 2-26 PUND 法による疲労特性の測定条件

PUND 法はリーク電流に影響されない特殊なパルス測定法であり、強誘電体膜の強誘電性及び疲労特性の評価に用いられている。一般的な $P-V$ 測定では、Fig. 2-25 に示すように、強誘電体膜に三角波の電圧を印加し、流れる電流を時間積分することでヒステリシス特性を得ることができる。しかし、このヒステリシスループには、強誘電体膜中に存在する強誘電相による強誘電成分だけでなく、常誘電相による常誘電成分及び電気伝導成分が含まれており、強誘電成分はヒステリシスループを描き、常誘電成分はこれに傾きを加え、電気伝導成分はヒステリシスループの膨らみを加える。従って、一般的な測定法では、リーク電流等の電気伝導成分の影響によりヒステリシスループが大きく膨らみ、結果として正確な残留分極値を得ることが困難である。一方、PUND 法では、Fig. 2-26 に示すように、正及び負方向の半波電圧を各々2回ずつ連続して印加する。強誘電成分は1回目の半波電圧(P及びN)で飽和するため、2回目の半波電圧(U及びD)では応答が出ない。これに対し、常誘電成分及び電気伝導成分は、1回目及び2回目の半波電圧に対して同様に応答する。従って、正負それぞれの電圧印加に対して第1半波(P及びN)では強誘電成分に加えて電気伝導成分及び常誘電成分の和が応答するが、第2半波(U及びD)では電気伝導成分及び常誘電成分のみが応答

する。このため、第 1 半波によるヒステリシスループから第 2 半波によるヒステリシスループを差し引くことで、強誘電成分のみの応答を抽出することが可能である。[16-20]

2.3.5 Pulse write/read measurement 法によるスイッチング特性評価

作製した MFM キャパシタのスイッチング特性は Pulse write/read measurement 法により評価した。[21-23] Fig. 2-27 に示すように、Pulse write/read measurement 法の測定回路はパルス発生器 (Agilent 81110A、Agilent Technologies 社製)、オシロスコープ及び 50Ω のシャント抵抗により構成されており、パルス発生器 (Agilent 81110A) とオシロスコープは LabVIEW (National Instruments 社製) によって接続及び操作されている。また、Fig. 2-28 に示すように、今回用いたパルス測定法では、パルス幅及び立ち上がり/立ち下り幅が各々 5 及び $0.6 \mu\text{s}$ の 4 つの台形波電圧パルスを一組として構成されている。読み込みと書き込み用電圧パルス間の遅延時間は、 $10 \mu\text{s}$ 及び 6 s の 2 種類を用いた。パルス発生器により生成された電圧パルスは MFM キャパシタへ印加され、オシロスコープによって計測された電流値を積分することによってスイッチングに伴う分極値 P_{sw} を求めた。真の強誘電性成分である P_{sw} 値は、第 2 パルス印加時に流れた電流を積分した値 (Read [Switching]) と第 4 パルス印加時に流れた電流を積分した値 (Read [Non-switching]) の差分を取って求めた。また、常誘電性成分の応答値である第 4 パルス印加時に流れた電流を積分した値 (Read [Non-switching]) の傾きより強誘電体膜の k 値を求めることができる。

2.3.4 で説明したように、Fig. 2-25 に示すように強誘電体膜に三角波の電圧を印加し、流れる電流を時間積分することでヒステリシス特性を得る一般的な P - V 測定では、リーク電流等の電気電導成分の影響によりヒステリシスループが大きく膨らみ、結果として正確な残留分極値を得ることが困難な場合がある。一方、Pulse write/read measurement 法では、強誘電成分、常誘電成分及び電気伝導成分を含む第 2 パルス印加時に流れた電流を積分した値 (Read [Switching]) から常誘電成分及び電気伝導成分を含む第 4 パルス印加時に流れた電流を積分した値 (Read [Non-switching]) の差分を取ることで残留分極値を求めるため、リーク電流等の電気電導成分を除いた強誘電成分のみの応答を抽出することが可能である。

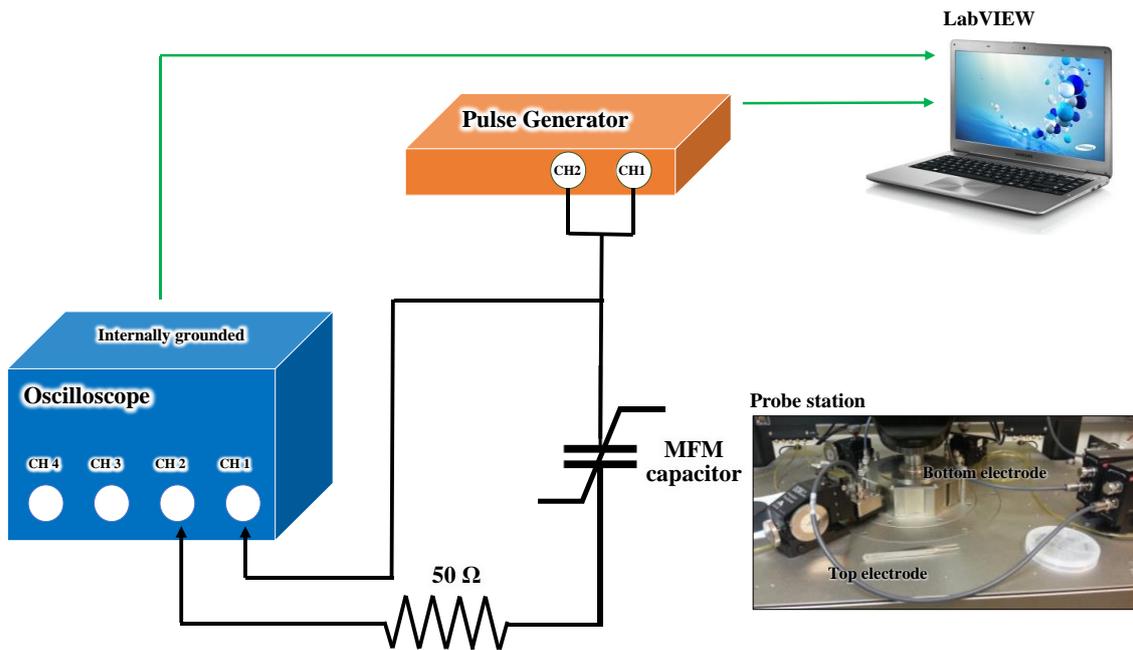


Fig. 2-27 パルス測定(Pulse write/read measurement)法の模式回路図

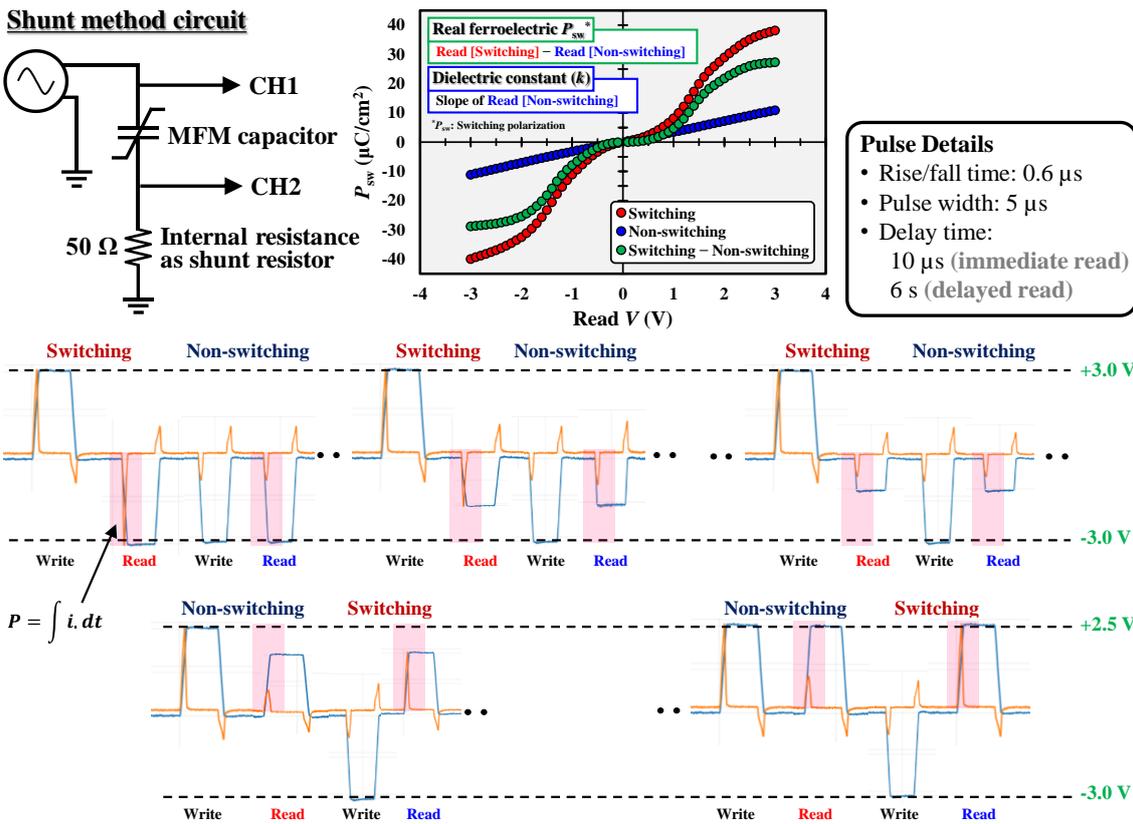


Fig. 2-28 パルス測定(Pulse write/read measurement)法を用いたスイッチング特性評価

第2章の参考文献

- [1] C. S. Hwang, *Atomic Layer Deposition for Semiconductors*, Springer (2014).
- [2] 吉田貞史, 薄膜, 倍風館, 49 (1999).
- [3] 麻蒔立男, 薄膜作成の基礎 第4版, 日刊工業新聞社 (2005).
- [4] S. M. Sze, 半導体デバイス: 基礎理論とプロセス技術 第2版第8刷, 産業図書 (2010).
- [5] 前田和夫, はじめての半導体プロセス, 工業調査会 (2000).
- [6] 佐藤淳一, 図解入門よくわかる最新半導体プロセスの基本と仕組み 第2版, 秀和システム (2013).
- [7] 内富直隆, 初歩の工学 はじめての半導体 しくみと基本がよくわかる, 技術評論社 (2009).
- [8] 川合知二, ナノテクノロジー入門, オーム社 (2002).
- [9] 藤原裕之, 分光エリプソメトリー 第2版, 丸善出版株式会社 (2011).
- [10] 清水潤治, 半導体工学の基礎, コロナ社 (2013).
- [11] 河東田隆, 半導体評価技術 第9版, 産業図書 (2006).
- [12] B. D. Cullity, X線回折要論, アグネ承風社 (1999).
- [13] G. Binnig, C. F. Quate, and C. Gerber, *Phys. Rev. Lett.* 56, 930 (1986).
- [14] Y. Sugimoto, P. Pou, M. Abe, P. Jelinek, R. Pérez, S. Morita, and Ó. Custance, *Nature* 446, 64 (2007).
- [15] 田中信夫, 材料学シリーズ 電子線ナノイメージング 高分解能 TEM と STEM による可視化, 内田老鶴圃 (2009).
- [16] J. F. Scott, 強誘電体メモリ 物理から応用まで, シュプリンガー・フェアラーク東京 (2003).
- [17] M. Fukunaga and Y. Noda, *J. Phys. Soc. Jpn.* 77, 064706 (2008).
- [18] M. Fukunaga and Y. Noda, *J. Korean Phys. Soc.* 55, 888 (2009).
- [19] J. F. Scott, C. A. Araujo, H. B. Meadows, L. D. McMillan, and A. Shawabkeh, *J. Appl. Phys.* 66, 1444 (1989).
- [20] S. Horiuchi, Y. Tokunaga, G. Giovannetti, S. Picozzi, H. Itoh, R. Shimano, R. Kumai, and Y. Tokura, *Nature* 463, 789 (2010).
- [21] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [22] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).
- [23] S. Mueller, S. R. Summerfelt, J. Müller, U. Schroeder, and T. Mikolajick, *IEEE Electron Device Lett.* 33(9), 1300 (2012).

第 3 章 原子層堆積(ALD)法により作製した ZrO_2 極薄膜の物理及び電気特性評価

3.1 はじめに

本章では、本論文の導入として、強誘電体 HZO 膜の強誘電相の形成を促し、強誘電性の向上を実現させる核生成層として用いた ZrO_2 極薄膜の物理及び電気特性評価に取り組んだ。

ZrO_2 膜はこれまで半導体メモリの微細化を牽引してきた DRAM キャパシタ用絶縁膜として用いられてきた。テクノロジーノード 20 nm の次世代 DRAM キャパシタには、誘電率(k) > 65、印加電圧 0.6 V におけるリーク電流(J)値 $\leq 1.0 \times 10^{-7}$ A/cm² 及びプロセス温度 < 650°C が要求されている。[1-4] また、DRAM キャパシタの構造は蓄積容量を確保するために、最先端メモリデバイスの中でも特に高いアスペクト比(> 30)を有する 3 次元シリンダー構造である。従って、この 3 次元構造に均質な絶縁膜を成膜するためには、原子レベルの膜厚制御及び均質な成膜が可能な ALD 法が盛んに用いられている。[3, 4]

そこで本章では、これら次世代 DRAM に要求されている条件に基づいて、ALD 法により作製した ZrO_2 膜を物理及び電気特性の両面から評価した。まず、ALD 法により作製した ZrO_2 膜の結晶構造及び J 特性と熱処理条件の関係を評価した。続いて、アモルファス構造を有する Al_2O_3 膜、アモルファス構造且つ Al_2O_3 より高い k 値を有する $(\text{Ta/Nb})\text{O}_x$ (TN)膜及び Al_2O_3 と TN 及びを一層ずつ交互に成膜して形成した TNA ナノラミネート膜の 3 種類を High- k 層間絶縁層として用いた TiN/ ZrO_2 /High- k / ZrO_2 /TiN MIM キャパシタを作製して、High- k 層間絶縁層が CET (Capacitance-equivalent thickness)及び J 値へ及ぼす効果について検討した。

3.2 実験条件

3.2.1 ALD 法により作製した ZrO_2 膜の電気及び物理特性評価用試料

ZrO_2 膜の電気及び物理特性評価用試料の概略図及び作製フローを Fig. 3-1 及び Fig. 3-2 に示す。 ZrO_2 膜の結晶構造の下地基板依存性を調べるために、p-Si/ SiO_2 、仕事関数が 4.4~4.7 eV で現在電極材料として一般的に用いられている TiN 及び仕事関数が 5.1~6.1 eV で将来の電極材料として有望な RuO_2 の 3 種類の下地基板を準備した。[5-9] ここで、TiN 及び RuO_2 膜は p-Si/ SiO_2 基板上へスパッタリング法により各々 100 及び 30 nm 形成した。これらの下地基板上へ、 ZrO_2 膜を $(\text{C}_5\text{H}_5)\text{Zr}[\text{N}(\text{CH}_3)_2]_3$ 原料と H_2O ガスを用いた成膜温度 300°C の ALD 法により膜厚 14 nm 成膜した。次に、600°C で 30 秒間、3% H_2 、 N_2 及び O_2 雰囲気の内計 3 種類の熱処理条件で PDA 処理した。また、電気特性評価用試料として TiN/ ZrO_2 /TiN キャパシタを Fig. 3-3 (a)に示すように作製した。ここで、TiN/ ZrO_2 構造は前述と

同様の方法で作製し、TiN 上部電極(TE-TiN)はステンシルマスクを用いたスパッタリング法により膜厚 100 nm 形成した。ここで、電極サイズは $1.5 \times 10^{-4} \text{ cm}^2$ である。

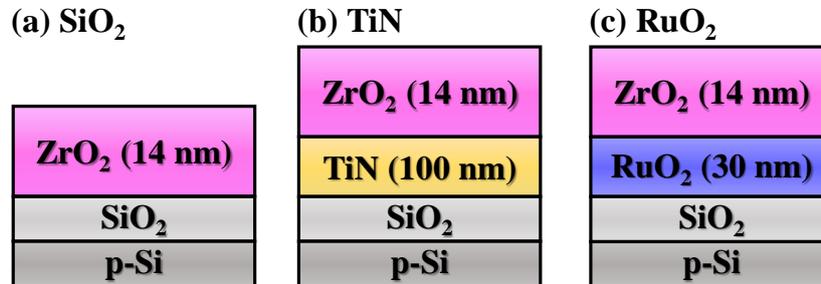


Fig. 3-1 ZrO₂ 膜の特性評価用サンプルの概略図

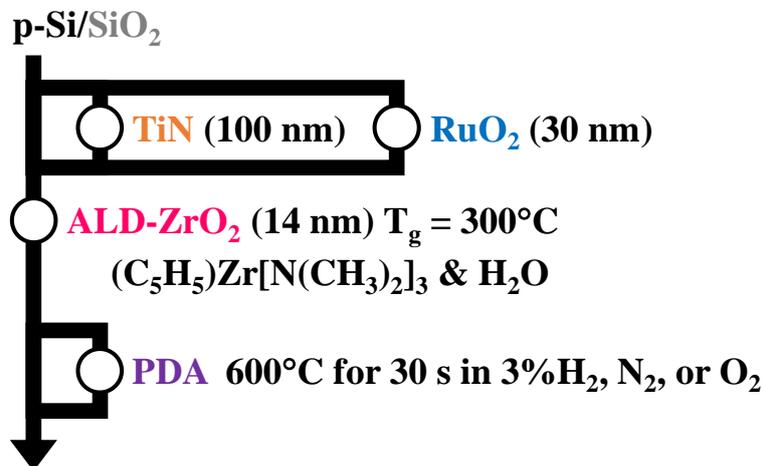


Fig. 3-2 ZrO₂ 膜の特性評価用サンプルの作製フロー

3.2.2 TiN/ZrO₂/High-*k*/ZrO₂/TiN MIM キャパシタ

TiN/ZrO₂/High-*k*/ZrO₂/TiN キャパシタの概略図を Fig. 3-3 (b)に示す。キャパシタは p-Si/SiO₂ 基板上へ TiN 下部電極(BE-TiN)、第 1 層 ZrO₂ (1st ZrO₂)層、High-*k* 層間絶縁層、第 2 層 ZrO₂ (2nd ZrO₂)層及び TE-TiN の順に積層した多層構造で構成されている。

TiN/ZrO₂/High-*k*/ZrO₂/TiN キャパシタの作製フローを Fig. 3-4 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へキャパシタ絶縁膜である ZrO₂/High-*k*/ZrO₂ 多層膜を ALD 法によって形成した。1st 及び 2nd ZrO₂ 層は(C₅H₅)Zr[N(CH₃)₂]₃ 原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により各々膜厚 3.8 nm 成膜した。High-*k* 層間絶縁層は Al₂O₃、TN 及び TNA 層の計 3 種類準備した。Al₂O₃ 及び TN 層は Al(CH₃)₃ 及び(Ta/Nb)(NtAm)(NMe₂)₃ (Ta/Nb = 1:1)カクテル原料と H₂O ガスを用いた成膜温度 200°C の ALD 法によって成膜した。また、Fig. 3-5 に示すように、TNA 層は

TN 及び Al₂O₃ 層を 1 サイクル毎に交互に成膜することで形成した。High-*k* 層間絶縁層の膜厚は ALD サイクル数を変えることで各々 0.1~1.1 nm の範囲で調整した。ここで、本研究で作製した ZrO₂/High-*k*/ZrO₂ 多層膜の各層の膜厚を Table 3-1 に示す。ZrO₂/High-*k*/ZrO₂ 多層膜を形成した後、600°C で 30 秒間、O₂ 雰囲気中において PDA 処理した。最後に、TE-TiN は、リフトオフプロセスを用いてスパッタリング法により膜厚 100 nm 形成した。ここで、電極サイズは 4.0×10⁻⁶ cm² である。また、Fig. 3-3 (a)に示すように、リファレンスとして、High-*k* 層間絶縁層無しの ZrO₂ 単層膜をキャパシタ絶縁膜として用いた TiN/ZrO₂/TiN キャパシタを前述と同様の方法で作製した。ここで、ZrO₂ 層の膜厚は ALD サイクル数を変えることで 7.6~12.6 nm の範囲で調整した。

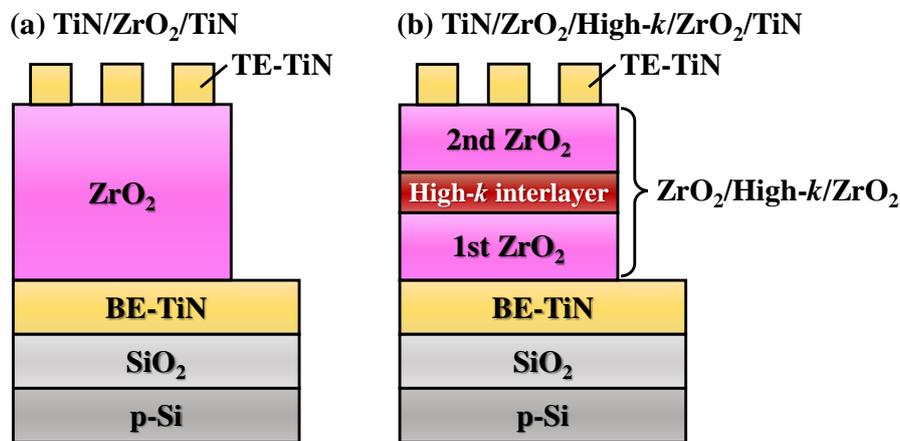


Fig. 3-3 (a) TiN/ZrO₂/TiN 及び(b) TiN/ZrO₂/High-*k*/ZrO₂/TiN キャパシタの概略図

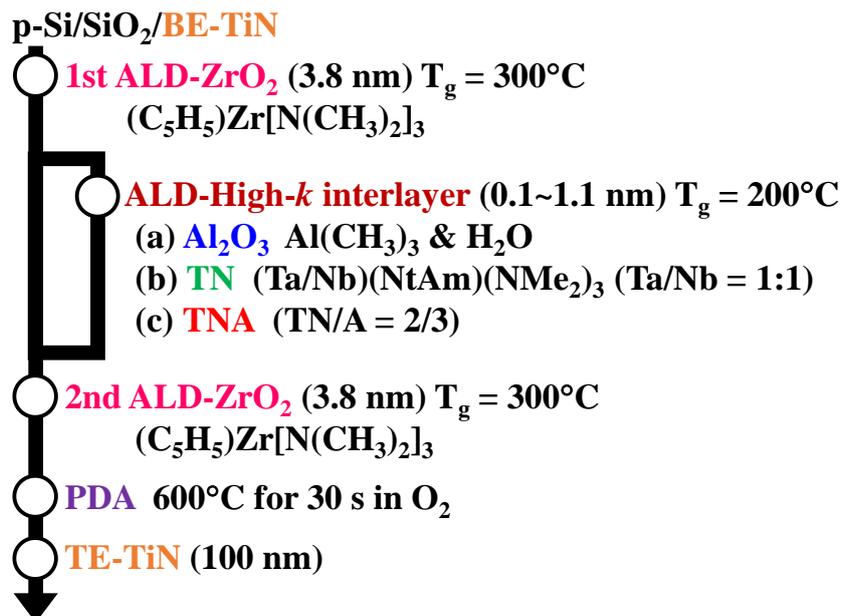


Fig. 3-4 TiN/ZrO₂/High-*k*/ZrO₂/TiN キャパシタの作製フロー

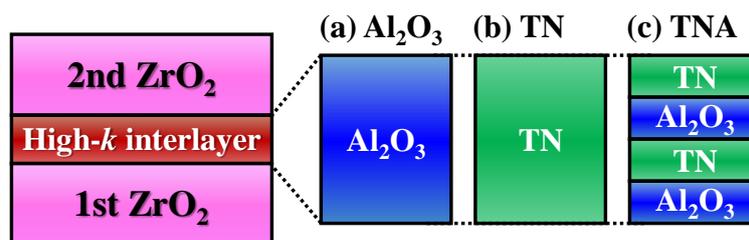


Fig. 3-5 (a) Al₂O₃、(b) TN 及び(c) TNA の計 3 種類の High-*k* 層間絶縁層の模式図

Table 3-1 ZrO₂/High-*k*/ZrO₂ 多層膜の各層の膜厚

ZrO ₂ /High- <i>k</i> /ZrO ₂ insulating film	1st ZrO ₂ layer (nm)	High- <i>k</i> interlayer (nm)	2nd ZrO ₂ layer (nm)
ZAZ	3.8	0.1–1.1	3.8
ZTNZ	3.8	0.4, 0.8	3.8
ZTNAZ	3.8	0.4–0.9	3.8

ZrO₂、Al₂O₃、TN 及び TNA 層の膜厚は分光エリプソメーターを用いて測定した。BE-TiN 及び ZrO₂/High-*k*/ZrO₂ 多層膜の表面粗さは AFM を用いて評価した。ZrO₂ 膜の結晶性は XRD 測定及び TEM 観察により評価した。TiN/ZrO₂/TiN 及び TiN/ZrO₂/High-*k*/ZrO₂/TiN キャパシタの電気特性は各々 Agilent B1500A 及び Keithley 4200-SCS を用いた *C-V* 及び *I-V* 特性により評価した。ここで、ZrO₂ 単層膜及び ZrO₂/High-*k*/ZrO₂ 多層膜の CET 値は、SiO₂ の *k* 値を 3.9、真空の誘電率を ϵ_0 、キャパシタの面積を *A* 及び周波数 100 kHz で ±1V の電圧を印加した *C-V* 特性の印加電圧 0 V における静電容量を *C* とした $3.9\epsilon_0 A/C$ より算出した。

3.3 ALD 法により作製した ZrO₂ 膜の結晶構造及びリーク電流特性と熱処理条件の関係

3.3.1 ALD 法により作製した ZrO₂ 膜の結晶構造

ZrO₂ 膜の結晶構造は XRD 測定によって評価した。Fig. 3-6、Fig. 3-7 及び Fig. 3-8 に、SiO₂、TiN 及び RuO₂ の 3 種類の下地基板上へ成膜温度 300°C の ALD 法で作製した As-grown の ZrO₂ 膜及び 600°C で 30 秒間、3%H₂、N₂ 及び O₂ 雰囲気中において PDA 処理した ZrO₂ 膜の XRD パターンを示す。ALD 法によって成膜した As-grown の ZrO₂ 膜は、下地基板に関わらず直方晶(O)、正方晶(T)、立方晶(C)及び単斜晶(M)相に由来する複数の結晶ピークが認められた。従って、ALD 法により作製した ZrO₂ 膜は成膜過程で結晶化しており、O/T/C 及び M 相を有する多結晶構造を形成していることが分かった。ここで、O、T 及び C 相は各相の格

子定数が非常に近いため、各々の結晶ピークに分離することは困難である。PDA 処理した ZrO_2 膜は、3% H_2 、 N_2 及び O_2 雰囲気での熱処理条件に関わらず As-grown 膜と同様の XRD パターンを示した。従って、 ZrO_2 膜はどの熱処理雰囲気ガスを用いても結晶構造に大きな変化がないことが分かった。Fig. 3-7 より、下地基板として TiN を用いた場合には、3% H_2 、 N_2 及び O_2 雰囲気中において PDA 処理した TiN の結晶ピークは As-grown の場合に比べて高角側にシフトしていることより、TiN 膜は PDA 処理することによって膜が緻密化し、格子定数が小さくなったと考えられる。また、Fig. 3-8 より、下地基板として RuO_2 を用いた場合には、熱処理雰囲気ガスに関わらず PDA 処理後に Ru に由来する結晶ピークが確認されたことより、 RuO_2 膜中に Ru が析出していると考えられる。

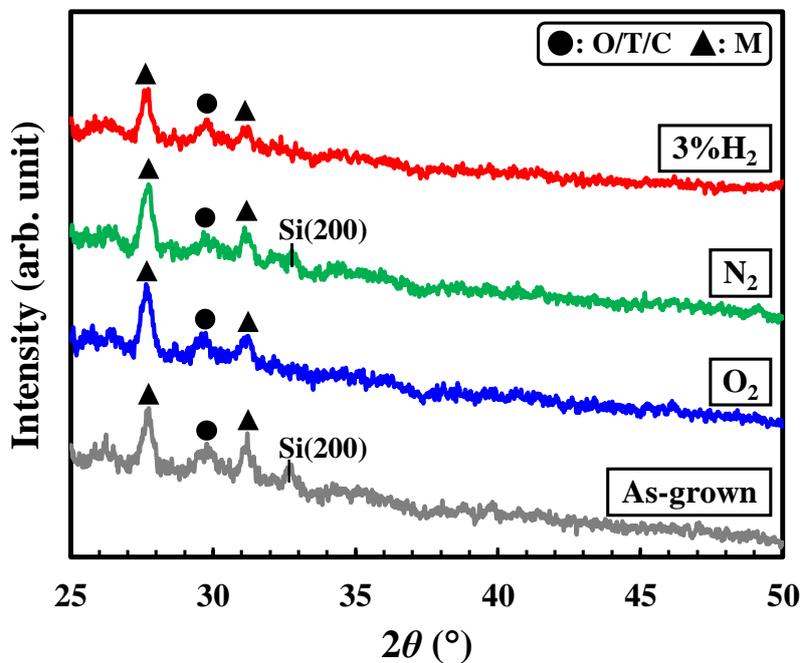


Fig. 3-6 SiO_2 下地基板上に作製した As-grown の ZrO_2 膜及び 3% H_2 、 N_2 及び O_2 雰囲気中において 600 $^\circ C$ で PDA 処理した ZrO_2 膜の XRD パターン

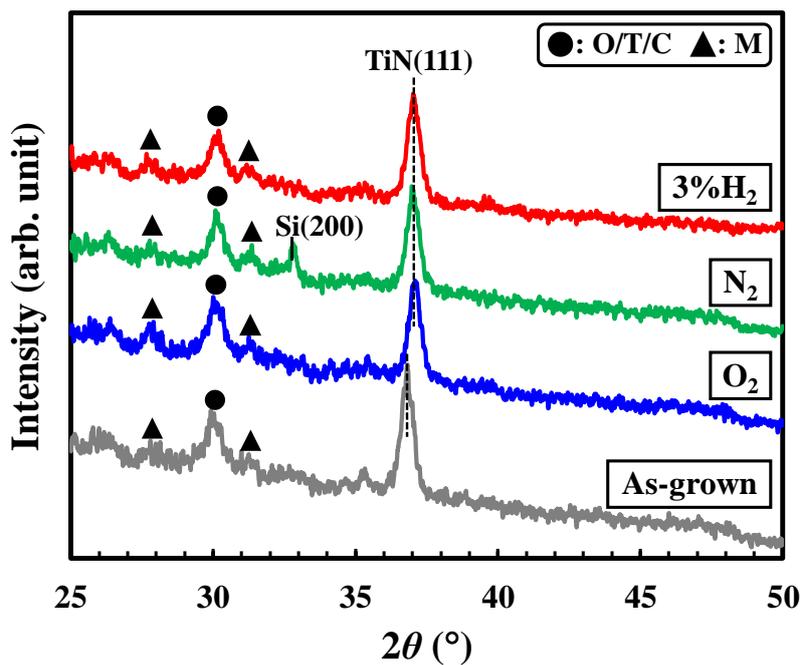


Fig. 3-7 TiN 下地基板の上に作製した As-grown の ZrO₂ 膜及び 3%H₂、N₂ 及び O₂ 雰囲気中において 600°C で PDA 処理した ZrO₂ 膜の XRD パターン

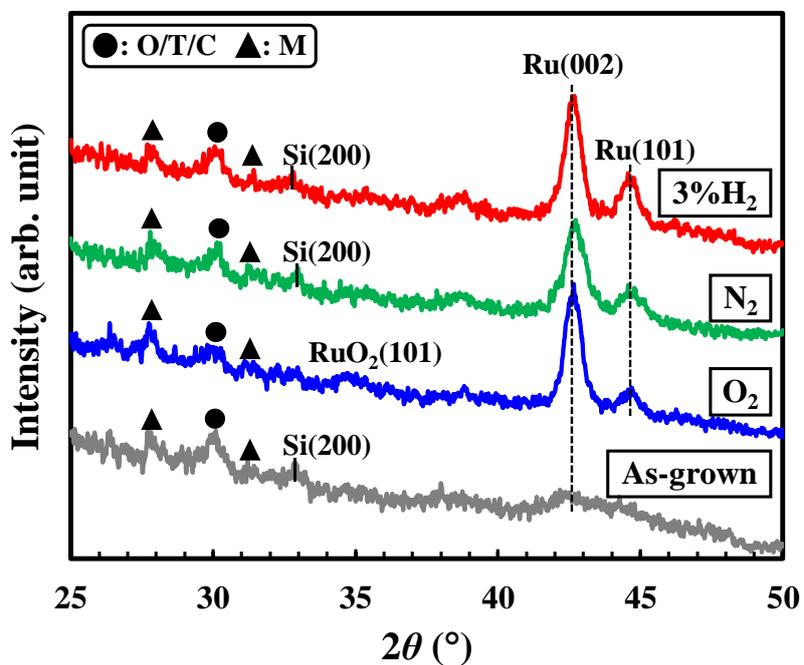


Fig. 3-8 RuO₂ 下地基板の上に作製した As-grown の ZrO₂ 膜及び 3%H₂、N₂ 及び O₂ 雰囲気中において 600°C で PDA 処理した ZrO₂ 膜の XRD パターン

次に、Fig. 3-6、Fig. 3-7 及び Fig. 3-8 の XRD パターンのピーク強度より、ZrO₂ 膜に占める O/T/C の結晶相の相対比($r_{O/T/C}$)を求めた結果を Fig.3-9 に示す。O/T/C 相の相対比 $r_{O/T/C}$ は Fig. 3-6、Fig. 3-7 及び Fig. 3-8 の XRD パターンにおいて $2\theta = 28^\circ$ 付近に存在する M 相に起因する結晶ピーク及び $2\theta = 30^\circ$ 付近に存在する O/T/C 相に起因する結晶ピーク強度を各々 I_M 及び $I_{O/T/C}$ として、(3-1)式より算出した。

$$r_{O/T/C} = \frac{I_{O/T/C}}{I_{O/T/C} + I_M} \dots\dots\dots (3-1)$$

Fig. 3-9 より、ZrO₂ 膜に占める O/T/C 相の相対比はどの熱処理雰囲気ガスを用いても大きな変化がない一方、下地基板を変えることで大きく変化することが分かった。また、ZrO₂ 膜に占める O/T/C 相の割合が最も大きいのは TiN 基板上に成膜した ZrO₂ 膜であることが分かった。従って、MIM キャパシタの電極材料として TiN を選択した。

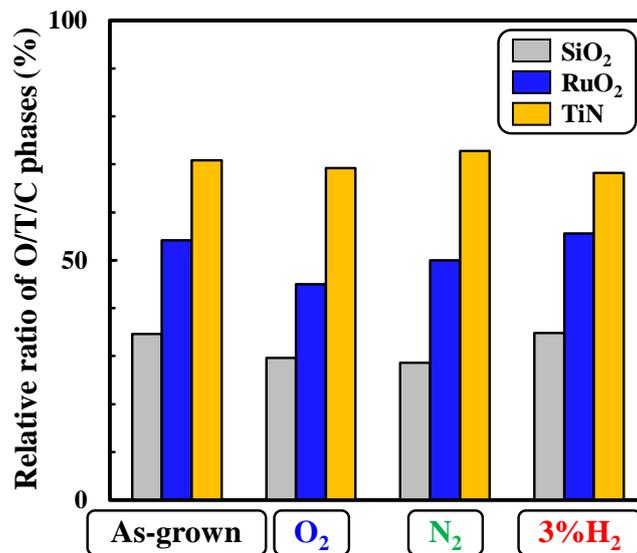


Fig. 3-9 ALD 法によって作製した As-grown の ZrO₂ 膜及び 3%H₂、N₂ 及び O₂ 雰囲気中において 600°C で PDA 処理した ZrO₂ 膜に占める O/T/C 相の相対比

3.3.2 TiN 膜厚と表面粗さの関係

TiN 膜の表面粗さは AFM によって評価した。Fig. 3-10 に、TiN 膜厚と表面粗さの関係を示す。ここで、TiN 膜厚は 15~100 nm の間で調整した。TiN 膜表面の RMS 値は膜厚増加に伴い直線的に増加し、TiN 膜厚が 15 nm のとき最小値である 0.46 nm を示した。一般に、MIM キャパシタを作製する際に電極材料の表面粗さが大きくなると、その上部に形成される絶縁膜を含むキャパシタ構造全体の表面粗さを増大させ、結果としてリーク電流が増大することが知られている。従って、MIM キャパシタにおける BE-TiN の膜厚は 15 nm とした。

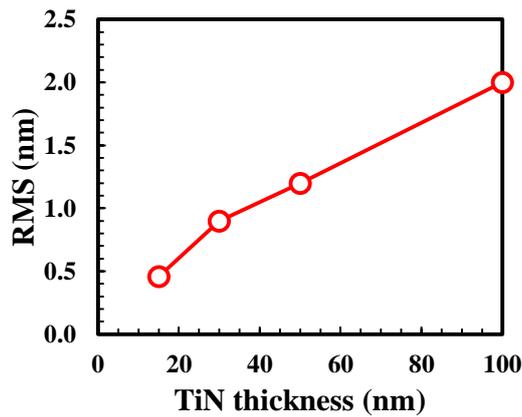


Fig. 3-10 TiN 膜厚と表面粗さの関係

3.3.3 熱処理条件と ALD 法により作製した ZrO_2 膜の k 値の関係

Fig. 3-11 に、電極材料として TiN を用いて作製した TiN/ ZrO_2 /TiN キャパシタの $C-V$ 及び $\tan \delta$ 特性を示す。ここで、PDA 雰囲気ガスと ZrO_2 膜の k 値の関係を調べるために、測定試料は TiN 下地基板の上に ZrO_2 膜を成膜した後、 600°C で 30 秒間、 $3\%H_2$ 、 N_2 及び O_2 雰囲気の計 3 種類の熱処理条件で PDA 処理したキャパシタを作製した。熱処理雰囲気ガスに関わらず誘電損失 $\tan \delta$ 値は小さな値を維持していることより、良好な $C-V$ 特性を示していることが分かった。また、 ZrO_2 膜の k 値は $3\%H_2$ 及び N_2 雰囲気中で PDA 処理した場合、各々 30 及び 31 を示したのに対し、 O_2 雰囲気中で PDA 処理することで k 値は 33 と増加することが分かった。同様に、 $C-V$ 特性から求めた CET 値は、 $3\%H_2$ 及び N_2 雰囲気中で PDA 処理したキャパシタは 1.7 nm と同等の値を示したのに対し、 O_2 雰囲気中で PDA 処理することで 1.6 nm と約 0.1 nm 小さな値を示した。

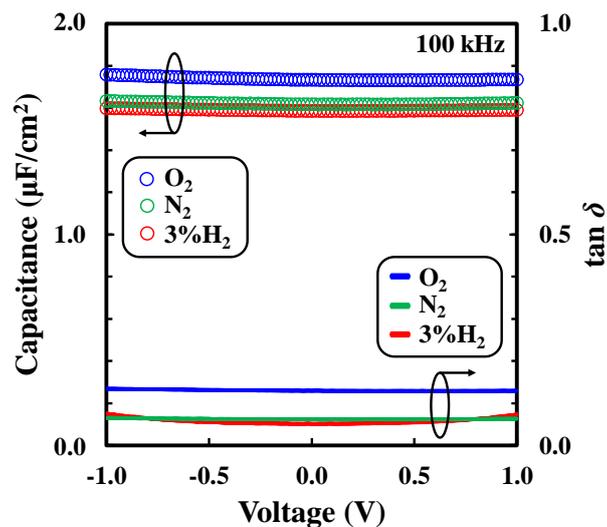


Fig. 3-11 $3\%H_2$ 、 N_2 及び O_2 雰囲気中において 600°C で PDA 処理した TiN/ ZrO_2 /TiN MIM キャパシタの $C-V$ 特性

3.3.4 熱処理条件と ALD 法により作製した ZrO_2 膜に流れるリーク電流の関係

Fig. 3-12 に、電極材料として TiN を用いて作製した $TiN/ZrO_2/TiN$ キャパシタの J - V 特性を示す。ここで、PDA 雰囲気ガスとリーク電流の関係を調べるために、測定試料として TiN 下地基板上に ZrO_2 膜を成膜した後に、 $600^\circ C$ で 30 秒間、 $3\%H_2$ 、 N_2 及び O_2 雰囲気ガスの計 3 種類の熱処理条件で PDA 処理したキャパシタを作製した。また、リファレンスとして熱処理無しの As-grown のキャパシタを作製した。 $3\%H_2$ 及び N_2 雰囲気中で PDA 処理したキャパシタは、As-grown の場合に比べて低電圧領域における J 値が増大した。一方、 O_2 雰囲気中で PDA 処理したキャパシタは $3\%H_2$ 及び N_2 雰囲気中で PDA 処理した場合に比べて良好な J 特性を示した。また、印加電圧 $0.6 V$ における J 値は $2.4 \times 10^{-8} A/cm^2$ であり、As-grown の場合に比べて約 1 桁小さな値を示した。これは、 O_2 中の熱処理によって、酸素欠損の減少に伴う ZrO_2 膜の緻密化が図れたためと考えられる。従って、TiN を電極材料として用いた MIM キャパシタの PDA 雰囲気ガスは O_2 とした。

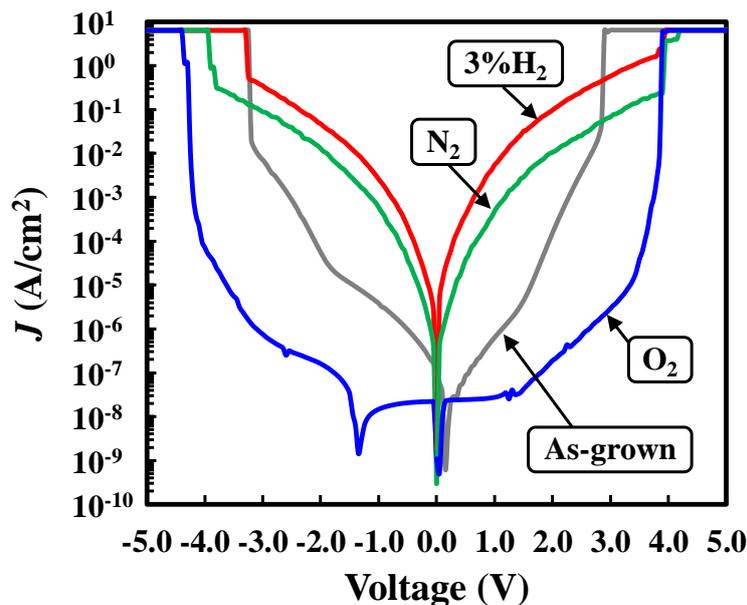


Fig. 3-12 $3\%H_2$ 、 N_2 及び O_2 雰囲気中において $600^\circ C$ で PDA 処理した $TiN/ZrO_2/TiN$ MIM キャパシタの J - V 特性

3.4 TiN/ZrO₂/High-*k*/ZrO₂/TiN MIM キャパシタの物理特性評価

3.4.1 ALD 法により作製した ZrO₂ 膜及び High-*k* 層間絶縁層の成膜速度

Fig. 3-13 に、As-grown 及び PDA 処理した(a) ZrO₂ 及び(b) High-*k* 層間絶縁層として用いた Al₂O₃、TN 及び TNA 膜の ALD サイクル数と膜厚の関係を示す。ここで、ZrO₂、Al₂O₃、TN 及び TNA 膜は ALD 法によって p-Si/SiO₂ 基板上へ成膜した後、600°C で 30 秒間、O₂ 雰囲気中において PDA 処理した。As-grown の ZrO₂、Al₂O₃、TN 及び TNA 膜は膜厚が非常に薄い領域であっても ALD サイクル数の増加に伴い直線的に増加する傾向を示した。従って、ALD 法によって成膜した ZrO₂、Al₂O₃、TN 及び TNA 膜は原子レベルで膜厚を制御可能であることが分かった。また、これら直線の傾きから求めた As-grown の ZrO₂、Al₂O₃、TN 及び TNA 膜の成膜速度は各々 0.043、0.114、0.074 及び 0.094 nm/cycle を示した。PDA 処理した ZrO₂、Al₂O₃、TN 及び TNA 膜の ALD サイクル数と膜厚は As-grown の場合と同様に直線関係を満足した。しかし、これら直線の傾きから求めた成膜速度は各々 0.042、0.106、0.066 及び 0.087 nm/cycle であり、As-grown の場合と比べて約 2~12%低下した。これは、PDA 処理したことによって膜が緻密化したためと考えられる。[10, 11]

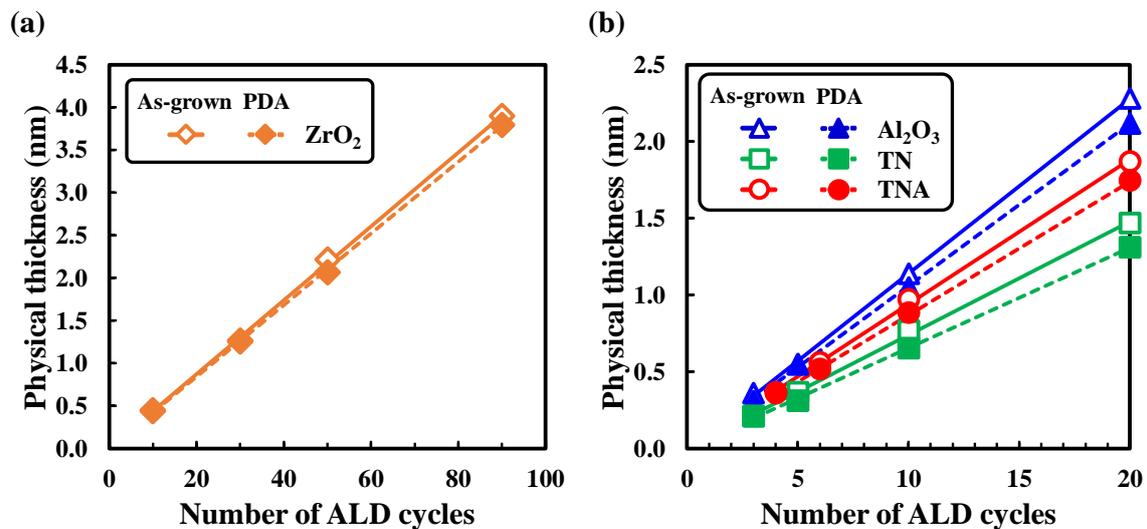


Fig. 3-13 As-grown 及び PDA 処理した(a) ZrO₂ 及び(b) High-*k* 層間絶縁層として用いた Al₂O₃、TN 及び TNA 膜の成膜速度

3.4.2 ZrO₂ 単層及び ZrO₂/High-*k*/ZrO₂ 多層膜の表面粗さ

Fig. 3-14 に、(a) BE-TiN、BE-TiN 上に形成した後に PDA 処理した(b) ZrO₂ 単層、(c) ZAZ、(d) ZrO₂/(Ta/Nb)O_x/ZrO₂ (ZTNZ)及び(e) ZTNAZ 多層膜の AFM 像及び RMS 値を示す。ここで、ZrO₂ 単層、ZAZ、ZTNZ 及び ZTNAZ 多層膜の CET 値は 1.1 nm に統一した。従って、ZrO₂ 単層膜の膜厚は 7.6 nm とした。また、ZrO₂/High-*k*/ZrO₂ 多層膜における 1st 及び 2nd ZrO₂ 層の膜厚を各々 3.8 nm 一定として、High-*k* 層間絶縁層である Al₂O₃、TN 及び TNA 層の膜厚を各々 0.3、0.4 及び 0.4 nm とした。BE-TiN 上に形成した ZrO₂ 単層膜の RMS 値は BE-TiN と同等の値を示した。従って、ZrO₂ 膜は PDA 処理して結晶化させても表面粗さの小さな良好な膜が形成できることが分かった。[12] また、ZAZ、ZTNZ 及び ZTNAZ の RMS 値は約 1.0 nm であり、BE-TiN 及び ZrO₂ 単層膜と同等の値を示していることより、ZrO₂ 膜間にアモルファス構造を有する High-*k* 層間絶縁層を挿入しても表面粗さが小さい平坦な膜が形成できることが分かった。

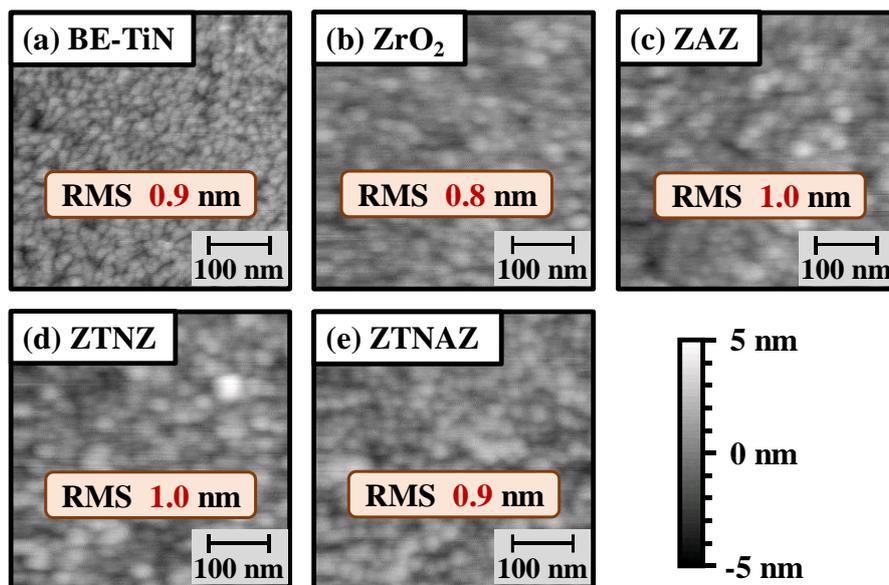


Fig. 3-14 (a) BE-TiN 及び BE-TiN 上に形成した(b) ZrO₂ 単層、(c) ZAZ、(d) ZTNZ 及び(e) ZTNAZ 多層膜の AFM 像及び RMS 値

3.4.3 ZrO₂ 単層及び ZrO₂/High-*k*/ZrO₂ 多層膜の結晶構造評価

Fig. 3-15 に、(a) PDA 処理した ZTNAZ の断面 TEM 像及び(b) PDA 処理した ZrO₂ 単層及び ZTNAZ 多層膜の XRD パターンを示す。ここで、1st ZrO₂、TNA 及び 2nd ZrO₂ 層の膜厚は各々 3.8、0.9 及び 3.8 nm とした。また、ZrO₂ 単層膜の膜厚は 7.6 nm とした。Fig. 3-15 (a)より、BE-及び TE-TiN 間に 1st ZrO₂、TNA 及び 2nd ZrO₂ 層の順に ZTNAZ 多層膜が均質に形成されていることを確認した。また、1st 及び 2nd ZrO₂ 層において格子縞が確認できることから、1st 及び 2nd ZrO₂ 層は結晶化していることを確認した。一方、TNA 層では格子縞が確認できず、1st 及び 2nd ZrO₂ 層の格子縞の方位が異なることより、アモルファス構造を有する TNA 層が 1st 及び 2nd ZrO₂ 層間を明瞭に分断していることが分かった。

ZrO₂ は M、O、T 及び C 相の計 4 種類の結晶構造を形成し、一般に、O、T 及び C 相の *k* 値は M 相よりも大きいことが知られている。[13–16] Fig. 3-15 (b)より、ZrO₂ 単層膜において M 相 ($2\theta = 28.2^\circ$ 及び 31.5° 付近)に起因する結晶ピークは認められなかった。一方、 $2\theta = 30.5^\circ$ 付近に O/T/C 相に起因する強い結晶ピークを確認した。ここで、O、T 及び C 相は各相の格子定数が非常に近いため、この 3 種類の結晶相の中で各々の結晶ピークを分離するのは困難である。[17, 18] また、ZTNAZ においても ZrO₂ 単層膜と同様に O/T/C 相に起因する強い結晶ピークを有する XRD パターンを示した。従って、ZrO₂ 膜間にアモルファス構造を有する TNA 層を挿入した場合でも、ZrO₂ 単層膜の場合と同様に M 相よりも *k* 値が大きい O/T/C 相が支配的な多結晶構造を形成することが分かった。

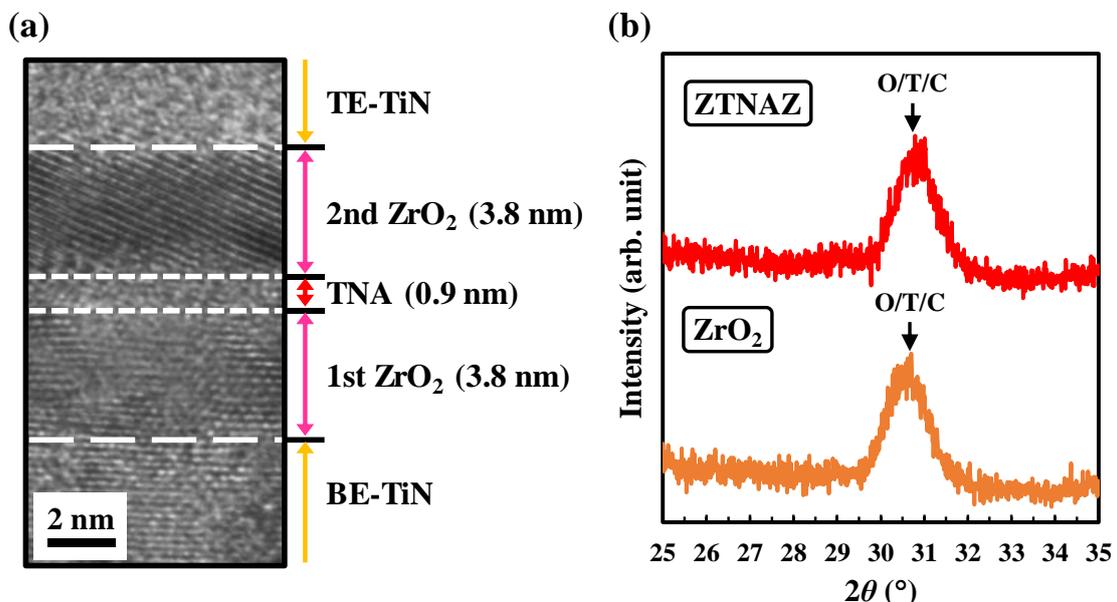


Fig. 3-15 (a) PDA 処理した ZTNAZ の断面 TEM 像及び(b) PDA 処理した ZrO₂ 単層及び ZTNAZ 多層膜の XRD パターン

3.5 TiN/ZrO₂/High-*k*/ZrO₂/TiN MIM キャパシタの電気特性評価

3.5.1 ZrO₂ 単層及び ZrO₂/High-*k*/ZrO₂ 多層膜の *k* 及び CET 値

Fig. 3-16 に、ZrO₂ 単層膜を用いた TiN/ZrO₂/TiN 及び ZAZ、ZTNZ 及び ZTNAZ 多層膜を用いた TiN/ZrO₂/High-*k*/ZrO₂/TiN MIM キャパシタの *C-V* 及び $\tan \delta$ 特性を示す。ここで、ZrO₂ 単層膜の膜厚は 7.6 nm とした。また、ZrO₂/High-*k*/ZrO₂ 多層膜における 1st 及び 2nd ZrO₂ 層の膜厚を各々 3.8 nm 一定として、High-*k* 層間絶縁層である Al₂O₃、TN 及び TNA 層の膜厚を各々 0.3、0.4 及び 0.4 nm とした。全てのキャパシタにおいて誘電損失 $\tan \delta$ 値は小さな値を維持していることより、良好な *C-V* 特性を示していることが分かった。

Fig. 3-17 に、キャパシタ絶縁膜全体の膜厚とこれら *C-V* 特性から求めた *k* 及び CET 値の関係を示す。ここで、ZrO₂ 単層膜の膜厚は 7.6 nm とした。また、ZrO₂/High-*k*/ZrO₂ 多層膜における 1st 及び 2nd ZrO₂ 層の膜厚を各々 3.8 nm 一定として、High-*k* 層間絶縁層である Al₂O₃、TN 及び TNA 層の膜厚を 0.1~1.1 nm の間で調整した。膜厚 7.6 nm の ZrO₂ 単層膜の *k* 値は約 28 を示した。これは Fig. 3-15 (b) に示すように、ZrO₂ 単層膜は M 相よりも *k* 値が大きい O/T/C 相が支配的な多結晶構造を形成しているためと考えられる。ZAZ は Al₂O₃ 層の膜厚が 0.4 nm よりも薄いとき、ZrO₂ 単層膜の場合と同等の高い *k* 値である 27~28 を維持した。しかし、Al₂O₃ 層を 0.4 nm 以上挿入するとキャパシタ絶縁膜全体の *k* 値が直線的に低下する傾向を示した。これは、ZrO₂ よりも小さな *k* 値を有する Al₂O₃ が膜厚 0.4 nm 以上で層として形成されたためと考えられる。ZTNZ 及び ZTNAZ は TN 及び TNA 層の膜厚が各々 0.8 及び 0.7 nm であっても 26 以上の高い *k* 値を示した。キャパシタ絶縁膜全体の CET 値は High-*k* 層間絶縁層の膜厚に関わらず、ZTNZ < ZTNAZ < ZAZ の順に大きな値を示した。従って、Al₂O₃ ではなく TN 及び TNA を層間絶縁層として用いることで、キャパシタ絶縁膜全体の CET 値を低減できることが分かった。

Fig. 3-18 に、High-*k* 層間絶縁層の膜厚とキャパシタ絶縁膜全体の CET 値の関係を示す。ここで、1st 及び 2nd ZrO₂ 層の膜厚を各々 3.8 nm 一定として、High-*k* 層間絶縁層である Al₂O₃、TN 及び TNA 層の膜厚を 0.3~1.1 nm の間で調整した。キャパシタ絶縁膜全体の CET 値は Al₂O₃、TN 及び TNA 層の膜厚増加に伴い直線的に増加する傾向を示した。また、これら直線の傾きの逆数から求めた Al₂O₃、TN 及び TNA 層の *k* 値は各々 6、11 及び 9 を示し、Al₂O₃ < TNA < TN の順に大きな値を示すことが分かった。しかし、Al₂O₃ 及び TN の *k* 値は一般に報告されている値(各々 6~9 及び 29)より小さい値を示した。これは、High-*k* 層間絶縁層が薄い領域では 1 又は 2 単位胞に対応する膜厚しかないため、バルクとしての特性が現れていないことが原因であると考えられる。

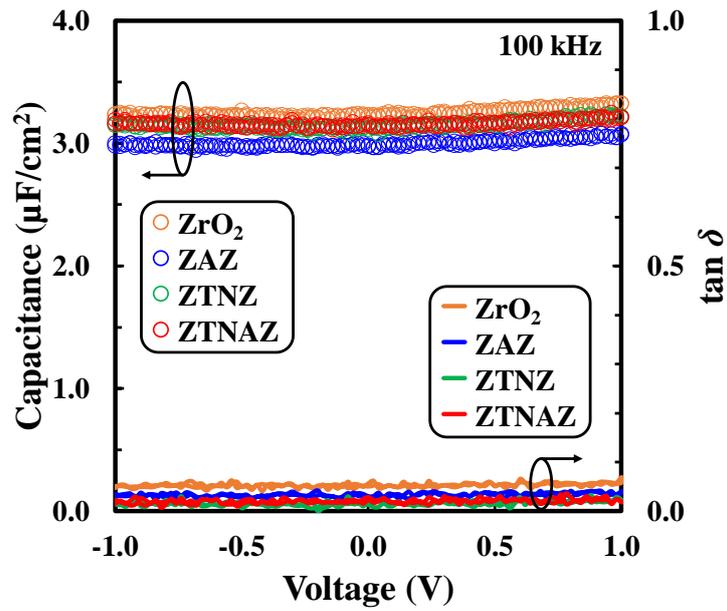


Fig. 3-16 TiN/ZrO₂/TiN 及び TiN/ZrO₂/High-k/ZrO₂/TiN MIM キャパシタの C-V 特性

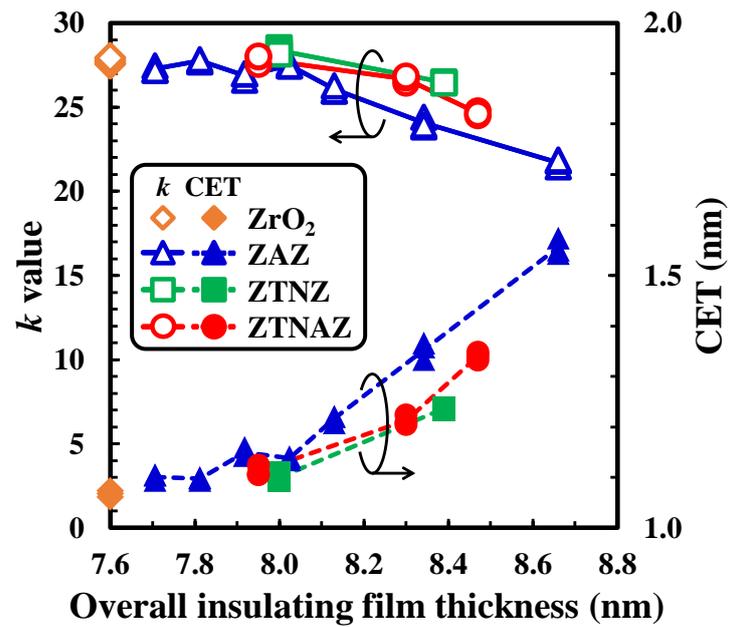


Fig. 3-17 キャパシタ絶縁膜全体の膜厚と k 及び CET 値の関係

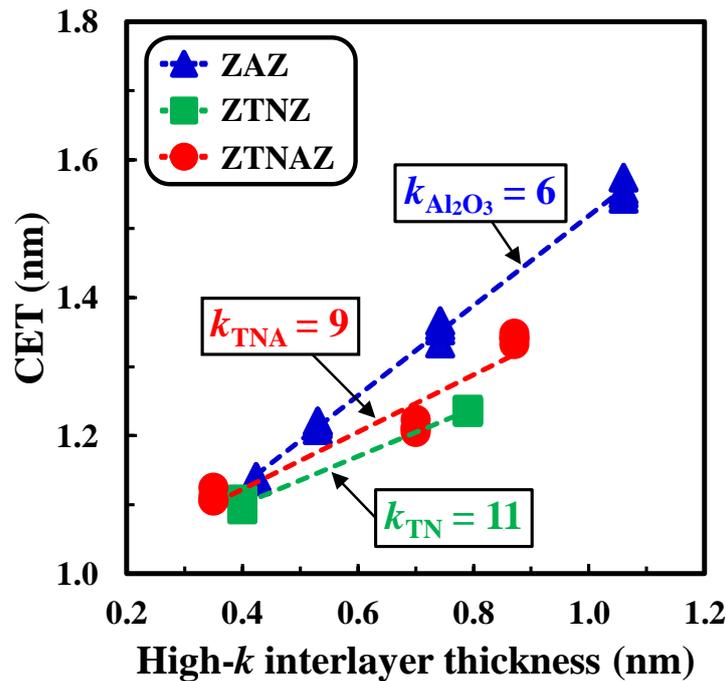


Fig. 3-18 High- k 層間絶縁層の膜厚とキャパシタ絶縁膜全体の CET 値の関係

3.5.2 TiN/ZrO₂/TiN 及び TiN/ZrO₂/High- k /ZrO₂/TiN キャパシタのリーク電流特性

Fig. 3-19 に、ZrO₂ 単層膜を用いた TiN/ZrO₂/TiN 及び ZAZ、ZTNZ 及び ZTNAZ 多層膜を用いた TiN/ZrO₂/High- k /ZrO₂/TiN MIM キャパシタの J - V 特性を示す。ここで、ZrO₂ 単層膜の膜厚は 7.6 nm とした。また、ZrO₂/High- k /ZrO₂ 多層膜における 1st 及び 2nd ZrO₂ 層の膜厚を各々 3.8 nm 一定として、High- k 層間絶縁層である Al₂O₃、TN 及び TNA 層の膜厚を各々 0.3、0.4 及び 0.4 nm とした。TN 層を 0.40 nm 挿入した ZTNZ は CET 値が 1.1 nm の 4 種類のキャパシタの中で最も大きな J 値 ($> 10^{-5}$ A/cm²) を示した。一方、0.4 nm の TNA 層を挿入した ZTNAZ 多層膜の J 値は CET が同等の 1.1 nm である ZrO₂ 単層膜、ZAZ 及び ZTNZ 多層膜と比べて約 1~2 桁低減した。ZAZ は CET 値を 1.1 から 1.2 nm、つまり、Al₂O₃ 層の膜厚を 0.3 nm から 0.4 nm に増加させると、 J 値が大幅に低減した。従って、 J 値を低減させるために必要な Al₂O₃ 層の膜厚は 1 モノレイヤーの Al₂O₃ の膜厚に対応する 0.4 nm であることが分かった。

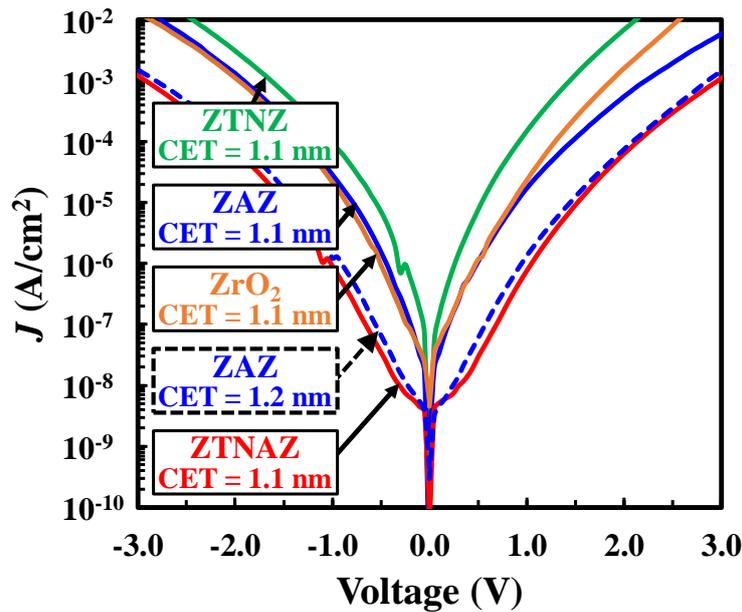


Fig. 3-19 TiN/ZrO₂/TiN 及び TiN/ZrO₂/High-*k*/ZrO₂/TiN MIM キャパシタの *J-V* 特性

3.5.3 ZrO₂ 単層及び ZrO₂/High-*k*/ZrO₂ 多層膜の CET 値とリーク電流の関係

Fig. 3-20 に、TiN/ZrO₂/TiN 及び TiN/ZrO₂/High-*k*/ZrO₂/TiN キャパシタの *C-V* 及び *J-V* 特性から求めた CET 値と印加電圧 0.6 V における *J* 値の関係を示す。ZTNZ は高い *J* 値を示し、TN 層を 0.8 nm 挿入しても *J* 値は低減しなかった。ZAZ は CET 値を 1.2 nm 以上、つまり Al₂O₃ 層の膜厚を 0.4 nm 以上に増加させることで、ZrO₂ 単層膜の場合と比べて小さな *J* 値を示した。これは、3.5.2 節で述べたように、1 モノレイヤーの Al₂O₃ 層に対応する膜厚は約 0.4 nm であることより、ZAZ は Al₂O₃ 層を 0.4 nm 以上挿入することで ZrO₂ 層間に Al₂O₃ が層として形成され、結果として良好な *J* 特性を示すことが分かった。ZTNAZ は 0.4 nm の TNA 層を挿入することで、同等の CET 値である 1.1 nm を示すキャパシタの中で最小の *J* 値である 6.9×10^{-8} A/cm² を示した。また、ZrO₂ 単層及び ZAZ 多層膜を用いた場合、同等の *J* 値 (6.9×10^{-8} A/cm²) を実現するために必要な CET 値は各々約 1.7 及び 1.2 nm であることが分かった。ZTNAZ は ZAZ と比べて CET 値がより小さな領域で良好な *J* 特性を達成することができた。これは、TNA は *k* 値が Al₂O₃ よりも大きいため、Al₂O₃ よりも膜厚を厚くしても低 CET 値を実現できるためと考えられる。以上の結果より、TNA 層は次世代 DRAM キャパシタ用絶縁膜の High-*k* 層間絶縁層として有望であることが分かった。

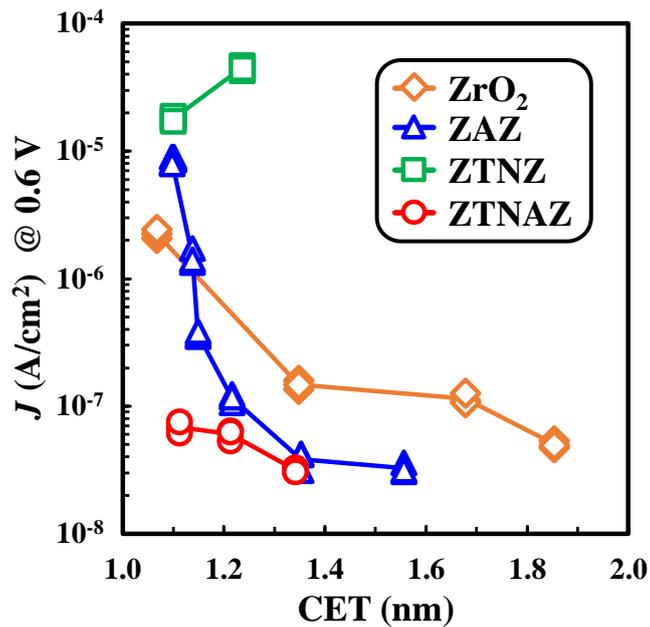


Fig. 3-20 ZrO₂ 単層及び ZrO₂/High-*k*/ZrO₂ 多層膜の CET 値とリーク電流の関係

3.6 High-*k* 層間絶縁層導入による効果に関する考察

本研究において、ZrO₂ 層間に High-*k* 層間絶縁層を挿入した ZrO₂/High-*k*/ZrO₂ 多層膜をキャパシタ絶縁膜として用いた MIM キャパシタを作製することで、各々異なる *J* 特性を示した。この理由について、Fig. 3-21 に示す ZrO₂ と Al₂O₃、TN 及び TNA の計 3 種類の High-*k* 層間絶縁層のエネルギーバンド図及び Fig. 3-22 に示す模式図を用いて 3 つの観点から考察する。

1 つ目は、High-*k* 層間絶縁層の結晶構造が *J* 値の低減に寄与していると考えている。Fig. 3-22 (a) に示す通り、DRAM キャパシタ用絶縁膜の薄膜化に伴い、多結晶構造を有する ZrO₂ 膜の結晶粒界を流れるリーク電流の増大が大きな問題となっている。そこで、先行研究において、Fig. 3-22 (b) に示す通り、アモルファス構造を有する Al₂O₃ 層を ZrO₂ 層間へ挿入した ZAZ 多層膜を形成することで、ZrO₂ 膜の結晶粒界に沿って流れるリーク電流を抑制できることが報告されている。[20–25] 従って、アモルファス構造を有する Al₂O₃ 及び TNA 層を ZrO₂ 層間へ挿入した ZAZ 及び ZTNAZ 多層膜を形成することで、層間絶縁層無しの ZrO₂ 単層膜と比べてリーク電流を抑制できたと考えられる。一方、ZrO₂ 層間へアモルファス構造を有する TN 層を挿入した ZTNZ 多層膜の場合では、層間絶縁層無しの ZrO₂ 単層膜と比べて *J* 値が増大した。この理由は次の 2 つ目の項目で考察する。

2 つ目は、High-*k* 層間絶縁層の伝導帯エネルギーの大きさが *J* 値の低減に寄与していると考えている。先行研究において、ZrO₂ 層間に 0.5 nm の Al₂O₃ 層を層間絶縁層として挿入した ZAZ 多層膜を形成することで、Al₂O₃ 層無しの場合と

比べて伝導帯エネルギーが 0.5 eV 増加したという報告がある。[26] これは、High- k 材料で構成された $\text{ZrO}_2/\text{High-}k/\text{ZrO}_2$ 多層膜において、1 nm 以下という薄い High- k 層間絶縁層を挿入しても $\text{ZrO}_2/\text{High-}k/\text{ZrO}_2$ 多層膜全体の伝導帯エネルギーが変化することを示している。従って、Fig. 3-21 に示すように、 ZrO_2 よりも伝導帯エネルギーが小さい TN を層間絶縁層として用いた ZTNZ は多層膜全体の伝導帯エネルギーが低下し、結果として J 値の増加に繋がったと考えられる。また、先行研究において、 HfO_2 及び HfO_2 よりも大きなバンドギャップ(E_g)を有する Al_2O_3 層を 1 サイクル毎に交互に成膜することで形成した $(\text{HfO}_2)_x(\text{Al}_2\text{O}_3)_{1-x}$ 膜の E_g 値が Al_2O_3 層の層数の増加に伴い直線的に増加したという報告がある。[27] 従って、Fig. 3-21 に示すように、TN 及び TN よりも大きな E_g 値を有する Al_2O_3 層を 1 サイクル毎に交互に成膜することで形成した TNA の E_g 及び E_c 値は TN 及び ZrO_2 に比べて増加したと考えられる。ここで、TNA の E_g 及び TiN からのコンダクションバンドオフセットは TN 及び Al_2O_3 層の膜厚比を用いて算出した。また、TN は熱処理温度が 600°C まではアモルファス構造を維持するのに対し、 Al_2O_3 は 900°C という高温熱処理後でもアモルファス構造を維持することより、TNA 層は TN 層と比べてより安定したアモルファス構造を形成していると考えられる。従って、 Al_2O_3 及び TNA 層を層間絶縁層として用いた ZAZ 及び ZTNAZ 多層膜は ZrO_2 単層膜と比べて多層膜全体の E_c 値が増加し、結果として J 値を大幅に低減できたと考えられる。

3 つ目は、High- k 層間絶縁層の物理膜厚が J 値の低減に寄与していると考えている。ZAZ 多層膜は、 Al_2O_3 層の膜厚が 0.4 nm より薄い領域では J 特性が向上しなかったのに対し、膜厚 0.4 nm 以上の Al_2O_3 層を挿入することで ZrO_2 単層膜と比べて J 値を低減できた。これは、3.5.2 及び 3.5.3 節で述べたように、 Al_2O_3 層の膜厚が 0.4 nm より薄い領域では、 ZrO_2 層間に Al_2O_3 が層ではなく島状に形成され、その結果 ZAZ 多層膜は高い J 値を示したと考えられる。一方、 Al_2O_3 層を 0.4 nm 以上挿入することで ZrO_2 層間に Al_2O_3 が層として形成され、結果としてリーク電流を抑えることができたと考えられる。ZTNAZ 多層膜は膜厚 0.4 nm の TNA 層を挿入することで J 値が大幅に低減した一方、ZTNZ 多層膜は ZrO_2 よりも小さな伝導帯エネルギーを有する TN を層間絶縁層として用いたことで、TN 層の膜厚に関わらず高い J 値を示した。

以上の結果より、Fig. 3-22 (b)に示す通り、 $\text{ZrO}_2/\text{High-}k/\text{ZrO}_2$ 多層膜における High- k 層間絶縁層は、キャパシタ絶縁膜に流れるリーク電流を抑制するために、アモルファス構造、 ZrO_2 よりも大きな伝導帯エネルギー及び 0.4 nm 以上の物理膜厚の計 3 種類の条件が必須であることが分かった。

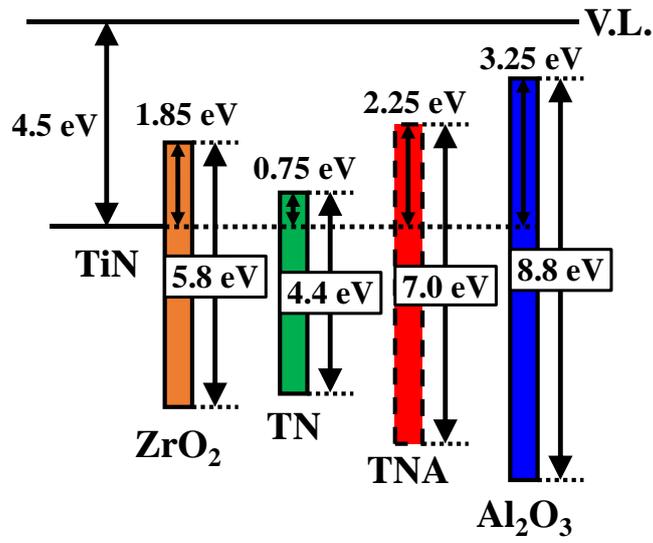


Fig. 3-21 ZrO_2 と 3 種類の High- k 層間絶縁層のエネルギーバンド図
[5, 6, 26, 28-31]

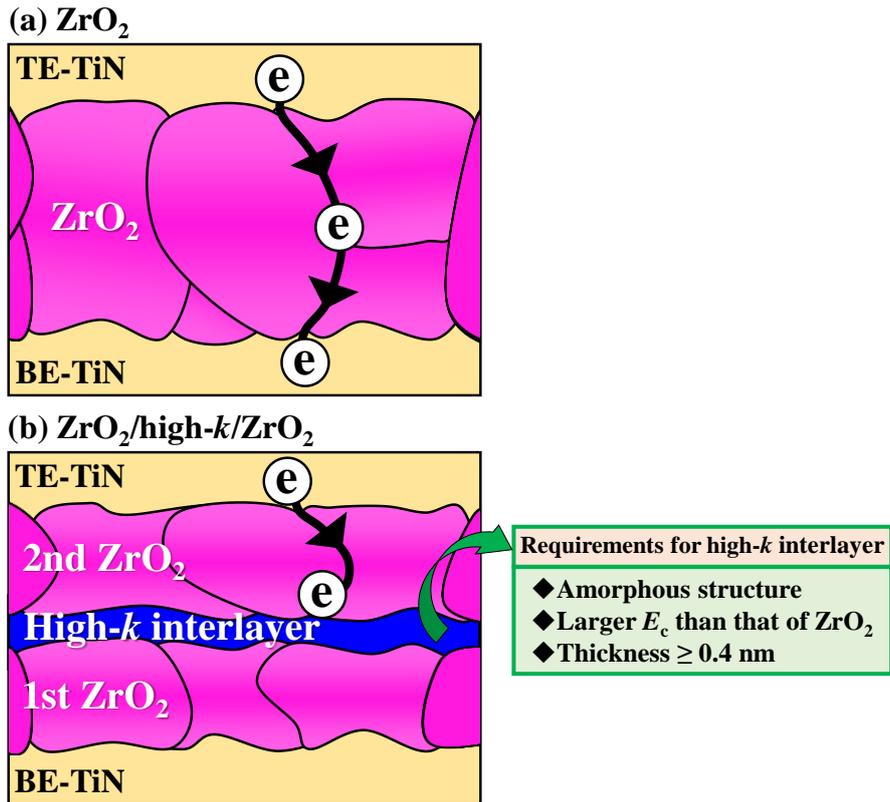


Fig. 3-22 High- k 層間絶縁層導入によるリーク電流の低減

3.7 第3章のまとめ

本章では、まず、ALD法で成膜した ZrO_2 膜の結晶構造及び J 特性と熱処理条件の関係を評価した。XRD測定の結果より、ALD法によってTiN基板上に成膜した ZrO_2 膜は、M相に比べて大きな k 値を有するO/T/C相が支配的な多結晶構造であることが分かった。また、TiN/ ZrO_2 /TiN MIMキャパシタの C - V 及び J - V 特性より、 O_2 雰囲気中でPDA処理した ZrO_2 膜のCET値は3% H_2 及び N_2 雰囲気中でPDA処理した場合と比べて低減した。また、酸化熱処理である O_2 雰囲気中でPDA処理することによって、3% H_2 及び N_2 雰囲気中でPDA処理した場合と比べてリーク電流が低減した。以上の結果より、電極材料及びPDA雰囲気をTiN及び O_2 に決定した。

次に、 Al_2O_3 、TN及びTNA層をHigh- k 層間絶縁層として用いたTiN/ ZrO_2 /High- k / ZrO_2 /TiN MIMキャパシタを作製して、High- k 層間絶縁層がCET及び J 値へ及ぼす効果について検討した。TiN/ ZrO_2 /High- k / ZrO_2 /TiN MIMキャパシタの C - V 特性より、High- k 層間絶縁層として用いた Al_2O_3 、TN及びTNA層の k 値は各々6、9及び11を示した。また、 ZrO_2 /High- k / ZrO_2 多層膜全体のCET値はHigh- k 層間絶縁層の k 値の影響を受けて $\text{ZTNZ} < \text{ZTNAZ} < \text{ZAZ}$ の順に増加した。TiN/ ZrO_2 /High- k / ZrO_2 /TiN MIMキャパシタの J - V 特性より、CET値を約1.1 nmと一定とした場合、印加電圧0.6 Vにおける J 値は $\text{ZTNAZ} < \text{ZAZ} \ll \text{ZTNZ}$ の順に大きな値を示した。従って、 ZrO_2 /High- k / ZrO_2 多層膜におけるHigh- k 層間絶縁層は、キャパシタ絶縁膜に流れるリーク電流を抑制するために、アモルファス構造、 ZrO_2 よりも大きな E_c 値及び0.4 nm以上の物理膜厚の計3種類の条件が必須であることが分かった。

以上の結果より、TNAは低 J 値及び低CET値が要求される次世代DRAMキャパシタ用絶縁膜のHigh- k 層間絶縁層として有望な材料であることが分かった。

第3章の参考文献

- [1] International Technology Roadmap for Semiconductors, 2013 Edition.
- [2] M. Pešić, S. Knebel, M. Geyer, S. Schmelzer, U. Böttger, N. Kolomiets, V.V. Afanas'ev, K. Cho, C. Jung, J. Chang, H. Lim, T. Mikolajick, and U. Schroeder, *J. Appl. Phys.* 119, 064101 (2016).
- [3] S. K. Kim, K. M. Kim, D. S. Jeong, W. Jeon, K. J. Yoon, and C. S. Hwang, *J. Mater. Res.* 28, 313 (2013).
- [4] S. K. Kim, G. J. Choi, S. Y. Lee, M. Seo, S. W. Lee, J. H. Han, H. S. Ahn, S. Han, and C. S. Hwang, *Adv. Mater.* 20, 1429 (2008).
- [5] M. Kadoshima, T. Matsuki, S. Miyazaki, K. Shiraishi, T. Chikyo, K. Yamada, T. Aoyama, Y. Nara, and Y. Ohji, *IEEE Electron Device Lett.* 30, 466 (2009).
- [6] L. R. C. Fonseca and A. A. Knizhnik, *Phys. Rev. B* 74, 195304 (2006).
- [7] T. Nabatame, K. Segawa, M. Kadoshima, H. Takaba, K. Iwamoto, S. Kimura, Y. Nunoshige, H. Satake, T. Ohishi, A. Toriumi, *Mater. Sci. Semicond. Process.* 9, 975 (2006).
- [8] E. V. Jelenkovic and K. Y. Tong, *J. Vac. Sci. Technol. B* 22, 2319 (2004).
- [9] R. Schafranek, J. Schaffner, and A. Klein, *J. Eur. Ceram. Soc.* 30, 187 (2010).
- [10] H. S. Jung, J. H. Jang, D. Y. Cho, S. H. Jeon, H. K. Kim, S. Y. Lee, and C. S. Hwang, *Electrochem. Solid State Lett.* 14, G17 (2011).
- [11] S. Jakschik, U. Schroeder, T. Hecht, M. Gutsche, H. Seidl, and J.W. Bartha, *Thin Solid Films* 425, 216 (2003).
- [12] V. Yanev, M. Rommel, M. Lemberger, S. Petersen, B. Amon, T. Erlbacher, A. J. Bauer, H. Ryssel, A. Paskaleva, W. Weinreich, C. Fachmann, J. Heitmann, and U. Schroeder, *Appl. Phys. Lett.* 92, 252910 (2008).
- [13] C. R. Babu, N. R. M. Reddy, and K. Reddy, *Ceramics International* 41, 10675 (2015).
- [14] M. Sternik and K. Parlinski, *J. Chem. Phys.* 122, 064707 (2005).
- [15] D. Vanderbilt, X. Zhao, and D. Ceresoli, *Thin Solid Films* 486, 125 (2005).
- [16] X. Zhao and D. Vanderbilt, *Phys. Rev. B* 65, 075105 (2002).
- [17] D. C. Won and S. W. Rhee, *J. Vac. Sci. Technol. B* 32, 03D102 (2014).
- [18] S. K. Kim and C. S. Hwang, *Electrochem. Solid State Lett.* 11, G9 (2008).
- [19] W. Weinreich, A. Shariq, K. Seidel, J. Sundqvist, A. Paskaleva, M. Lemberger, and A. J. Bauer, *J. Vac. Sci. Technol. B* 31, 01A109 (2013).
- [20] D. Panda and T. Y. Tseng, *Thin Solid Films* 531, 1 (2013).
- [21] D. Martin, M. Grube, W. Weinreich, J. Müller, W. M. Weber, U. Schröder, H. Riechert, and T. Mikolajick, *J. Appl. Phys.* 113, 194103 (2013).
- [22] H. J. Cho, Y. D. Kim, D. S. Park, E. Lee, C. H. Park, J. S. Jang, K. B. Lee, H. W. Kim, Y. J. Ki, I. K. Han, and Y. W. Song, *Solid-State Electron.* 51, 1529 (2007).

- [23] M. Y. Li, B. S. Tsai, P. C. Jiang, H. C. Wu, Y. H. Wu, and Y. J. Lin, *Thin Solid Films* 518, 5272 (2010).
- [24] D. Zhou, U. Schroeder, J. Xu, J. Heitmann, G. Jegert, W. Weinreich, M. Kerber, S. Knebel, E. Erben, and T. Mikolajick, *J. Appl. Phys.* 108, 124104 (2010).
- [25] Y. H. Wu, C. K. Kao, B. Y. Chen, Y. S. Lin, M. Y. Li, and H. C. Wu, *Appl. Phys. Lett.* 93, 033511 (2008).
- [26] S. Y. Lee, J. Chang, Y. Kim, H. Lim, H. Jeon, and H. Seo, *Appl. Phys. Lett.* 105, 201603 (2014).
- [27] H. Y. Yu, M. F. Li, B. J. Cho, C. C. Yeo, M. S. Joo, D. L. Kwong, J. S. Pan, C. H. Ang, J. Z. Zheng, and S. Ramanathan, *Appl. Phys. Lett.* 81, 376 (2002).
- [28] T. Nabatame, A. Ohi, K. Ito, M. Takahashi, and T. Chikyo, *J. Vac. Sci. Technol. A* 33, 01A118 (2015).
- [29] S. Miyazaki, *J. Vac. Sci. Technol. B* 19, 2212 (2001).
- [30] J. Robertson, *J. Vac. Sci. Technol. B* 18, 1785 (2000).
- [31] J. Robertson and R. M. Wallace, *Mater. Sci. Eng. R* 88, 1 (2015).

第4章 強誘電体 HZO 膜の結晶構造制御に向けた High-*k* 核生成層の検討

4.1 はじめに

本章では、HZO 膜の強誘電相の形成を促し、強誘電性の向上を実現させる核生成層の検討に取り組んだ。成長温度 300°C の ALD 法で成膜した ZrO₂ 及び HZO 膜は、各々直方晶(O)、正方晶(T)及び立方晶(C)相を有する多結晶及びアモルファスライクな結晶構造を形成する。[1] 従って、結晶化した ZrO₂ 膜を HZO 膜の核生成層として用いることで、HZO 膜で強誘電相である O 相の生成が促進されて、強誘電性の向上が期待できるのではないかと考えた。そこで、High-*k* 材料でありアモルファス構造を有する Al₂O₃ 及び結晶化した ZrO₂ 膜を、TiN 下部電極と HZO 膜間に核生成層として挿入した TiN/High-*k*/HZO/TiN MFM キャパシタを作製して、これら 2 種類の核生成層が HZO 膜の結晶性及び強誘電性に及ぼす効果について調べた。[1, 2]

4.2 実験条件

TiN/High-*k*/HZO/TiN キャパシタの概略図を Fig. 4-1 (b)に示す。キャパシタは p-Si/SiO₂ 基板上へ TiN 下部電極(BE-TiN)、High-*k* 核生成層、強誘電体 HZO 膜及び TiN 上部電極(TE-TiN)の順に積層した多層構造で構成されている。

TiN/High-*k*/HZO/TiN キャパシタの作製フローを Fig. 4-2 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ High-*k* 核生成層である Al₂O₃ 及び ZrO₂ 層を Al(CH₃)₃ 及び (C₅H₅)Zr[N(CH₃)₂]₃ 原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により各々膜厚 2.0 nm 成膜した。続いて、強誘電体膜である HZO 膜は(Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1)カクテル原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。ここで、今回作製した HZO 膜における Hf:Zr の割合は、エネルギー分散型 X 線分光法(EDS)及び X 線光電子分光法(XPS)の結果より 0.43:0.57 であった。High-*k*/HZO 多層膜を形成した後、600°C で 1 分間、N₂ 雰囲気中において PDA 処理した。最後に、ステンシルマスクを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。ここで、電極サイズは 1.5×10⁻⁴ cm² である。また、リファレンスとして、HZO 膜を核生成層として用いたキャパシタ及び Fig. 4-1 (a) に示した High-*k* 核生成層無しの TiN/HZO/TiN キャパシタを前述と同様の方法で作製した。さらに、TiN/ZrO₂/HZO/TiN キャパシタにおいて、HZO 膜の強誘電性と ZrO₂ 核生成層の膜厚の関係を調べるために、ZrO₂ 膜厚は ALD サイクル数を変えることで 0.5~5.0 nm の範囲で調整した。

本研究では、核生成層無しのキャパシタ及び HZO、Al₂O₃ 及び ZrO₂ 層の計 3

種類の核生成層を用いたキャパシタを作製し、略称を各々w/o、HZO-NL、Al₂O₃-NL 及び ZrO₂-NL とした。

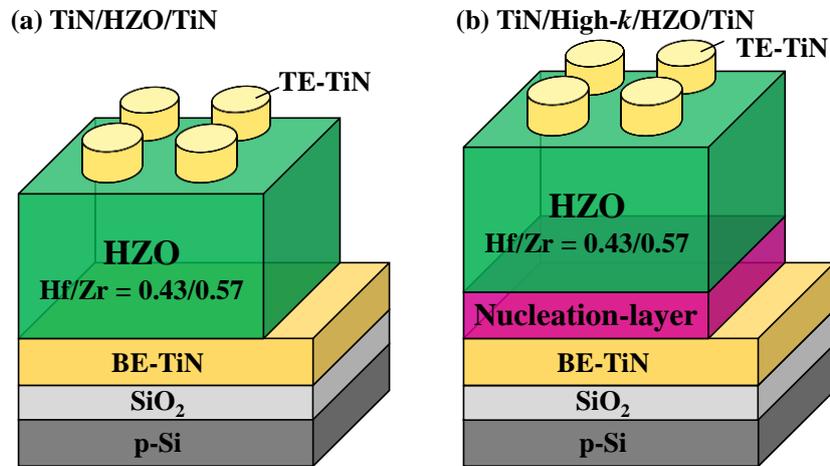


Fig. 4-1 (a) TiN/HZO/TiN 及び(b) TiN/High-k/HZO/TiN キャパシタの概略図

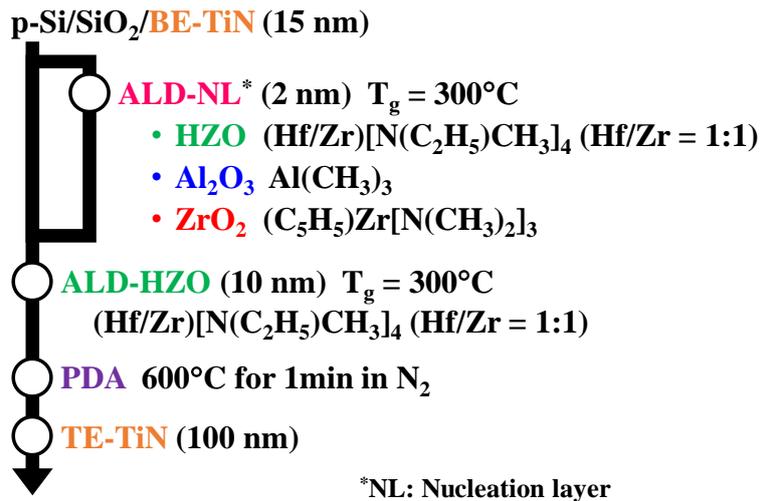


Fig. 4-2 TiN/High-k/HZO/TiN キャパシタの作製フロー

HZO、Al₂O₃ 及び ZrO₂ 膜の膜厚は分光エリプソメーターを用いて測定した。TiN/HZO/TiN 及び TiN/High-k/HZO/TiN キャパシタの *C-V* 特性は Agilent B1500A 用いて評価した。また、*P-V* 及び *I-V* 特性は Keithley 4200-SCS を用いて評価した。HZO 単層及び High-k/HZO 多層膜の *k* 値は、周波数 100 kHz で ±1 MV/cm の電界を印加した *C-E* 特性より求めた。HZO 単層及び High-k/HZO 多層膜の結晶性は XRD 測定及び TEM 観察により評価した。また、HZO 単層及び High-k/HZO 多層膜の元素及び組成分析は EDS により評価した。

4.3 High- k 核生成層を用いて作製した HZO 膜の物理及び電気特性評価

4.3.1 High- k 核生成層を用いて作製した HZO 膜の強誘電性

Fig. 4-3 に、w/o、HZO-NL、 Al_2O_3 -NL 及び ZrO_2 -NL の C - E 特性を示す。ここで、HZO 膜及び High- k 核生成層の膜厚は各々 10 及び 2.0 nm に統一した。また、PDA 温度は 600°C とした。縦軸に C - E 特性の容量値より求めた k 値を示す。全てのキャパシタにおいて、 ± 3 MV/cm の電界を印加することで強誘電性に特徴的なヒステリシスループを示し、特に w/o、HZO-NL 及び ZrO_2 -NL は Al_2O_3 -NL と比べて大きなヒステリシスを示した。この C - E 特性の印加電界 0 MV/cm おける容量値より求めた k 値は Al_2O_3 -NL (21) < HZO-NL (22) < w/o (28) < ZrO_2 -NL (33) の順に大きな値を示した。また、 Al_2O_3 及び ZrO_2 の k 値を各々 9 及び 28 として算出した HZO 膜の k 値は各々 28 及び 34 を示し、 ZrO_2 -NL は w/o と比べて k 値が増加したことが分かった。従って、 Al_2O_3 膜を核生成層として用いた Al_2O_3 -NL では、HZO 膜の k 値は核生成層無しの w/o と同等の値を示したことから、HZO よりも小さな k 値を有する Al_2O_3 を核生成層として挿入したことで Al_2O_3 /HZO 多層膜全体の k 値が低下したと考えられる。また、 ZrO_2 膜を核生成層として用いることで良好なヒステリシス特性を示したことに加え、HZO 膜の k 値が増加することが分かった。

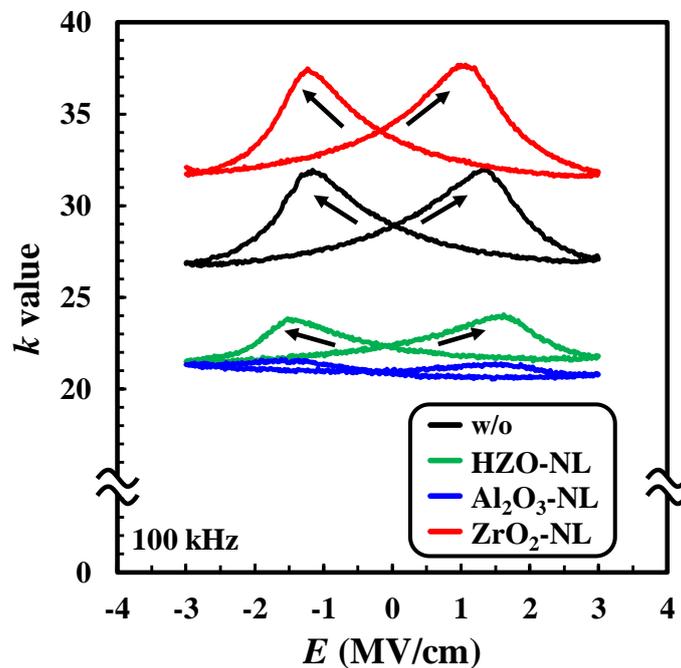


Fig. 4-3 w/o、HZO-NL、 Al_2O_3 -NL 及び ZrO_2 -NL の C - E 特性

w/o、HZO-NL、Al₂O₃-NL 及び ZrO₂-NL の *J-E* 特性より、絶縁破壊電界は各々 3.3、3.1、3.2 及び 3.1 MV/cm を示し、核生成層の有無に関わらず同等の値を示した。従って、*P-E* 特性における印加電界は±3 MV/cm とした。

Fig. 4-4 に、印加電界±3 MV/cm における w/o、HZO-NL、Al₂O₃-NL 及び ZrO₂-NL の(a) *P-E* 特性及び(b) 残留分極($2P_r = P_r^+ - P_r^-$)値を示す。ここで、HZO 膜厚は 10 nm に統一した。また、PDA 温度は 600°C とした。Fig. 4-4 (a)より、全てのキャパシタにおいて明瞭なヒステリシスループが認められた。また、Fig. 4-4 (b)に示すように、Fig. 4-4 (a)のヒステリシスループより求めた $2P_r$ 値は、Al₂O₃-NL ($2 \mu\text{C}/\text{cm}^2$) < HZO-NL ($12 \mu\text{C}/\text{cm}^2$) < w/o ($16 \mu\text{C}/\text{cm}^2$) < ZrO₂-NL ($22 \mu\text{C}/\text{cm}^2$)の順に大きな値を示した。ALD 法の As-grown でアモルファス構造を有する Al₂O₃ 及び HZO 膜を核生成層として用いた場合、HZO 膜の $2P_r$ 値は向上しなかった。一方、ALD 法の As-grown で O/T/C 相を支配的に有する多結晶構造を形成する ZrO₂ 膜を核生成層として用いることで、核生成層無しの場合と比べて約 1.4 倍大きな $2P_r$ 値を示した。

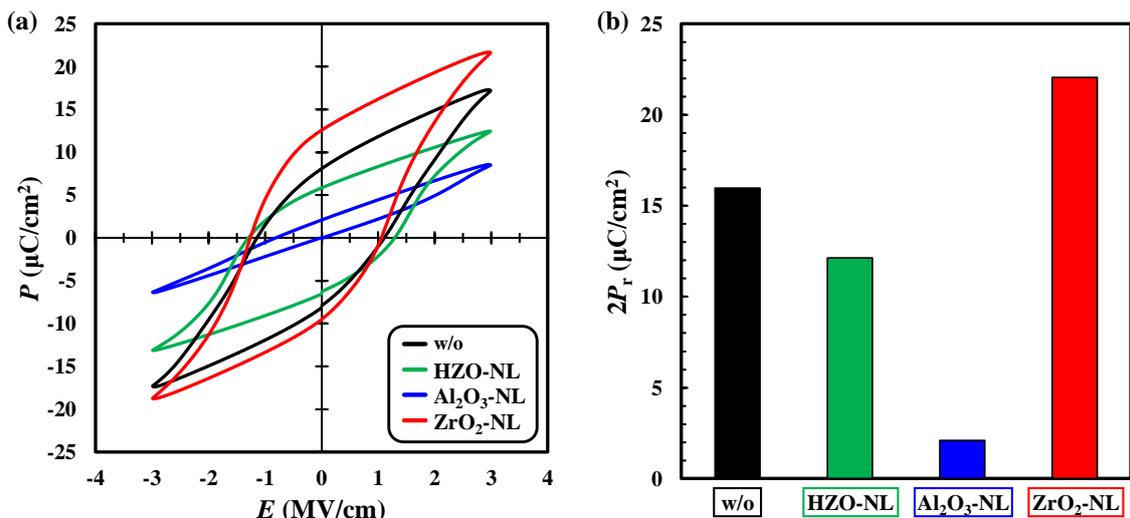


Fig. 4-4 w/o、HZO-NL、Al₂O₃-NL 及び ZrO₂-NL の(a) *P-E* 特性及び(b) $2P_r$ 値

Fig. 4-5 に、印加電界 0~3 MV/cm における w/o、HZO-NL、Al₂O₃-NL 及び ZrO₂-NL の(a) $2P_r$ 及び(b) 抗電界(E_c)特性を示す。ここで、HZO 膜厚は 10 nm に統一した。また、PDA 温度は 600°C とした。Al₂O₃-NL は印加電界 2.0 MV/cm 以下の領域では $1 \mu\text{C}/\text{cm}^2$ 以下の小さな $2P_r$ 値を示し、 E_c 値も低い値を維持した。これは、Al₂O₃ は HZO に比べて *k* 値が小さいため、Al₂O₃/HZO 多層膜に印加した電界の大部分が HZO 膜ではなく Al₂O₃ 膜へ印加されたためであると考えられる。一方、w/o、HZO-NL 及び ZrO₂-NL の $2P_r$ 及び E_c 値は、印加電界が 1.0 MV/cm 以上の領域において増加し始めていることより、1.0 MV/cm 以上の電界を印加することで明瞭な強誘電性を発現することが分かった。Fig. 4-5 (b)に示すように、

w/o、HZO-NL 及び ZrO₂-NL の E_c 値は電界を 1.0~2.0 MV/cm 印加することで電界の増加に伴い直線的に増加したのに対し、電界を 2.0 MV/cm 以上印加することで飽和する傾向を示し、印加電界が 3.0 MV/cm のとき E_c 値は約 1.2~1.3 MV/cm と同等の値を示した。一方、Fig. 4-5 (a)に示すように、 $2P_r$ 値は全ての電界領域で Al₂O₃-NL < HZO-NL < w/o < ZrO₂-NL の順に大きな値を示し、ZrO₂ 核生成層を用いた ZrO₂-NL は最大の $2P_r$ 値を維持した。特に、ZrO₂-NL は印加電界 3.0 MV/cm のとき最大値である 22 $\mu\text{C}/\text{cm}^2$ を示した。以上の結果より、ZrO₂ 核生成層を用いることで ZrO₂ 核生成層無しの場合と比べて $2P_r$ 値を大幅に増大できることが分かった。

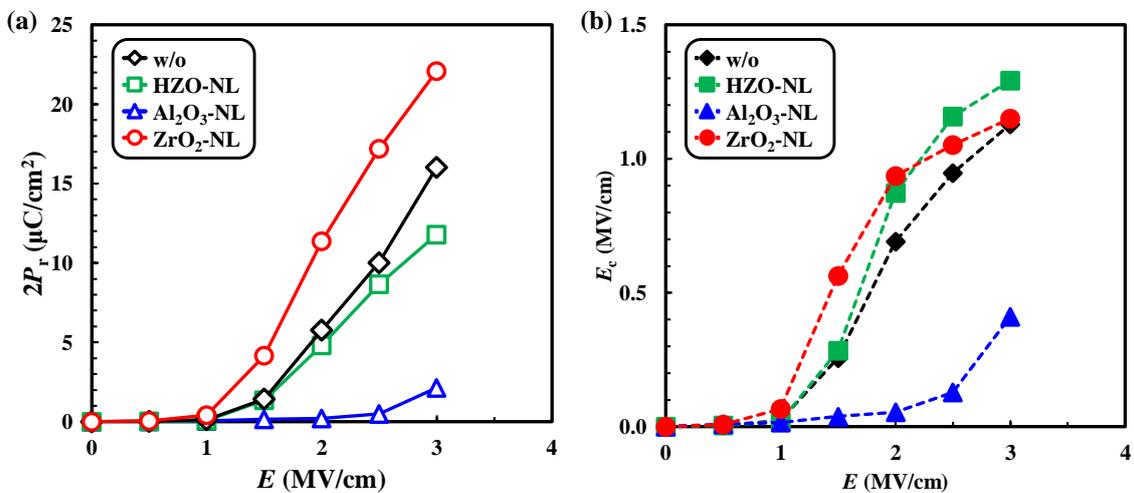


Fig. 4-5 w/o、HZO-NL、Al₂O₃-NL 及び ZrO₂-NL の(a) $2P_r$ 及び(b) E_c 特性

4.3.2 ZrO₂ 核生成層の膜厚と HZO 膜の強誘電性の関係

Fig. 4-6 に、ZrO₂-NL の ZrO₂ 核生成層の膜厚と印加電界±3 MV/cm における $2P_r$ 及び E_c 値の関係を示す。ここで、HZO 膜の膜厚は 10 nm 一定として、ZrO₂ 核生成層の膜厚を 0.5~5.0 nm の範囲で調整した。また、PDA 温度は 600°C とした。ZrO₂-NL の $2P_r$ 値は ZrO₂ 核生成層の膜厚が 2.0 nm のときに最大値である 22 $\mu\text{C}/\text{cm}^2$ を示し、w/o と比べて約 1.4 倍大きな値を示した。ZrO₂ 核生成層の膜厚が 2.0 nm 以下の領域では、ZrO₂ 膜厚の増加に伴い $2P_r$ 値が直線的に増加する傾向を示した。これは、Fig. 4-6 の模式図に示すように、多結晶構造を有する ZrO₂ 膜は ALD サイクル数の増加に伴い、模式図①に示すような島状構造から膜厚 2.0 nm で模式図②に示すように層状に形成されたためであると考えられる。一方、ZrO₂ 核生成層の膜厚を 2.0 nm 以上に増加させると、ZrO₂ 膜厚の増加に伴い $2P_r$ 値が減少する傾向を示した。これは、一般に ZrO₂ 膜は単層で反強誘電性を示すことより、模式図③に示すように ZrO₂ 核生成層の膜厚の増加に伴い ZrO₂/HZO 多層膜に占める反強誘電相の割合が増加し、結果として ZrO₂ 膜のバルクとして

の影響を受けたためであると考えられる。[3, 4] $\text{ZrO}_2\text{-NL}$ の E_c 値は、 ZrO_2 核生成層の膜厚を 1.0 nm 以上に増加させることで、1.3 MV/cm から 0.9 MV/cm に直線的に低下する傾向を示した。これは、 ZrO_2/HZO 多層膜に占める ZrO_2 膜の割合の増加に伴い $2P_r$ 値が減少したことに加え、印加電界 0 MV/cm において分極を示さないダブルピーク型の $P\text{-}E$ 特性を示す反強誘電体の影響を受けたためであると考えられる。以上の結果より、HZO 膜の強誘電性向上に寄与する ZrO_2 核生成層の最適な膜厚は 2.0 nm であることが分かった。

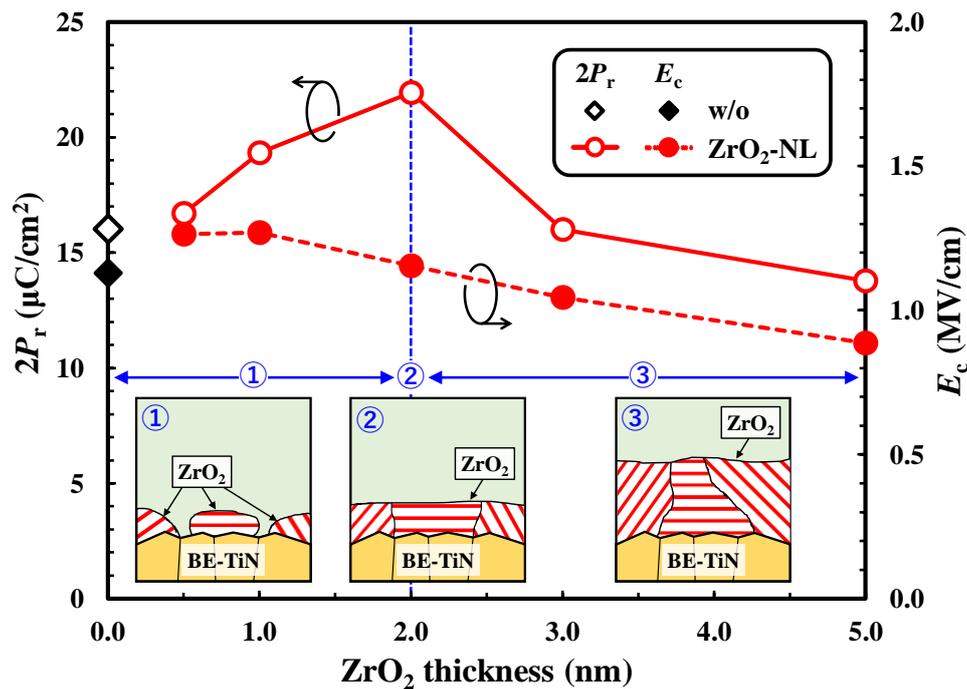


Fig. 4-6 $\text{ZrO}_2\text{-NL}$ の ZrO_2 核生成層の膜厚と $2P_r$ 及び E_c 値の関係

4.3.3 ZrO_2 核生成層を用いて作製した HZO 膜の結晶構造

Fig. 4-7 に、ALD 法によって成膜した As-grown の HZO 及び ZrO_2 膜の XRD パターンを示す。ここで、HZO 及び ZrO_2 膜の膜厚は 10 及び 14 nm である。HZO 膜の XRD パターンより、明瞭な結晶ピークが確認できないことより、HZO 膜は ALD 法の As-grown でアモルファスライクな結晶構造を形成していることが分かった。一方、HZO 膜の XRD パターンでは、 $2\theta = 30^\circ$ 付近に O/T/C 相に起因する結晶ピーク及び $2\theta = 28^\circ$ 及び 31° 付近に単斜晶(M)相に起因する結晶ピークを確認した。また、M 相に起因する結晶ピーク強度は非常に小さく、O/T/C 相に起因する結晶ピークは M 相に起因する結晶ピークよりも大きいことより、第 3 章でも示したように、 ZrO_2 膜は ALD 法の As-grown で O/T/C 相が支配的な多結晶構造を形成していることが分かった。[5]

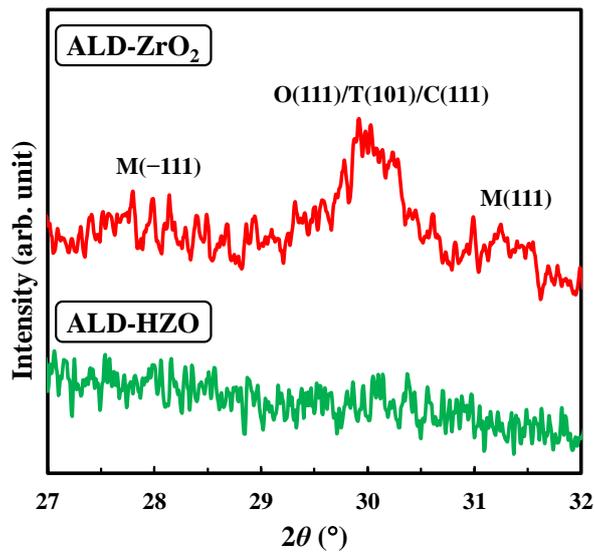


Fig. 4-7 ALD 法によって成膜した As-grown の HZO 及び ZrO₂ 膜の XRD パターン

Fig. 4-8 に、BE-TiN 上へ ALD 法によって成膜した As-grown の ZrO₂ 膜の(a) 断面 TEM 像及び(b) EDS による Zr の元素マッピング像を示す。ここで、ZrO₂ 層の膜厚は 2.0 nm とした。Fig. 4-8 (b)より、膜厚 2.0 nm の ZrO₂ 膜は BE-TiN 上へ層状に均質に形成されていることが分かった。また、Fig. 4-8 (a)より、ZrO₂ 膜中に格子縞及び結晶粒界が確認できることより、膜厚 2.0 nm の ZrO₂ 膜は ALD 法の As-grown で多結晶構造を形成していることが分かった。

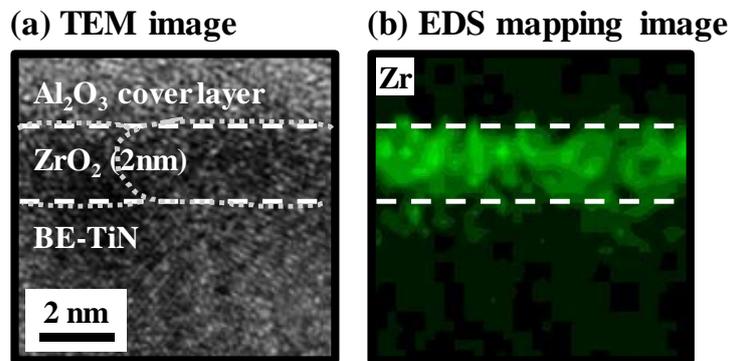


Fig. 4-8 BE-TiN/ZrO₂ 構造の断面 TEM 像及び
(b) EDS による Zr の元素マッピング像

Fig. 4-9 に、(a) BE-TiN/HZO (w/o)及び(b) BE-TiN/ZrO₂/HZO (ZrO₂-NL)の断面 TEM 像を示す。ここで、HZO 膜及び ZrO₂ 層の膜厚は各々10 及び 2.0 nm に統一した。また、PDA 温度は 600°C とした。w/o の場合では HZO 膜中に粒径が約 5~10 nm の結晶粒が無作為に形成されていることより、HZO は BE-TiN/HZO 界面、HZO 膜中及び HZO 膜の表面からランダムに結晶成長が進行していると考えられる。一方、ZrO₂-NL の場合では、ZrO₂/HZO 多層膜の界面領域において ZrO₂ 核生成層と HZO 膜の格子縞が連続して繋がっていることを確認した。従って、ALD 法の As-grown でアモルファスライクな結晶構造を有する HZO 膜は、PDA 処理時に同等の格子定数を有する多結晶 ZrO₂ 膜を種結晶として部分的にエピタキシャル成長した結晶粒を形成していることが分かった。また、結果として粒径が約 10~18 nm の 1 つの大きな結晶粒を形成することが分かった。

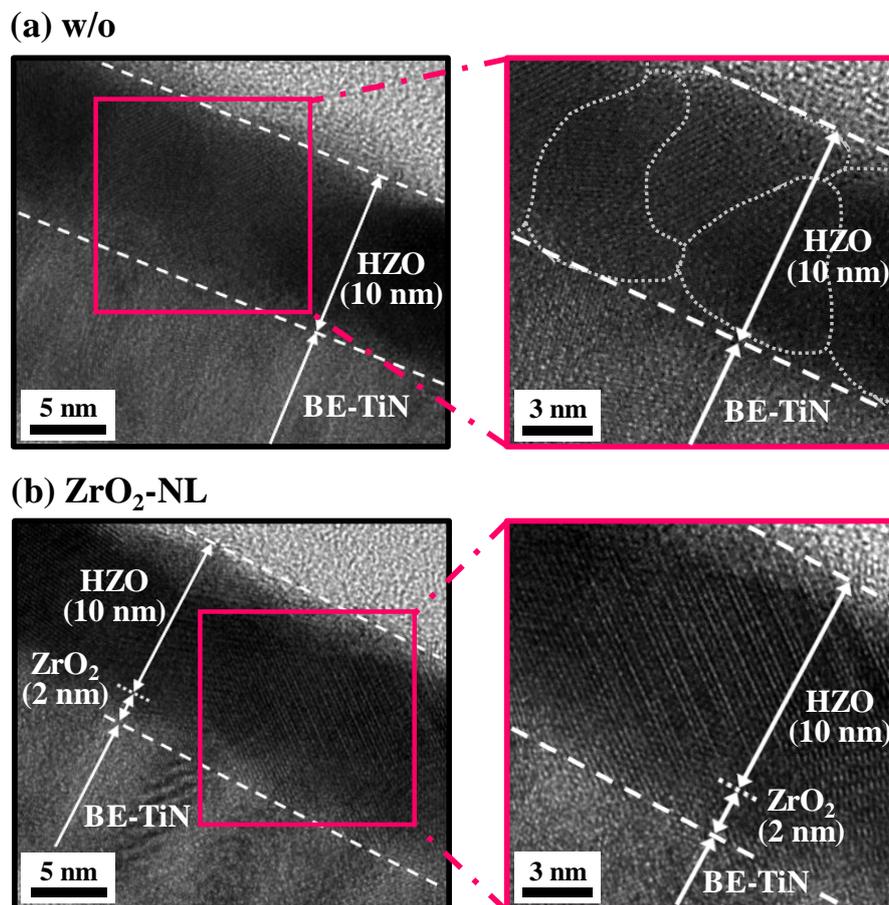


Fig. 4-9 (a) w/o 及び(b) ZrO₂-NL の断面 TEM 像

Fig. 4-10 に、BE-TiN/ZrO₂/HZO (ZrO₂-NL)の(a) 断面 TEM 像及び(b) EDS による Hf 及び Zr の元素マッピング像を示す。ここで、HZO 膜及び ZrO₂ 層の膜厚は各々10 及び2.0 nm とした。また、PDA 温度は 600°C とした。Fig. 4-10 (a)より、Fig. 4-9 (b)と同様に、ZrO₂/HZO 多層膜の界面領域において ZrO₂ 核生成層と HZO 膜の格子縞が連続して繋がっていることより、HZO 膜は PDA 処理時に多結晶 ZrO₂ 膜を種結晶として部分的にエピタキシャル成長した結晶粒を形成していることが分かった。また、Fig. 4-10 (b)より、膜厚 2.0 nm の ZrO₂ 核生成層は BE-TiN と HZO 膜間に均質に形成されており、ZrO₂ 核生成層への Hf 原子の顕著な拡散が認められないことより、ZrO₂ 核生成層は PDA 処理後においても BE-TiN と HZO 膜間に均質に形成されていることを確認した。従って、HZO 膜は ZrO₂ 核生成層の界面部分を核として結晶成長が進行していると考えられる。また、その結果として ZrO₂ 核生成層を用いた ZrO₂-NL は、核生成層無しの w/o と比べて HZO 膜で強誘電相である O 相が占める割合が増加したと考えられる。

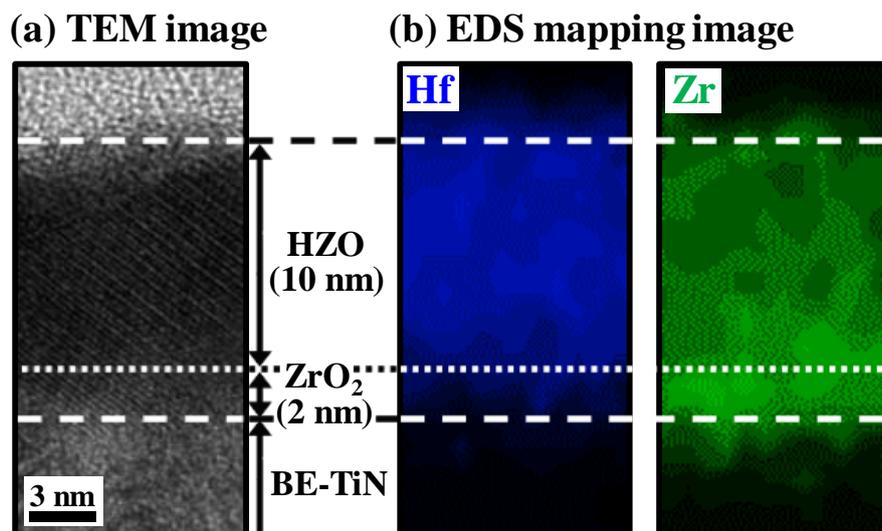


Fig. 4-10 ZrO₂-NL の(a) 断面 TEM 像及び(b) EDS による Hf 及び Zr の元素マッピング像

Fig. 4-11 に、BE-TiN/HZO (w/o)及び BE-TiN/ZrO₂/HZO (ZrO₂-NL)の XRD パターンを示す。ここで、HZO 膜及び ZrO₂ 層の膜厚は各々10 及び2.0 nm とした。また、PDA 温度は 600°C とした。w/o 及び ZrO₂-NL 共に、アモルファスライクな結晶構造を有する As-grown の HZO 膜は、600°C で PDA 処理することで結晶化することを確認した。また、強誘電相を含む O/T/C 相の結晶ピーク強度は常誘電相である M 相の結晶ピーク強度と比べて大きいことが分かった。ここで、Fig. 4-11 の XRD パターンにおいて、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に存在する M 相に起因する結晶ピーク強度を各々 $I_{M(-111)}$ 及び $I_{M(111)}$ 、 $2\theta = 30.5^\circ$ 付近に存在する O/T/C

相に起因する結晶ピーク強度を $I_{O(111)/T(101)/C(111)}$ として、HZO膜に占めるO/T/C相の相対比 $r_{O/T/C}$ を(4-1)式より算出した。

$$r_{O/T/C} = \frac{I_{O(111)/T(101)/C(111)}}{I_{M(-111)} + I_{O(111)/T(101)/C(111)} + I_{M(111)}} \dots\dots\dots (4-1)$$

w/o 及び ZrO_2 -NL の HZO 膜に占める O/T/C 相の相対比は各々52 及び 54%を示した。従って、 ZrO_2 核生成層を用いることで HZO 膜に占める強誘電相を含む O/T/C 相の相対比が向上した。先行研究において、HZO 膜の結晶粒径は TiN 電極からの応力印加や HZO 膜厚に依存しており、HZO 膜の結晶粒径が増大することによって HZO 膜の強誘電性が低下することが知られている。これは、HZO 膜の結晶粒径の増大により強誘電相である O 相の形成に大きく関連している T 相が常誘電相である M 相へ相転移するためであると考えられている。[6-9] しかし、 HfO_2 及び ZrO_2 が相転移を引き起こす臨界粒径(各々4 nm 及び 32 nm)より算出した HZO ($Hf:Zr = 0.43:0.57$)の臨界粒径は約 20 nm 程度であり、 ZrO_2 -NL の粒径は臨界粒径よりも小さいことが分かった。[9-12] 従って、HZO 膜は ZrO_2 膜を核生成層として用いることで、強誘電相である O 相の生成を抑制することなく粒径が増大し、結果として HZO 膜の強誘電性向上に繋がったと考えられる。

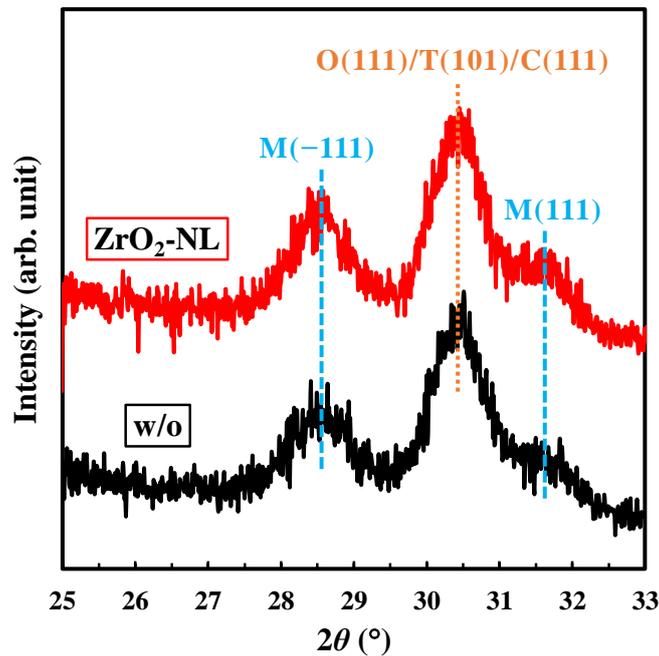


Fig. 4-11 w/o 及び ZrO_2 -NL の XRD パターン

4.4 High- k 核生成層導入による効果に関する考察

本研究では、 ZrO_2 核生成層を用いることで核生成層無しの場合と比べて HZO 膜の $2P_r$ 値が大幅に向上した。この理由について、HZO 膜の膜厚が 10 nm における w/o 及び ZrO_2 -NL の断面 TEM 像、XRD 測定の結果及び Fig. 4-12 に示す PDA 処理後の(a) w/o 及び(b) ZrO_2 -NL の断面模式図模式図を用いて考察する。w/o の場合では HZO 膜中に粒径が約 5~10 nm の結晶粒が無作為に形成されていることより、HZO は BE-TiN/HZO 界面、HZO 膜中及び HZO 膜の表面からランダムに結晶成長が進行していると考えられる。一方、 ZrO_2 -NL の場合では、 ZrO_2 核生成層と HZO 膜の格子縞が連続して繋がっていることより、アモルファスライクな結晶構造を有する As-grown の HZO 膜は、PDA 処理時に同等の格子定数を有する多結晶 ZrO_2 膜を種結晶として部分的にエピタキシャル成長した結晶粒を形成していることが分かった。また、 ZrO_2 核生成層の膜厚が 2.0 nm のときに最大の $2P_r$ 値を示した。これは、 ZrO_2 膜厚が 2.0 nm 以下の領域では ZrO_2 が島状構造を形成するのに対し、2.0 nm 以上に増加させると反強誘電性を示す ZrO_2 層の影響が大きくなるためであると考えられる。以上の結果より、ALD 法の As-grown で強誘電相である O 相を有する ZrO_2 層を HZO 膜の核生成層として用いることで、HZO 膜で O 相の生成が促進され、結果として $2P_r$ 値の向上に繋がったと考えられる。

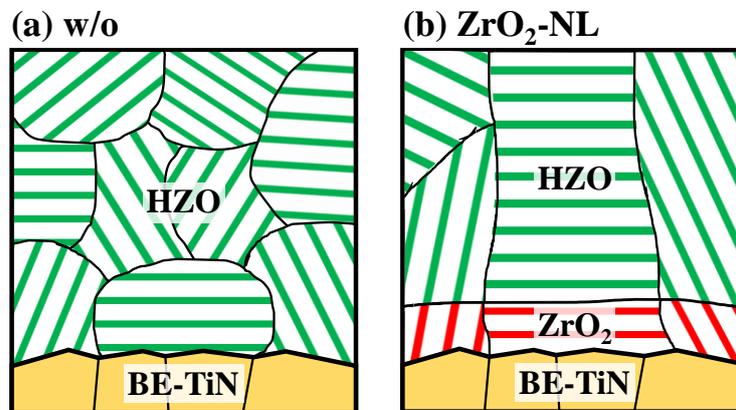


Fig. 4-12 PDA 処理後の(a) w/o 及び(b) ZrO_2 -NL の断面模式図

4.5 第4章のまとめ

本章では、ALD法のAs-grownで多結晶構造を有するZrO₂膜及びアモルファス構造を有するAl₂O₃及びHZO膜を核生成層として挿入したTiN/High-k/HZO/TiN MFMキャパシタを作製して、各種核生成層がHZO膜の結晶性及び強誘電性に及ぼす効果について調べた。P-E特性より、2P_r値は、Al₂O₃-NL (2 μC/cm²) < HZO-NL (12 μC/cm²) < w/o (16 μC/cm²) < ZrO₂-NL (22 μC/cm²)の順に大きな値を示した。従って、アモルファス構造を有するAl₂O₃及びHZO膜を核生成層として用いてもHZO膜の2P_r値は向上しないのに対し、O/T/C相を支配的に有する多結晶構造を形成するZrO₂膜を核生成層として用いることで、核生成層無しの場合と比べて約1.4倍大きな2P_r値を示した。ZrO₂-NLにおける2P_r値のZrO₂核生成層の膜厚依存性より、ZrO₂-NLはZrO₂核生成層の膜厚が2.0 nmのときに最大の2P_r値を示すことが分かった。ZrO₂-NLの断面TEM像より、HZO膜はO/T/C相を有するZrO₂核生成層を種結晶として部分的にエピタキシャル成長した結晶粒が形成されており、結果としてw/oと比べてHZO膜に占める強誘電相であるO相の割合が向上していることが分かった。

以上の結果より、膜厚2 nmのO/T/C相を有する多結晶ZrO₂膜をHZO膜の核生成層として用いることで良好な強誘電性が得られることが分かった。

第4章の参考文献

- [1] T. Onaya, T. Nabatame, N. Sawamoto, A. Ohi, N. Ikeda, T. Chikyow, and A. Ogura, *Appl. Phys. Express* 10, 081501 (2017).
- [2] T. Nabatame, A. Ohi, K. Ito, M. Takahashi, and T. Chikyow, *J. Vac. Sci. Technol. A* 33, 01A118 (2015).
- [3] J. Müller, T. S. Bösccke, U. Schröder, S. Mueller, D. Bräuhaus, U. Böttger, L. Frey, and T. Mikolajick, *Nano Lett.* 12, 4318 (2012).
- [4] T. Onaya, T. Nabatame, M. Inoue, Y. C. Jung, H. Hernandez-Arriaga, J. Mohan, H. S. Kim, N. Sawamoto, T. Nagata, J. Kim, and A. Ogura, *Appl. Phys. Lett.* 117, 232902 (2020).
- [5] T. Onaya, T. Nabatame, T. Sawada, K. Kurishima, N. Sawamoto, A. Ohi, T. Chikyow, and A. Ogura, *Thin Solid Films* 655, 48 (2018).
- [6] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 102, 242905 (2013).
- [7] A. Chernikova, M. Kozodaev, A. Markeev, Y. Matveev, D. Negrov, and O. Orlov, *Microelectron. Eng.* 147, 15 (2015).
- [8] M. H. Park, H. J. Kim, Y. J. Kim, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 104, 072901 (2014).
- [9] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [10] A. Navrotsky, *J. Mater. Chem.* 15, 1883 (2005).
- [11] M. W. Pitcher, S. V. Ushakov, A. Navrotsky, B. F. Woodfield, G. Li, J. Boerio-Goates, and B. M. Tissue, *J. Am. Ceram. Soc.* 88, 160 (2005).
- [12] M. Shandalov and P. C. McIntyre, *J. Appl. Phys.* 106, 084322 (2009).

第5章 ZrO₂核生成層の挿入位置が強誘電体 HZO 膜の結晶構造及び強誘電性へ及ぼす効果

5.1 はじめに

HZO 膜の強誘電性の向上及び電極材料に依存しない作製手法の実現を目的として、第4章で HZO 膜の核生成層としての有用性が明らかになった ZrO₂ 層の挿入位置の検討に取り組んだ。この技術は、ALD 法で作製した As-grown の ZrO₂ 膜が直方晶(O)、正方晶(T)及び立方晶(C)相が支配的な多結晶構造を形成する特徴を利用しており、HZO 膜の核生成層として用いることで HZO 膜の強誘電相の形成を促進させることを目的としている。そこで本章では、ZrO₂ 核生成層を HZO 膜の上下に挿入した TiN/ZrO₂/HZO/ZrO₂/TiN MFM キャパシタを作製して、ZrO₂ 核生成層が HZO 膜の結晶性及び強誘電性に及ぼす効果について調べた。

5.2 実験条件

TiN/ZrO₂/HZO/ZrO₂/TiN キャパシタの概略図及び作製フローを各々 Fig. 5-1 (a) 及び 5-1 (b)に示す。キャパシタは p-Si/SiO₂ 基板上へ BE-TiN、ZrO₂ 下部層、強誘電体 HZO 膜、ZrO₂ 上部層及び TE-TiN の順に積層した多層構造で構成されている。

まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ ZrO₂/HZO/ZrO₂ 多層膜を形成した。核生成層である ZrO₂ 下部及び上部層は(C₅H₅)Zr[N(CH₃)₂]₃原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により各々膜厚 2.0 nm 成膜した。強誘電体膜である HZO 膜は (Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1)カクテル原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により成膜した。ここで、HZO 膜厚は ALD サイクル数を変えることで 10~25 nm の範囲で調整した。また、今回作製した HZO 膜の

Hf:Zr の割合は、EDS 及び XPS 測定の結果より 0.43:0.57 であった。ZrO₂/HZO/ZrO₂ 多層膜を形成した後、400~700°C で 1 分間、N₂ 雰囲気中において PDA 処理した。最後に、ステンシルマスクを用いたスパッタリング法により膜厚 100 nm の TE-TiN を形成した。ここで、電極サイズは 1.5×10⁻⁴ cm² である。また、Fig. 5-2 に示すように、2 層の ZrO₂ 核生成層を用いたキャパシタ(D-ZrO₂)に加えて、ZrO₂ 核生成層無し(w/o)、ZrO₂ 下部(B-ZrO₂)及び上部(T-ZrO₂)のみを用いたキャパシタを前述と同様の条件で作製した。さらに、HZO 膜を用いたキャパシタ形成方法として一般的に採用されている、上下 TiN 電極形成後に熱処理したキャパシタ(D-TiN)を作製した。[1,2]

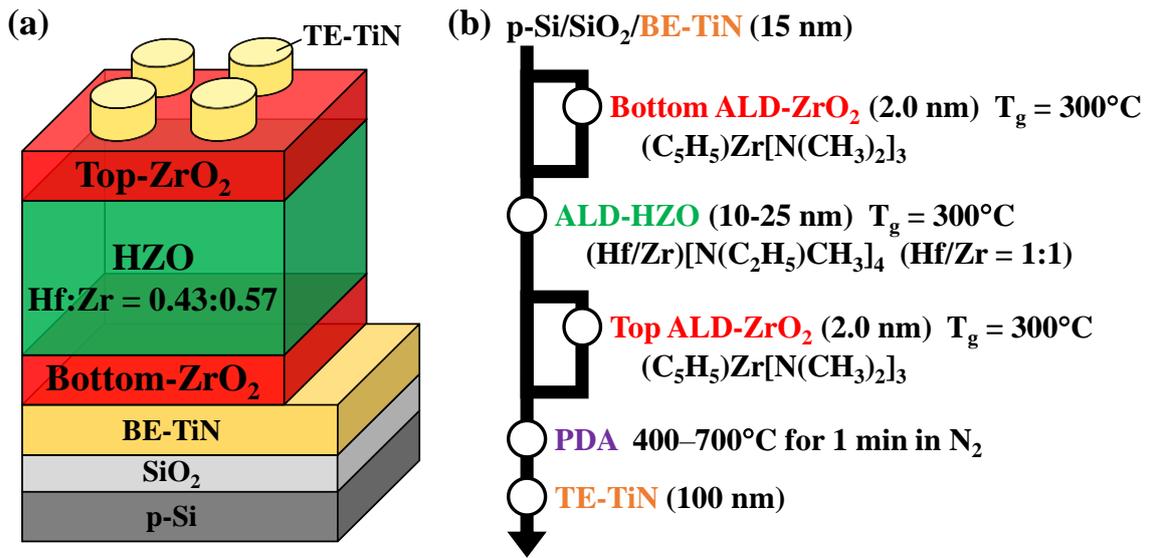


Fig. 5-1 TiN/ZrO₂/HZO/ZrO₂/TiN キャパシタの(a) 概略図及び(b) 作製フロー

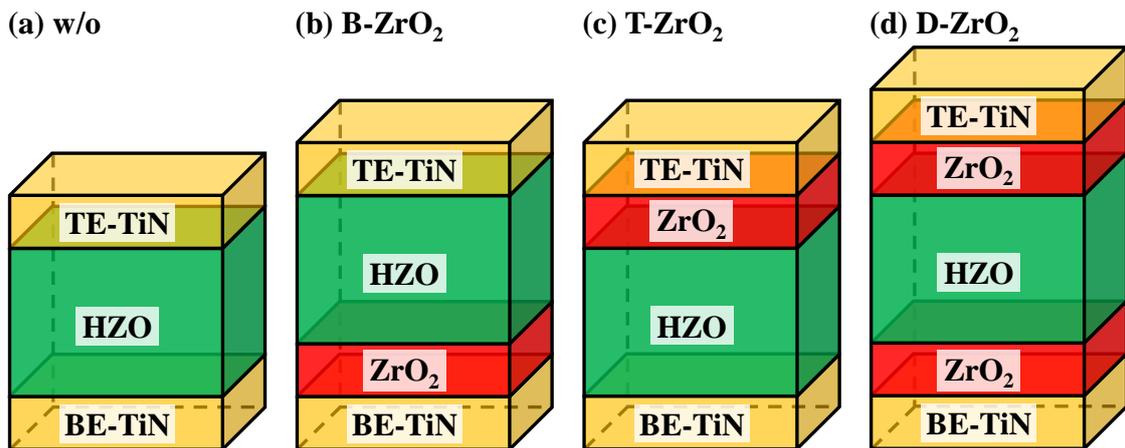


Fig. 5-2 (a) w/o、(b) B-ZrO₂、(c) T-ZrO₂ 及び(d) D-ZrO₂ の模式図

HZO 及び ZrO₂ 膜の膜厚は分光エリプソメーターを用いて測定した。TiN/HZO/TiN 及び TiN/ZrO₂/HZO/ZrO₂/TiN キャパシタの $C-V$ 特性は Agilent B1500A 用いて評価した。また、 $P-V$ 及び $I-V$ 特性は Keithley 4200-SCS を用いて評価した。HZO 単層及び ZrO₂/HZO/ZrO₂ 多層膜の k 値は、周波数 100 kHz で ± 1 MV/cm の電界を印加した $C-E$ 特性より求めた。HZO 単層及び ZrO₂/HZO/ZrO₂ 多層膜の結晶性は XRD 測定及び TEM 観察により評価した。また、HZO 単層及び ZrO₂/HZO/ZrO₂ 多層膜の元素及び組成分析は EDS により評価した。

5.3 ZrO₂核生成層を用いて作製した HZO 膜の物理及び電気特性評価

5.3.1 ZrO₂核生成層を用いて作製した HZO 膜の結晶構造

Fig. 5-3 に、PDA 処理後の(a) BE-TiN/HZO (w/o)、(b) BE-TiN/ZrO₂/HZO (B-ZrO₂)、(c) BE-TiN/HZO/ZrO₂ (T-ZrO₂) 及び (d) BE-TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂) の断面 TEM 像を示す。ここで、HZO 膜及び ZrO₂ 層の膜厚は各々 10 及び 2.0 nm に統一した。また、TiN 上部電極から HZO 膜へ及ぼす影響を除くために、TiN 電極形成前に TEM 観察を実施した。第 4 章で述べたように、w/o の場合では HZO 膜中に粒径が約 5~10 nm の結晶粒がランダムに形成されていることより、HZO は BE-TiN/HZO 界面、HZO 膜中及び HZO 膜の表面から結晶成長が進行していると考えられる。B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の場合、ZrO₂ 上部及び下部層と HZO 膜の格子縞が連続して繋がっていることが分かった。従って、ALD 法の As-grown でアモルファスライクな構造を有する HZO 膜は、PDA 処理時に同等の格子定数を有する ZrO₂ 結晶を核として部分的にエピタキシャル成長した結晶粒を形成していることが分かった。

T-ZrO₂ では、BE-TiN と HZO 膜間に結晶粒界が形成されている一方、ZrO₂ 上部層と HZO 膜の格子縞は繋がっていることが分かった。従って、T-ZrO₂ の HZO 膜は主に ZrO₂ 核生成層の影響を受けて結晶化が進んでおり、結晶化過程において BE-TiN から受ける影響は小さいと考えられる。従って、T-ZrO₂ 及び B-ZrO₂ では各々 ZrO₂ 上部及び下部層から HZO 結晶粒が一方向から成長したことにより、粒径が約 10~20 nm の 1 つの大きな結晶粒を形成していることが分かった。一方、D-ZrO₂ では ZrO₂ 上部及び下部層と HZO 膜の各界面領域から HZO 結晶粒が成長したことにより HZO 膜中に水平方向に結晶粒界が形成されていることが分かった。従って、D-ZrO₂ は B-ZrO₂ 及び T-ZrO₂ よりも部分的に小さな結晶粒を形成しており、粒径は約 5~20 nm と若干小さいことが分かった。これらの結果より、上下 ZrO₂ 核生成層は HZO 膜の結晶成長過程に大きな効果を及ぼしていることが分かった。

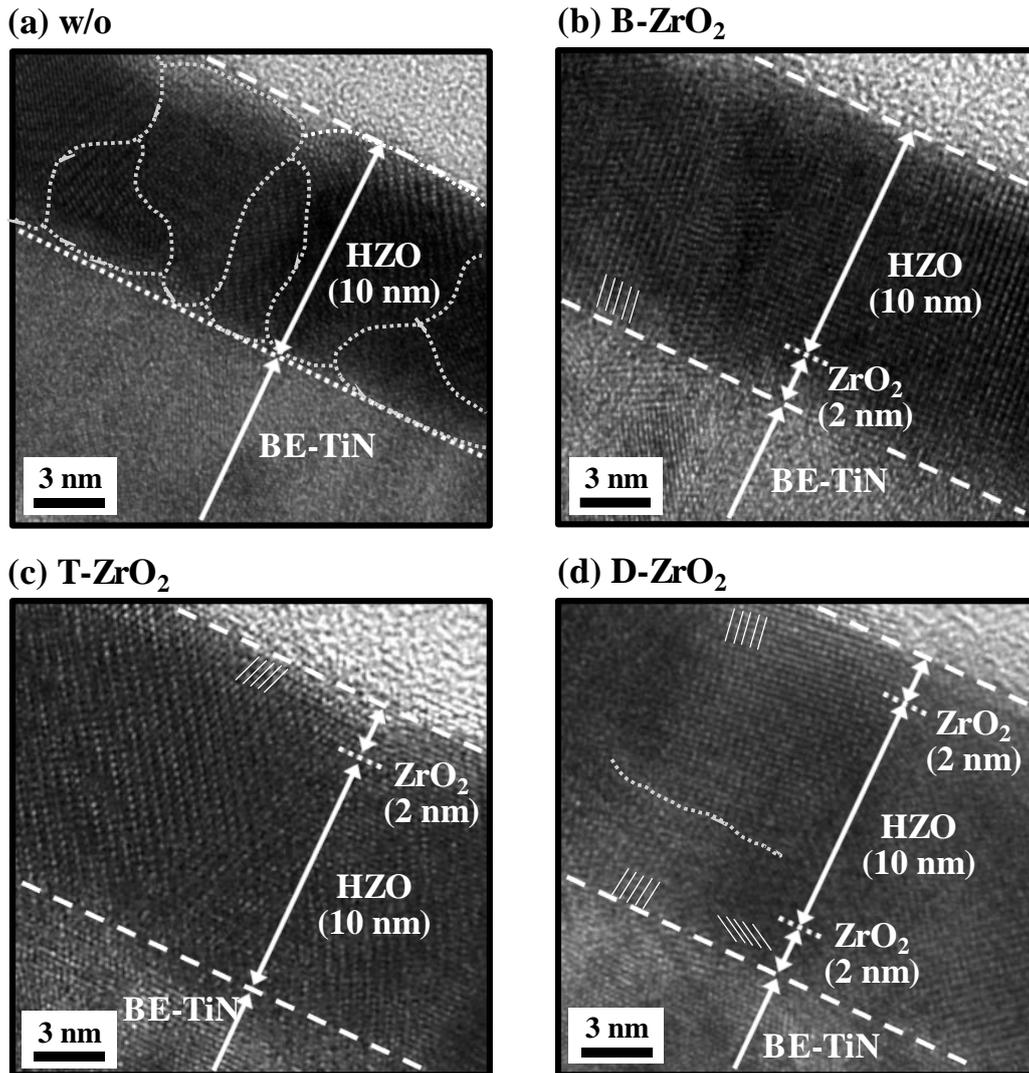


Fig. 5-3 (a) w/o、(b) B-ZrO₂、(c) T-ZrO₂ 及び(d) D-ZrO₂ の断面 TEM 像

Fig. 5-4 に、BE-TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂)の(a) 断面 TEM 像及び(b) EDS による Hf 及び Zr の元素マッピング像を示す。ここで、HZO 膜及び ZrO₂ 層の膜厚は各々10 及び 2.0 nm とした。また、PDA 温度は 600°C とした。Fig. 5-4 (a)より、Fig. 5-3 (d)と同様に、ZrO₂/HZO/ZrO₂ 多層膜の各界面領域において ZrO₂ 上部及び下部層と HZO 膜の格子縞が連続して繋がっていることより、PDA 処理時に ZrO₂ 結晶を核として HZO 膜は部分的にエピタキシャル成長した結晶粒を形成していることが分かった。また、Fig. 5-4 (b)より、膜厚 2.0 nm の ZrO₂ 核生成層は HZO 膜の上下に均質に形成されており、上下 ZrO₂ 核生成層への Hf 原子の顕著な拡散が認められないことより、ZrO₂ 核生成層は PDA 処理後においても HZO 膜の上下に元素拡散もなく均質に形成されていることを確認した。従って、HZO 膜は上下 ZrO₂ 核生成層を核として結晶成長が進行していると考えられる。

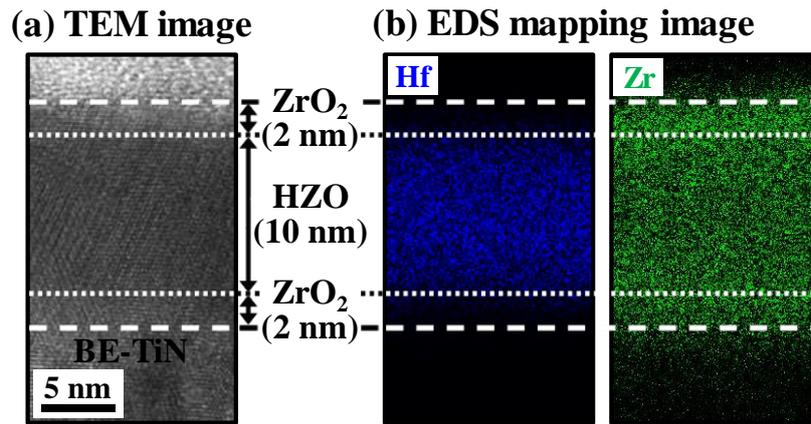


Fig. 5-4 D-ZrO₂ の(a) 断面 TEM 像及び(b) EDS による Hf 及び Zr の元素マッピング像

Fig. 5-5 に、BE-TiN/HZO (w/o)、BE-TiN/ZrO₂/HZO (B-ZrO₂)、BE-TiN/HZO/ZrO₂ (T-ZrO₂) 及び BE-TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂) の(a) XRD パターン及び(b) HZO 膜に占める O/T/C 相の相対比($r_{O/T/C}$)を示す。ここで、HZO 膜及び ZrO₂ 層の膜厚は各々 10 及び 2.0 nm に統一した。また、PDA 温度は 600°C とした。HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ は Fig. 5-5 (a) の XRD パターンにおいて、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に存在する単斜晶(M)相に起因する結晶ピーク強度を各々 $I_{M(-111)}$ 及び $I_{M(111)}$ 、 $2\theta = 30.5^\circ$ 付近に存在する O/T/C 相に起因する結晶ピーク強度を $I_{O(111)/T(101)/C(111)}$ として、HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ を(5-1)式より算出した。

$$r_{O/T/C} = \frac{I_{O(111)/T(101)/C(111)}}{I_{M(-111)} + I_{O(111)/T(101)/C(111)} + I_{M(111)}} \dots\dots\dots (5-1)$$

Fig. 5-5 (a) より、w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の全てのキャパシタにおいて、ALD 法の As-grown でアモルファスライクな構造を有する HZO 膜は、600°C で PDA 処理することで結晶化していることを確認した。また、強誘電相を含む O/T/C 相の結晶ピーク強度は常誘電相である M 相の結晶ピーク強度と比べて大きいことが分かった。Fig. 5-5 (b) より、ZrO₂ 核生成層を用いることで HZO 膜に占める O/T/C 相の相対比が向上し、w/o < B-ZrO₂ < T-ZrO₂ < D-ZrO₂ の順に大きな値を示した。これら ZrO₂ 核生成層の挿入位置による O/T/C 相の相対比の差については 5.6.1 節で考察する。以上の結果より、上下 ZrO₂ 核生成層を用いることで ZrO₂ 核生成層無しの場合と比べて HZO 膜で O/T/C 相の占める相対比が大幅に向上することが分かった。

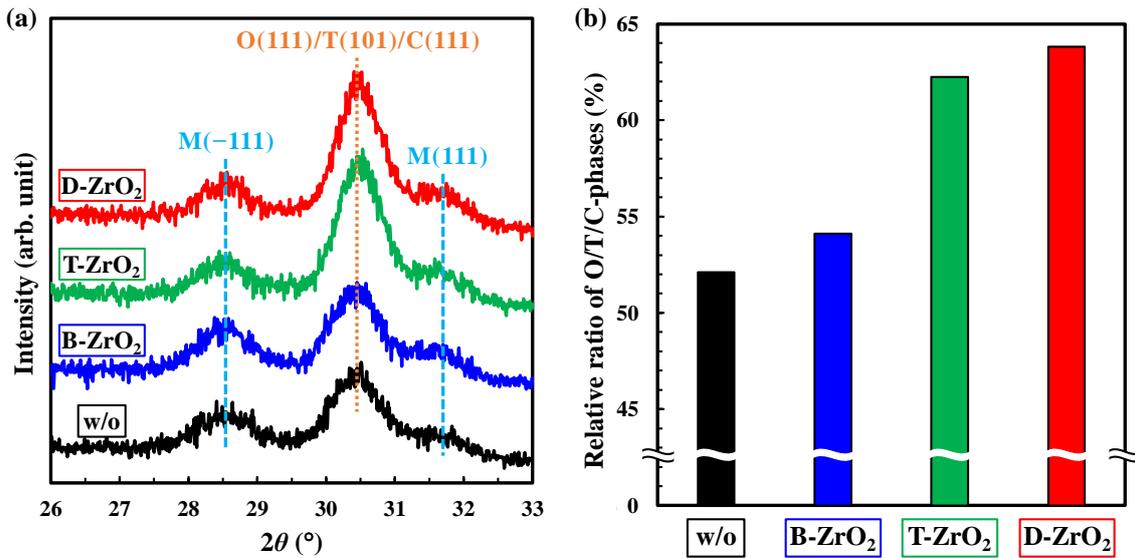


Fig. 5-5 w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の(a) XRD パターン及び (b) HZO 膜に占める O/T/C 相の相対比

5.3.2 ZrO₂ 核生成層を用いて作製した HZO 膜のリーク電流特性

Fig. 5-6 に、w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の J - V 特性を示す。ここで、HZO 膜の膜厚は 10 nm に統一した。また、PDA 温度は 600°C とした。全てのキャパシタにおいて、印加電圧 1 V における J 値は約 10^{-8} ~ 10^{-7} A/cm² と小さな値を示し、D-ZrO₂ < B-ZrO₂ ≈ T-ZrO₂ < w/o の順に大きな値を示した。また、D-ZrO₂ の絶縁破壊電圧は w/o よりも大きな値を示した。これは、ZrO₂ 核生成層を挿入したことで強誘電体膜全体の膜厚が w/o < B-ZrO₂ = T-ZrO₂ < D-ZrO₂ の順に厚くなったため、耐圧が向上してリーク電流を抑制できたと考えられる。

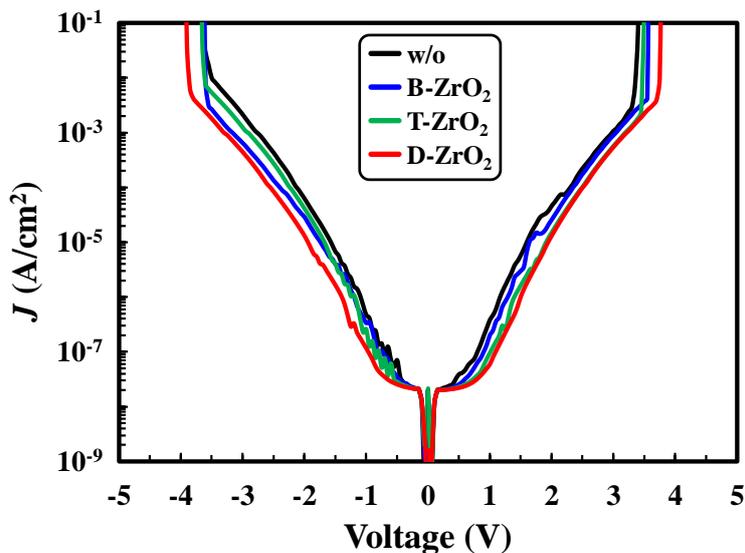


Fig. 5-6 w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の J - V 特性

5.3.3 ZrO₂核生成層を用いて作製した HZO 膜の強誘電性

Fig. 5-7 に、印加電界 ± 3.0 MV/cm における w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の(a) P - E 及び(b) I - E 特性を示す。ここで、HZO 膜の膜厚は 10 nm に統一した。また、PDA 温度は 600°C とした。Fig. 5-7 (a)より、全てのキャパシタにおいて明瞭なヒステリシスループを確認し、 E_c は約 1.2 MV/cm と同等の値を示した。また、ヒステリシスループから求めた $2P_r$ 値は ZrO₂ 核生成層を用いることで向上し、w/o ($12 \mu\text{C}/\text{cm}^2$) < B-ZrO₂ ($15 \mu\text{C}/\text{cm}^2$) < T-ZrO₂ ($23 \mu\text{C}/\text{cm}^2$) < D-ZrO₂ ($29 \mu\text{C}/\text{cm}^2$) の順に大きな値を示した。特に、上下 ZrO₂ 核生成層を用いた D-ZrO₂ は最大の $2P_r$ 値を示し、ZrO₂ 核生成層無しの w/o と比べて約 2.4 倍大きな値を示した。Fig. 5-7 (b)より、全てのキャパシタにおいて E が約 ± 1.2 MV/cm 付近に強誘電性に由来する鋭い電流ピークを示し、これらが E_c 値と一致していることを確認した。また、Fig. 5-7 (a)のヒステリシスが大きくなるに従って I 値の変位が大きくなり、特に D-ZrO₂ では最大の I ピーク値を示していることが分かった。

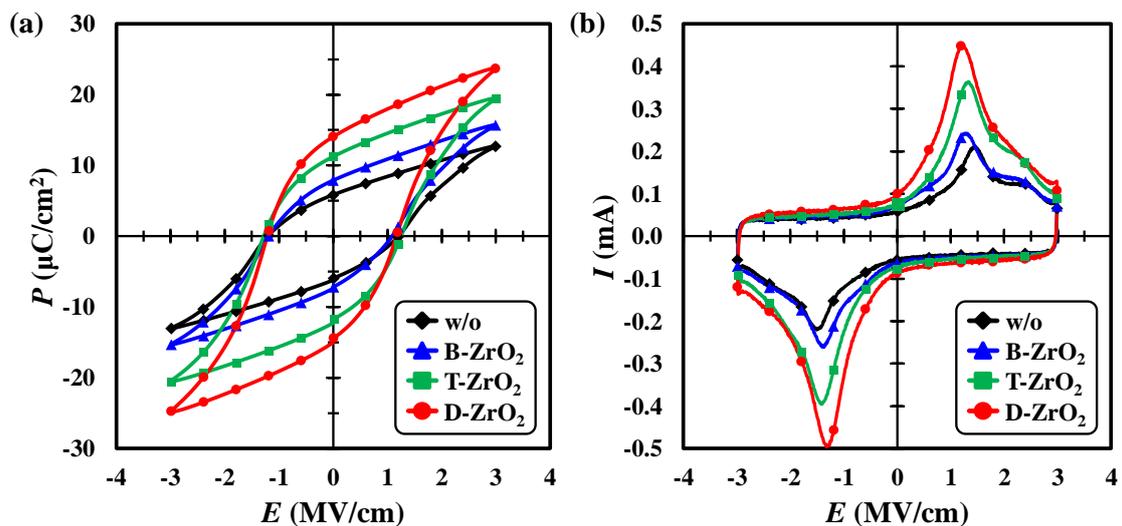


Fig. 5-7 w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の(a) P - E 及び(b) I - E 特性。

Fig. 5-8 に、印加電界 $0 \sim \pm 3.0$ MV/cm における w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の(a) $2P_r$ 及び(b) E_c 特性を示す。ここで、HZO 膜の膜厚は 10 nm に統一した。また、PDA 温度は 600°C とした。Fig. 5-8 (a)より、全てのキャパシタにおいて、電界を 1.0 MV/cm 以上印加することで明瞭な強誘電性を発現し、 $2P_r$ 値は電界の増加に伴い直線的に増加した。一方、Fig. 5-8 (b)より、全てのキャパシタにおいて電界を 1.0~2.0 MV/cm 印加することで E_c 値は電界の増加に伴い直線的に増加したのに対し、電界を 2.0 MV/cm 以上印加することで飽和する傾向を示し、印加電界が 3.0 MV/cm のとき E_c 値は約 1.2 MV/cm と同等の値を示した。Fig. 5-8 (a) に示すように、 $2P_r$ 値は全ての電界領域で w/o < B-ZrO₂ < T-ZrO₂ < D-ZrO₂ の順に大きな値を示し、上下 ZrO₂ 核生成層を用いた D-ZrO₂ は最大の $2P_r$ 値を維持し

た。特に、D-ZrO₂は印加電界 3.0 MV/cm のとき最大値である 29 $\mu\text{C}/\text{cm}^2$ を示した。以上の結果より、上下 ZrO₂核生成層を用いることで ZrO₂核生成層無しの場合と比べて $2P_r$ 値が大幅に増加することが分かった。これは、Fig. 5-5 に示す HZO 膜の O/T/C 相の割合と相関があることより、ZrO₂核生成層を用いることで HZO 膜の O/T/C 相の生成が促進され、結果として $2P_r$ 値の向上に繋がったと考えられる。

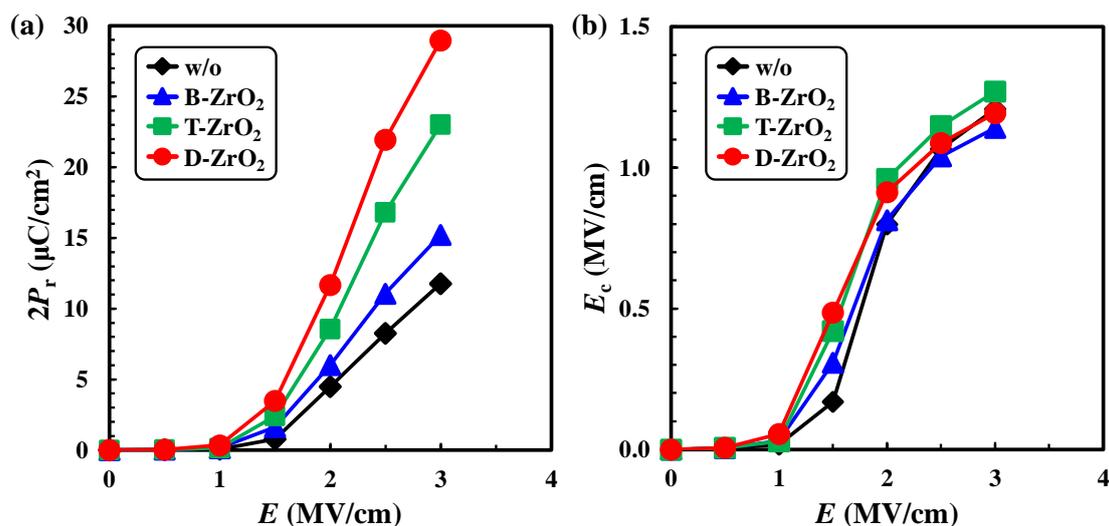


Fig. 5-8 w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂の(a) $2P_r$ 及び(b) E_c 特性

5.3.4 ZrO₂核生成層を用いて作製した HZO 膜の疲労特性

Fig. 5-9 に、印加電界 3.0 MV/cm における w/o 及び D-ZrO₂ の(a) 疲労特性及び (b) 初期(10^0 回後)の $2P_r$ 値を用いて規格化した値を示す。ここで、HZO 膜の膜厚は 10 nm に統一した。また、PDA 温度は 600°C とした。Fig. 5-9 (a)より、D-ZrO₂ の $2P_r$ 値は分極反転回数が 10^8 回近くまで w/o と比べて約 2 倍大きな値を維持した。しかし、w/o は分極反転回数が 10^8 サイクルまでは絶縁破壊することなく分極反転を繰り返しているのに対して、D-ZrO₂ は 10^8 回繰り返すとリーク電流の増大により絶縁破壊した。Fig. 5-9 (b)より、w/o 及び D-ZrO₂ の $2P_r$ 値は分極反転回数が 10^3 回まで増加する傾向を示し、w/o 及び D-ZrO₂ 共に最大で約 1.1 倍大きな値を示した。これは、強誘電体膜へ交流電圧パルスを印加して分極反転を繰り返すことで、HZO 膜の強誘電性を示す起源である酸素空孔が移動し、その結果 $2P_r$ 値が増加する現象で Wake-up 効果と呼ばれている。[3-6] 一方、分極反転回数を 10^3 回以上に増加させると、w/o 及び D-ZrO₂ 共に $2P_r$ 値が減少した。しかし、w/o は分極反転を 10^8 回繰り返すと初期の場合と比べて 1/2 以下の $2P_r$ 値を示しているのに対し、D-ZrO₂ は絶縁破壊する 10^8 回近くまで高い値を維持した。従って、上下 ZrO₂核生成層を用いることで ZrO₂核生成層無しの場合と比べて疲労特性が大幅に向上することが分かった。

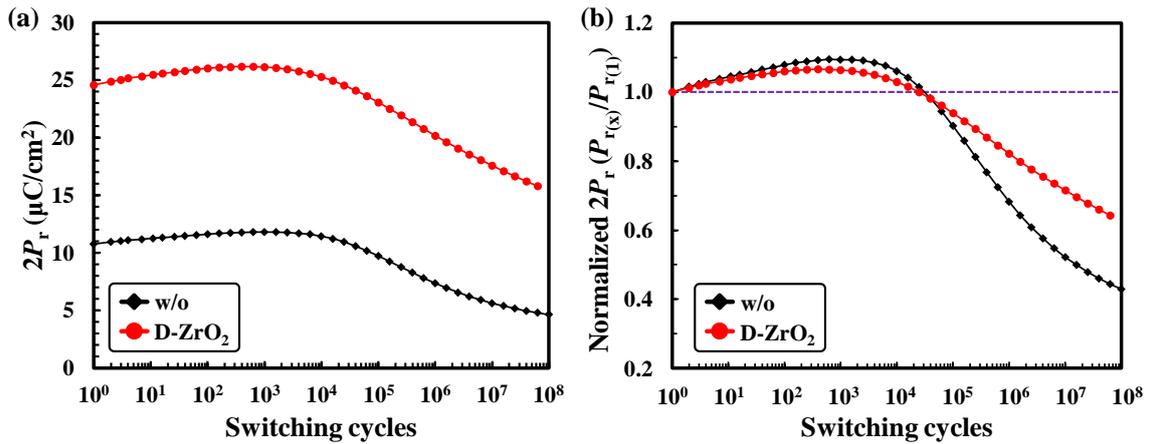


Fig. 5-9 w/o 及び D-ZrO₂ の(a) 疲労特性及び
(b) 初期の $2P_r$ 値を用いて規格化した値

5.4 上下 ZrO₂ 核生成層及び上下 TiN 電極を用いて作製した HZO 膜の強誘電性及びリーク電流特性の比較

Fig. 5-10 に、ZrO₂ 核生成層無しの w/o、上下 ZrO₂ 核生成層を用いて作製した D-ZrO₂ 及び w/o の条件で上下 TiN 電極形成後に熱処理した D-TiN の(a) $J-V$ 特性及び(b) 印加電圧 1 V におけるリーク電流値と $2P_r$ 値の関係を示す。ここで、HZO 膜の膜厚は 10 nm に統一した。また、熱処理温度は 600°C として、Fig. 5-10 (b) の模式図に示すように、w/o 及び D-ZrO₂ は TiN 上部電極形成前に熱処理したのに対し、D-TiN は TiN 上部電極形成後に熱処理した。第 1 章で述べたように、D-TiN の作製プロセスは一般的に HZO 膜の良好な強誘電性を実現するために用いられている手法である。Fig. 5-10 (a) より、w/o、D-ZrO₂ 及び D-TiN の全てのキャパシタにおいて、印加電圧 1 V におけるリーク電流値は約 10⁻⁸~10⁻⁶ A/cm² と小さな値を示し、D-ZrO₂ < w/o < D-TiN の順に大きな値を示した。Fig. 5-10 (b) より、D-TiN の $2P_r$ 値は先行研究において報告されているように w/o と比べて増加し、本研究では約 2.0 倍大きな値を示した。しかし、w/o に比べて低電界領域におけるリーク電流値が増大した。一方、D-ZrO₂ の $2P_r$ 値は w/o と比べて約 2.4 倍大きな値を示し、D-TiN と比較して向上していることが分かった。さらに、D-ZrO₂ のリーク電流値は D-TiN と比べて約 1 桁低減した。これは、D-ZrO₂ は上下 ZrO₂ 核生成層を挿入したことで強誘電体膜全体の膜厚が w/o 及び D-TiN に比べて厚くなったため、耐圧が向上し低電圧領域におけるリーク電流を抑制できたと考えられる。以上の結果より、上下 ZrO₂ 核生成層を用いた D-ZrO₂ の $2P_r$ 値及びリーク電流特性は w/o 及び D-TiN に比べて大幅に向上することが分かった。

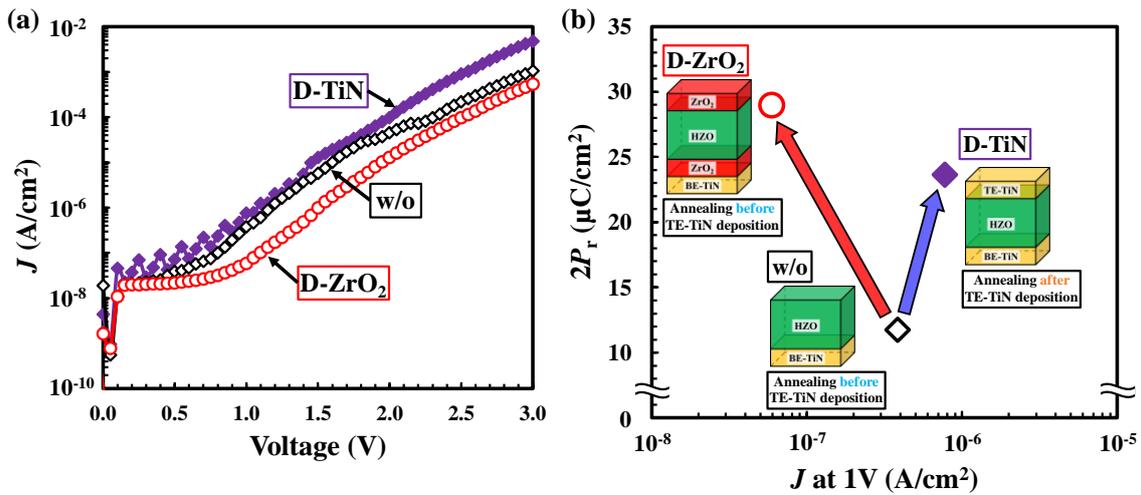


Fig. 5-10 w/o、D-ZrO₂及びD-TiNの(a) J - V 特性及び(b) 印加電圧1Vにおけるリーク電流値と $2P_r$ 値の関係

5.5 ZrO₂核生成層を用いて作製したHZO膜のPDA温度と強誘電性の関係

Fig. 5-11に、w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂のPDA温度と印加電界±3.0 MV/cmにおける $2P_r$ 値の関係を示す。ここで、各キャパシタは400~700°Cの範囲を50°C間隔でPDA処理した。また、HZO膜の膜厚は10 nmに統一した。全てのPDA温度領域において、HZO膜はZrO₂核生成層を用いることで $2P_r$ 値が向上し、w/o < B-ZrO₂ < T-ZrO₂ < D-ZrO₂の順に大きな値を示した。ここで、PDA温度が700°Cにおけるw/oのキャパシタは、熱処理温度の増加に伴いリーク電流が増大したため、 P - E 特性による評価ができなかった。全てのキャパシタにおいて、PDA温度が600°Cのときに最大 $2P_r$ 値を示し、特にD-ZrO₂はPDA温度が600°Cのとき最大 $2P_r$ 値である29 μC/cm²を示した。さらに、D-ZrO₂はPDA温度が400°Cの低温領域においても大きな $2P_r$ 値を示し、w/oと比べて約2.0倍大きな値を示した。しかし、全てのキャパシタにおいて、PDA温度を600°C以上に増加させると $2P_r$ 値は減少する傾向を示した。以上の結果より、全てのキャパシタにおいてHZO膜の最適PDA温度は600°Cであり、HZO膜の $2P_r$ 値は上下ZrO₂核生成層を用いることで400°Cの低温熱処理条件でもZrO₂核生成層無しの場合と比べて大幅に向上できることが分かった。

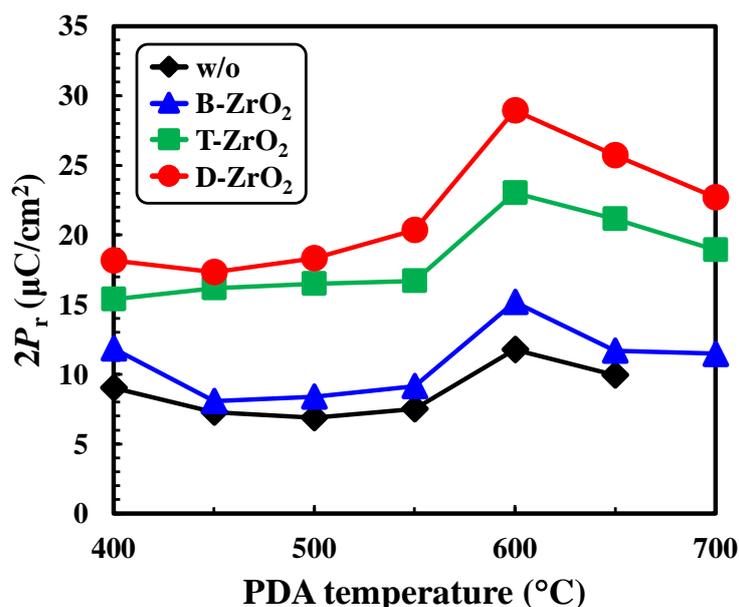


Fig. 5-11 w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂のPDA温度と $2P_r$ 値の関係

5.6 ZrO₂核生成層を用いて作製したHZO膜のHZO膜厚と強誘電性の関係

5.6.1 ZrO₂核生成層を用いて作製したHZO膜の結晶構造

Fig. 5-12に、HZO膜の膜厚が10 nmにおける(a) BE-TiN/HZO (w/o)及び(c) BE-TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂)、及びHZO膜の膜厚が20 nmにおける(b) BE-TiN/HZO (w/o)及び(d) TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂)の断面TEM像を示す。ここで、ZrO₂層の膜厚は2.0 nmとした。また、PDA温度は600°Cとした。HZO膜の膜厚が10 nmの場合、Fig. 5-12 (a)及び(c)より、w/oはHZO膜中に粒径が約5~10 nmの結晶粒がランダムに形成しているのに対し、上下ZrO₂核生成層を用いたD-ZrO₂はHZO膜が多結晶ZrO₂膜を種結晶として部分的にエピタキシャル成長した粒径が約10~20 nmの1つの大きな結晶粒を形成していることが分かった。HZO膜の膜厚が20 nmの場合、Fig. 5-12 (b)より、w/oはHZO膜の膜厚が10 nmの場合と同様に結晶粒がランダムに形成しており、HZO膜の膜厚の増加によりHZO膜の膜厚が10 nmの場合と比べて粒径が約5~20 nmと増大した。一方、Fig. 5-12 (d)より、D-ZrO₂はHZO膜の膜厚が10 nmの場合と同様に上下ZrO₂核生成層を種結晶として部分的にエピタキシャル成長した結晶粒が形成されていることを確認した。しかし、HZO膜の膜厚が10 nmの場合では、ZrO₂下部層から上部層まで格子縞が連続した結晶粒が多数存在しているのに対し、HZO膜の膜厚が20 nmの場合では、HZO膜の膜厚増加に伴いZrO₂/HZO/ZrO₂多層膜の各界面領域だけでなくHZO膜中からも結晶粒が成長したことによりHZO膜中に多数の結晶粒が形成されていることが分かった。また、結果として、D-ZrO₂の粒径はw/oの場合と同等の約10~24 nmであった。

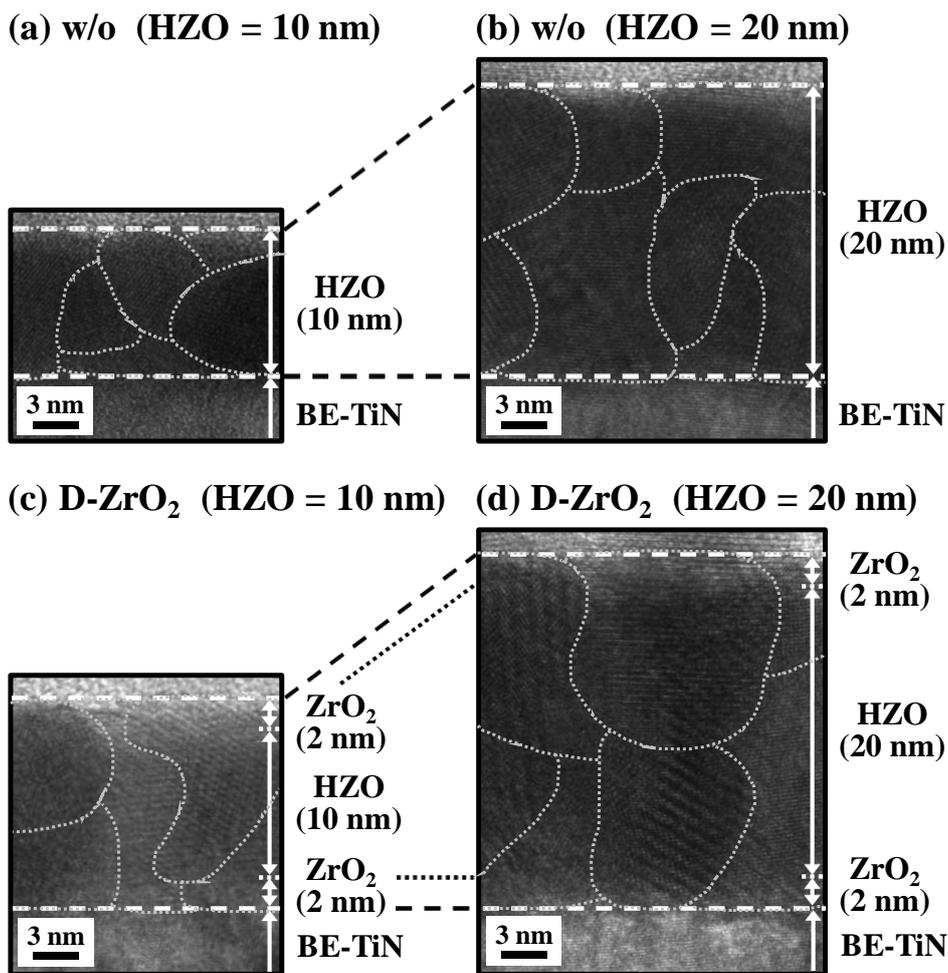


Fig. 5-12 HZO 膜の膜厚が 10 nm における(a) w/o 及び(c) D-ZrO₂、及び HZO 膜の膜厚が 20 nm における(b) w/o 及び(d) D-ZrO₂ の断面 TEM 像

Fig. 5-13 に、HZO 膜の膜厚が 20 nm における BE-TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂) の(a) 断面 TEM 像及び(b) EDS による Hf 及び Zr の元素マッピング像を示す。ここで、ZrO₂ 層の膜厚は 2.0 nm とした。また、PDA 温度は 600°C とした。Fig. 5-13 (a) より、ZrO₂/HZO/ZrO₂ 多層膜の各界面領域において ZrO₂ 上部及び下部層と HZO 膜の格子縞が連続して繋がっていることより、HZO 膜は PDA 処理で多結晶 ZrO₂ 膜を種結晶として部分的にエピタキシャル成長した結晶粒で形成されていることが分かった。また、Fig. 5-13 (b) より、HZO 膜厚が 10 nm の場合と同様に、膜厚 2.0 nm の ZrO₂ 核生成層は HZO 膜の上下に均質に形成されており、上下 ZrO₂ 核生成層への Hf 原子の顕著な拡散が認められないことより、ZrO₂ 核生成層は PDA 処理後においても HZO 膜の上下に元素拡散もなく均質に形成されていることを確認した。従って、HZO 膜は上下 ZrO₂ 核生成層を核として結晶成長していると考えられる。

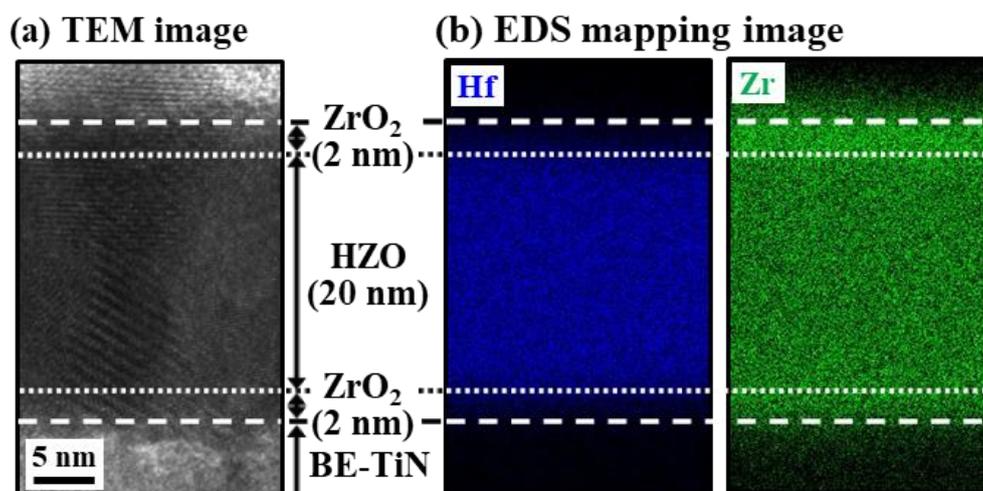


Fig. 5-13 HZO 膜の膜厚が 20 nm における D-ZrO₂ の(a) 断面 TEM 像及び (b) EDS による Hf 及び Zr の元素マッピング像

Fig. 5-14 に、HZO 膜厚が 10~25 nm における(a) BE-TiN/HZO (w/o)、(b) BE-TiN/ZrO₂/HZO (B-ZrO₂)、(c) BE-TiN/HZO/ZrO₂ (T-ZrO₂) 及び (d) BE-TiN/ZrO₂/HZO/ZrO₂ (D-ZrO₂)の XRD パターンを示す。また、Fig. 5-15 に、w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の強誘電体膜全体の膜厚と HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ の関係を示す。ここで、ZrO₂ 層の膜厚は 2.0 nm とした。また、PDA 温度は 600°C とした。HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ は Fig. 5-14 に示す XRD パターンにおいて、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に存在する M 相に起因する結晶ピーク強度を各々 $I_{M(-111)}$ 及び $I_{M(111)}$ 、 $2\theta = 30.5^\circ$ 付近に存在する O/T/C 相に起因する結晶ピーク強度を $I_{O(111)}/I_{T(101)}/I_{C(111)}$ として、(5-1)式より算出した。Fig. 5-14 より、全ての試料において、ALD 法の As-grown でアモルファスライクな構造を有する HZO 膜は 600°C で PDA 処理することで結晶化していることを確認した。また、強誘電相を含む O/T/C 相及び常誘電相である M 相の結晶ピーク強度は、HZO 膜の膜厚に従って変化していることが分かった。Fig. 5-15 より、全ての試料において、HZO 膜に占める O/T/C 相の相対比は HZO 膜厚が 10 nm のときに最大値を示した。特に、T-ZrO₂ 及び D-ZrO₂ の HZO 膜に占める O/T/C 相の相対比は 60%以上の高い値を示した。しかし、全ての試料において、HZO 膜厚の増加に伴い HZO 膜に占める O/T/C 相の相対比が減少する傾向を示し、HZO 膜厚を 20 nm 以上に増加させると O/T/C 相の相対比は 50%以下に減少した。先行研究において、HZO 膜の膜厚の増加に伴い HZO 膜中の粒径が増大し、結果として強誘電相である O 相の形成に重要な役割を果たす準安定相の T 相が安定相の M 相へ相転換することが報告されている。[1, 2, 7, 8] また、HZO の 1 つの結晶粒の中に多数の結晶相が混在することが報告されていることより、ZrO₂ 核生成層を用いて部分的にエピタキシャル成長した結晶粒を形成しても、同じ結晶

粒内であっても粒径の増大に伴い安定相の M 相が生成されることが分かった。全ての HZO 膜の膜厚領域において、ZrO₂ 核生成層を用いることで HZO 膜に占める O/T/C 相の相対比が向上し、w/o < B-ZrO₂ < T-ZrO₂ < D-ZrO₂ の順に大きな値を示した。この理由について、HZO 膜の膜厚が 10 nm における w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の断面 TEM 像、XRD 測定の結果及び Fig. 5-16 に示す断面模式図を用いて考察する。ZrO₂ 下部層を用いた B-ZrO₂ の O/T/C 相の割合は w/o よりも大きな値を示した。これは、Fig. 5-3 (a) 及び (b) に示すように、w/o の場合では HZO 膜中に粒径が約 5~10 nm の結晶粒がランダムに形成されていることより、HZO 膜は異種界面に関係なく結晶が自由成長しているのに対し、B-ZrO₂ の場合では ZrO₂ 下部層の核生成層としての働きによって HZO 膜の O/T/C 相の形成が促進されたためであると考えられる。さらに、ZrO₂ 上部層を用いた T-ZrO₂ の O/T/C 相の割合は ZrO₂ 下部層を用いた B-ZrO₂ よりも大きな値を示した。Fig. 5-3 (b) に示すように、B-ZrO₂ の HZO 膜は PDA 処理時に ZrO₂ 下部層のみの影響を受けて結晶成長している。一方、Fig. 5-3 (c) に示すように、T-ZrO₂ の HZO 膜は ZrO₂ 上部層だけでなく強誘電相である O 相の生成を促進させる BE-TiN の影響を受けて結晶成長するため、HZO 膜内で安定相である M 相の生成に繋がる結晶粒の自由成長を抑制でき、結果として T-ZrO₂ の HZO 膜に占める O/T/C 相の相対比は B-ZrO₂ と比べて増加したと考えられる。D-ZrO₂ の場合、HZO 膜が上下 ZrO₂ 核生成層から結晶成長したことで主に O/T/C 相から成る結晶構造を有する HZO 粒の形成が促進された。また、Fig. 5-3 (d) に示すように、HZO 結晶粒が上下 ZrO₂ 核生成層から成長したことで HZO 結晶粒の成長が抑制され、結果として粒径拡大による強誘電相から常誘電相への相転移を抑制した結晶構造制御が実現できたと考えられる。以上の結果より、上下 ZrO₂ 核生成層を用いることで ZrO₂ 核生成層無しの場合と比べて HZO 膜に占める O/T/C 相の相対比が大幅に向上することが分かった。

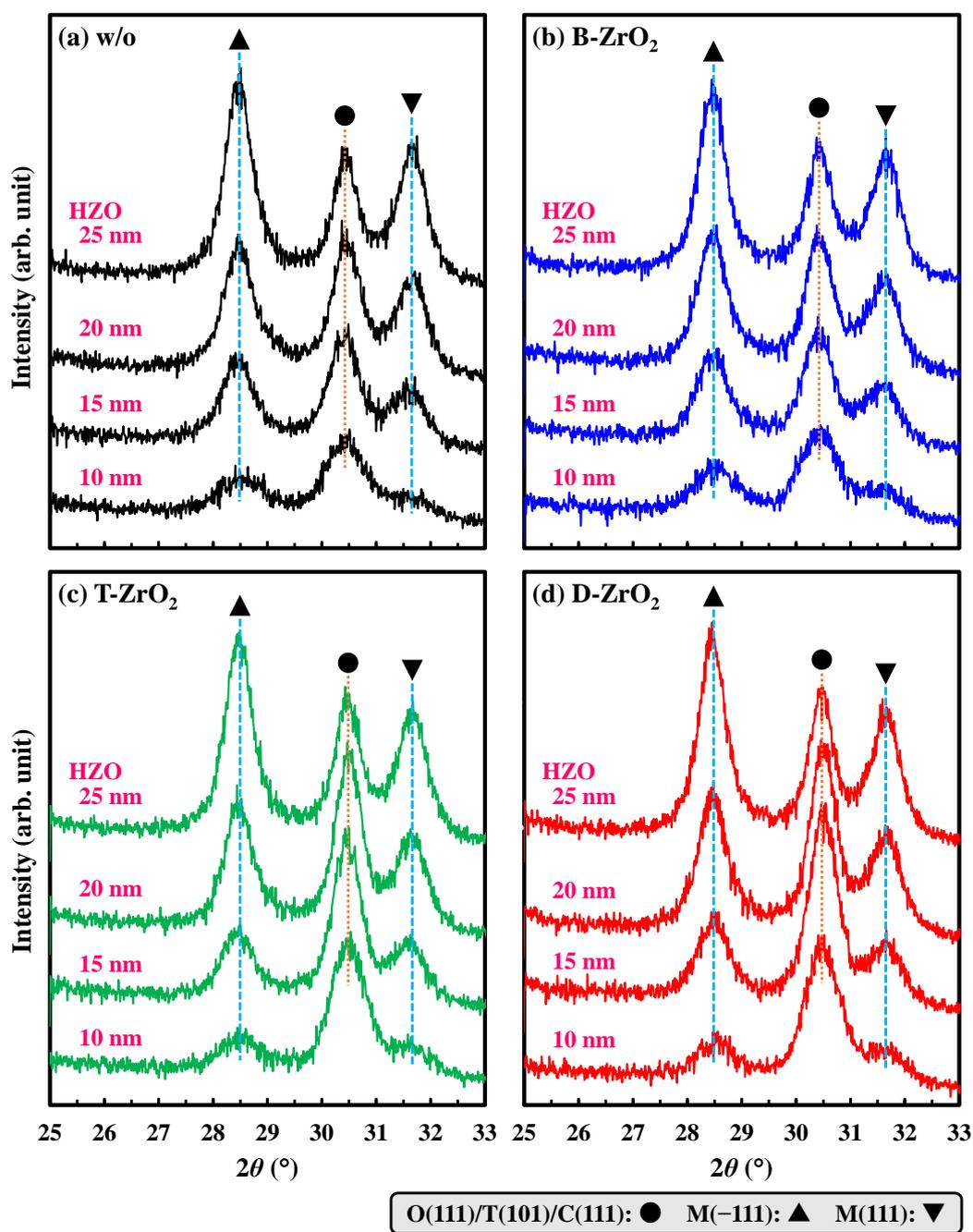


Fig. 5-14 HZO 膜厚が 10~25 nm における(a) w/o、(b) B-ZrO₂、(c) T-ZrO₂ 及び (d) D-ZrO₂ の XRD パターン

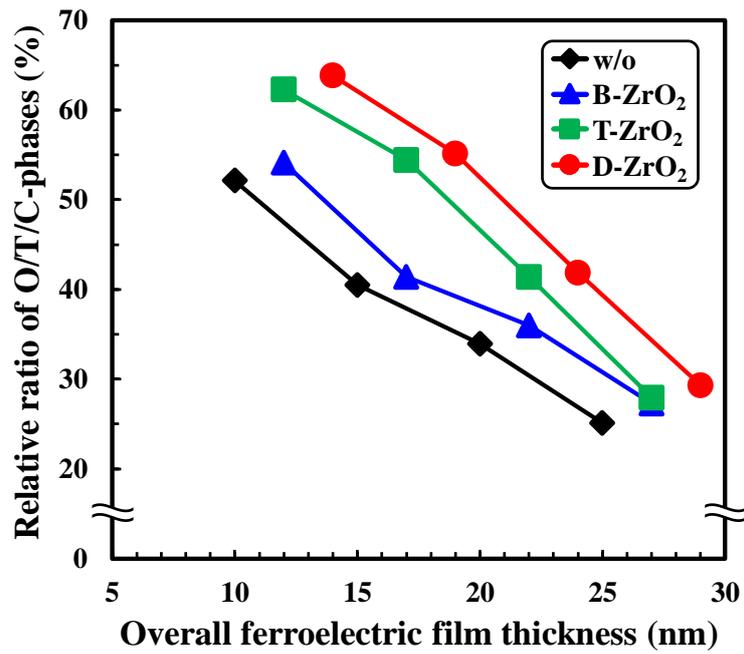


Fig. 5-15 w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の強誘電体膜全体の膜厚と HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ の関係

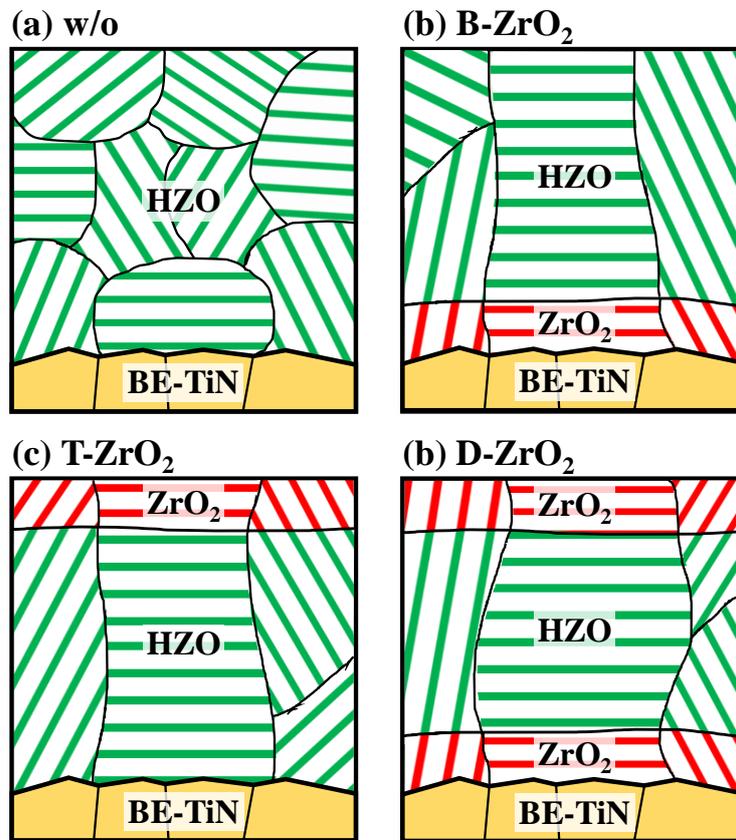


Fig. 5-16 (a) w/o、(b) B-ZrO₂、(c) T-ZrO₂ 及び(d) D-ZrO₂ の断面模式図

5.6.2 ZrO₂核生成層を用いて作製した HZO 膜の強誘電性

Fig. 5-17 (a)に、w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂の HZO 膜厚と印加電界±3.0 MV/cmにおける $2P_r$ 値の関係を示す。また、Fig. 5-17 (b)に、B-ZrO₂、T-ZrO₂及びD-ZrO₂の HZO 膜厚と各膜厚における $2P_r$ 値を w/o の $2P_r$ 値を用いて規格化した値の関係を示す。ここで、ZrO₂核生成層の膜厚は 2.0 nm 一定として、HZO 膜の膜厚を 10~25 nm の範囲で調整した。また、PDA 温度は 600°C とした。Fig. 5-17 (a)より、全ての HZO 膜厚の領域において、HZO 膜は ZrO₂核生成層を用いることで $2P_r$ 値が向上し、w/o < B-ZrO₂ < T-ZrO₂ < D-ZrO₂ の順に大きな値を示した。また、全てのキャパシタにおいて、 $2P_r$ 値は HZO 膜厚が 10 nm のときに最大値を示した。特に、D-ZrO₂は HZO 膜厚が 10 nm のとき w/o と比べて約 2.4 倍大きな最大 $2P_r$ 値である 29 $\mu\text{C}/\text{cm}^2$ を示した。HZO 膜厚を 15 nm 以上に増加させると $2P_r$ 値は減少する傾向を示した。特に HZO 膜厚を 20 nm 以上に増加させると最大 $2P_r$ 値を示した HZO 膜厚が 10 nm のときと比べて約 1/2 以下に減少した。これは、Fig. 5-15 示すように、HZO 膜厚の増加に伴い HZO 膜に占める O/T/C 相の割合が減少したためであると考えられる。一方、D-ZrO₂は HZO 膜厚が 15 nm 以下の領域であれば大きな $2P_r$ 値を維持できることが分かった。Fig. 5-17 (b)より、B-ZrO₂、T-ZrO₂及びD-ZrO₂において、w/o の $2P_r$ 値を用いて規格化した値が 1 以上を示していることより、HZO 膜の $2P_r$ 値は ZrO₂核生成層を用いることで向上することが分かった。また、HZO 膜厚が薄くなるにつれて規格化した値が増加していることより、HZO 膜厚が薄くなる程 ZrO₂核生成層の効果が顕著に現れることが分かった。以上の結果より、w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂の全てのキャパシタにおいて HZO 膜の最適膜厚は 10 nm であり、HZO 膜の $2P_r$ 値は上下 ZrO₂核生成層を用いることで HZO 膜厚がより薄い領域において ZrO₂核生成層無しの場合と比べて大幅に向上することが分かった。

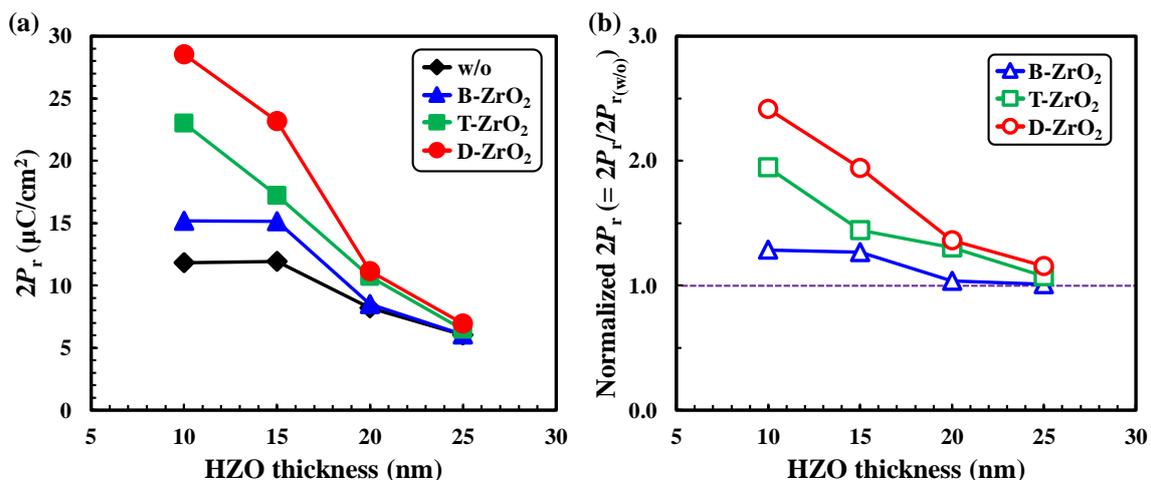


Fig. 5-17 w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂の(a) HZO 膜厚と $2P_r$ 値の関係及び (b) w/o の $2P_r$ 値を用いて規格化した値の関係

5.7 HZO 膜に占める強誘電相の割合と強誘電性の関係

Fig. 5-18 に、w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ と印加電界 ± 3.0 MV/cm における $2P_r$ 値の関係を示す。ここで、ZrO₂ 層の膜厚は 2.0 nm 一定として、HZO 膜の膜厚を 10~25 nm の範囲で調整した。また、PDA 温度は 600°C とした。HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$ は Fig. 5-15 で求めた値を用いた。全てのキャパシタにおいて、HZO 膜に占める O/T/C 相の相対比の増加に伴い $2P_r$ 値が直線的に増加していることが分かった。また、ZrO₂ 核生成層の役割によって、近似直線の傾きが変わっており、 $w/o < B-ZrO_2 < T-ZrO_2 < D-ZrO_2$ の順に大きな値を示した。従って、上下 ZrO₂ 核生成層を用いることで、O/T/C 相の中でも特に強誘電相である O 相の生成が促進された結果、高い $2P_r$ 値に繋がったと考えられる。特に D-ZrO₂ は、HZO 膜厚が 10 nm のときに最大の O/T/C 相の相対比及び $2P_r$ 値である各々 64% 及び $29 \mu\text{C}/\text{cm}^2$ を示した。先行研究において、HZO 膜は O 相を形成することで強誘電性を発現し、より大きな $2P_r$ 値が得られることが報告されている。[9-11] 従って、Fig. 5-18 に示すように、HZO 膜に占める強誘電相を含む O/T/C 相の割合を増加させることで HZO 膜の $2P_r$ 値を向上できることが分かった。

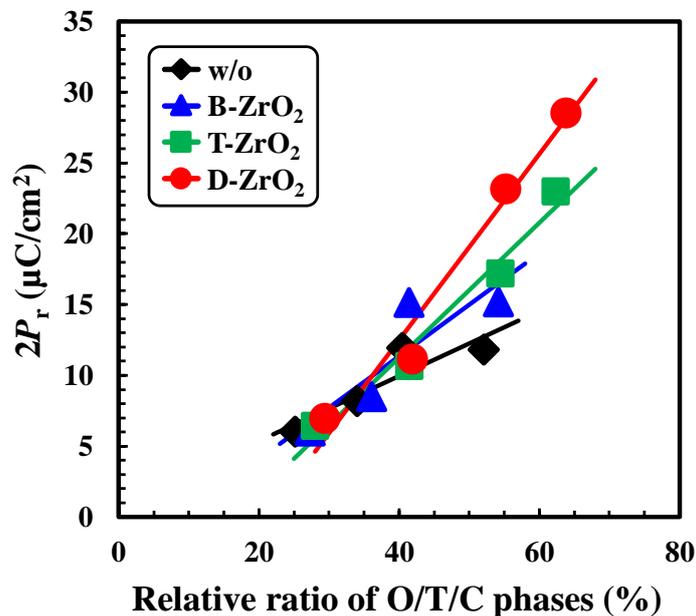


Fig. 5-18 w/o、B-ZrO₂、T-ZrO₂ 及び D-ZrO₂ の HZO 膜に占める O/T/C 相の相対比と $2P_r$ 値の関係

5.8 第5章のまとめ

本章では、第4章にて報告したように、HZO膜の強誘電性の向上に寄与したZrO₂膜をHZO膜の核生成層としてHZO膜の上下に挿入したTiN/ZrO₂/HZO/ZrO₂/TiN MFMキャパシタを作製して、ZrO₂核生成層がHZO膜の結晶性及び強誘電性に及ぼす効果について調べた。w/o、B-ZrO₂、T-ZrO₂及びD-ZrO₂の*P-E*特性より、 $2P_r$ 値はZrO₂核生成層を用いることで向上し、w/o ($12 \mu\text{C}/\text{cm}^2$) < B-ZrO₂ ($15 \mu\text{C}/\text{cm}^2$) < T-ZrO₂ ($23 \mu\text{C}/\text{cm}^2$) < D-ZrO₂ ($29 \mu\text{C}/\text{cm}^2$)の順に大きな値を示した。特に、上下ZrO₂核生成層を用いたD-ZrO₂はZrO₂核生成層無しのw/oと比べて約2.4倍大きな値を示した。D-ZrO₂における $2P_r$ 値のPDA温度及びHZO膜の膜厚依存性より、D-ZrO₂はPDA温度が600°C及びHZO膜の膜厚が10 nmのときに最大の $2P_r$ 値を示すことが分かった。D-ZrO₂の断面TEM像より、HZO膜はPDA処理でZrO₂上部及び下部層を種結晶として部分的にエピタキシャル成長したO/T/C相を有する結晶粒が形成されており、結果としてZrO₂核生成層無しのw/oと比べてHZO膜に占める強誘電相であるO/T/C相の割合が大幅に向上したことが分かった。

以上の結果より、ZrO₂核生成層をHZO膜の上下に挿入することでHZO膜の強誘電性が飛躍的に向上することが分かった。また、ZrO₂核生成層を電極材料間とHZO膜間に挿入することで、電極材料の影響を受けずに良好な強誘電性が得られる可能性を示した。

第 5 章の参考文献

- [1] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 102, 242905 (2013).
- [2] A. Chernikova, M. Kozodaev, A. Markeev, Y. Matveev, D. Negrov, and O. Orlov, *Microelectron. Eng.* 147, 15 (2015).
- [3] S. Starschich, S. Menzel, and U. Bööttger, *Appl. Phys. Lett.* 108, 032903 (2016).
- [4] M. H. Park, H. J. Kim, Y. J. Kim, Y. H. Lee, T. Moon, K. D. Kim, S. D. Hyun, F. Fengler, U. Schroeder, and C. S. Hwang, *ACS Appl. Mater. Interfaces* 8, 15466 (2016).
- [5] H. J. Kim, M. H. Park, Y. J. Kim, Y. H. Lee, T. Moon, K. D. Kim, S. D. Hyun, and C. S. Hwang, *Nanoscale* 8, 1383 (2016).
- [6] M. H. Park, H. J. Kim, Y. J. Kim, Y. H. Lee, T. Moon, K. D. Kim, S. D. Hyun, and C. S. Hwang, *Appl. Phys. Lett.* 107, 192907 (2015).
- [7] M. H. Park, H. J. Kim, Y. J. Kim, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 104, 072901 (2014).
- [8] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [9] T. S. Böske, S. Teichert, D. Bräuhäus, J. Müller, U. Schröder, U. Böttger, and T. Mikolajick, *Appl. Phys. Lett.* 99, 112904 (2011).
- [10] R. Materlik, C. Künneth, and A. Kersch, *J. Appl. Phys.* 117, 134109 (2015).
- [11] X. Sang, E. D. Grimley, T. Schenk, U. Schroeder, and J. M. LeBeau, *Appl. Phys. Lett.* 106, 162905 (2015).

第 6 章 常誘電体 HfO_2 及び反強誘電体 ZrO_2 膜が強誘電体 HZO 膜の結晶構造及び強誘電性に及ぼす効果

6.1 はじめに

ZrO_2 及び HfO_2 膜は熱処理後に各々正方晶(T)及び単斜晶(M)相を形成しやすいことより、各々反強誘電性及び常誘電性を示すことが知られている。しかし、これら ZrO_2 及び HfO_2 膜の結晶構造及び分極特性が HZO 膜の各種物理及び電気特性に及ぼす効果に関して詳細に調べられた例はない。また、第 4 章にて膜厚 2 nm の ZrO_2 薄膜と HZO 膜を組み合わせた HZO/ ZrO_2 (HZO/ZO)積層膜を作製して、 ZrO_2 膜が HZO 膜の強誘電相である直方晶(O)相の生成を促進させて、強誘電性を向上させることを報告した。しかし、厚膜の ZrO_2 膜が HZO 膜の各種特性へ及ぼす影響について調査が不十分である。そこで本章では、膜厚 10 nm の HZO 膜と各々膜厚 10 nm の ZrO_2 及び HfO_2 膜を積層した全体膜厚 20 nm の HZO/ HfO_2 (HZO/HO)及び HZO/ZO 積層膜を作製して、これら強誘電体積層膜の結晶構造、リーク電流(J)特性及び強誘電性について調べた。

6.2 実験条件

6.2.1 HZO、 ZrO_2 及び HfO_2 単層膜を用いた MFM キャパシタ

TiN/HZO/TiN、TiN/ ZrO_2 /TiN 及び TiN/ HfO_2 /TiN キャパシタの概略図を各々 Fig. 6-1 (a)、6-1 (b)及び 6-1 (c)に示す。また、これらキャパシタの作製フローを Fig. 6-2 に示す。まず、p-Si/ SiO_2 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ強誘電体膜である HZO、反強誘電体膜である ZrO_2 及び常誘電体膜である HfO_2 膜を酸化剤ガスとして H_2O ガスを用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。ここで、HZO、 ZrO_2 及び HfO_2 膜の ALD 原料として各々 $(\text{Hf/Zr})[\text{N}(\text{C}_2\text{H}_5)\text{CH}_3]_4$ ($\text{Hf/Zr} = 1:1$)、 $(\text{C}_5\text{H}_5)\text{Zr}[\text{N}(\text{CH}_3)_2]_3$ 及び $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ を用いた。また、今回作製した HZO 膜の Hf:Zr の割合は、EDS 及び XPS 測定の結果より 0.43:0.57 であった。続いて、 600°C で 1 分間、 N_2 雰囲気中において PDA 処理した。最後に、ステンシルマスクを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。ここで、電極サイズは $1.5 \times 10^{-4} \text{ cm}^2$ である。

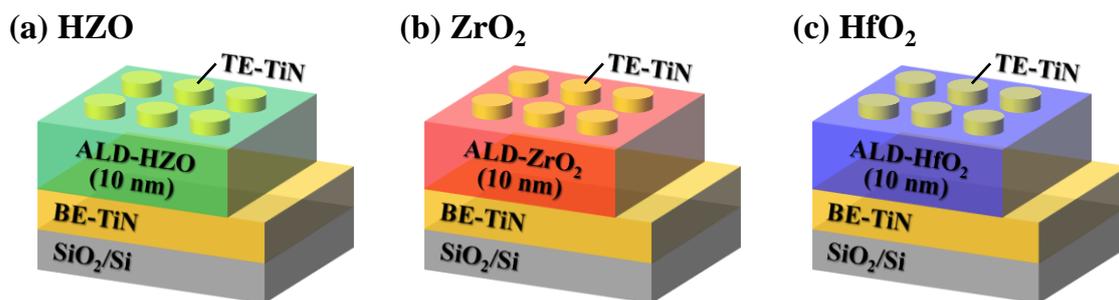


Fig. 6-1 (a) TiN/HZO/TiN、(b) TiN/ZrO₂/TiN 及び(c) TiN/HfO₂/TiN キャパシタの概略図

BE-TiN (15 nm)/SiO₂/p-Si

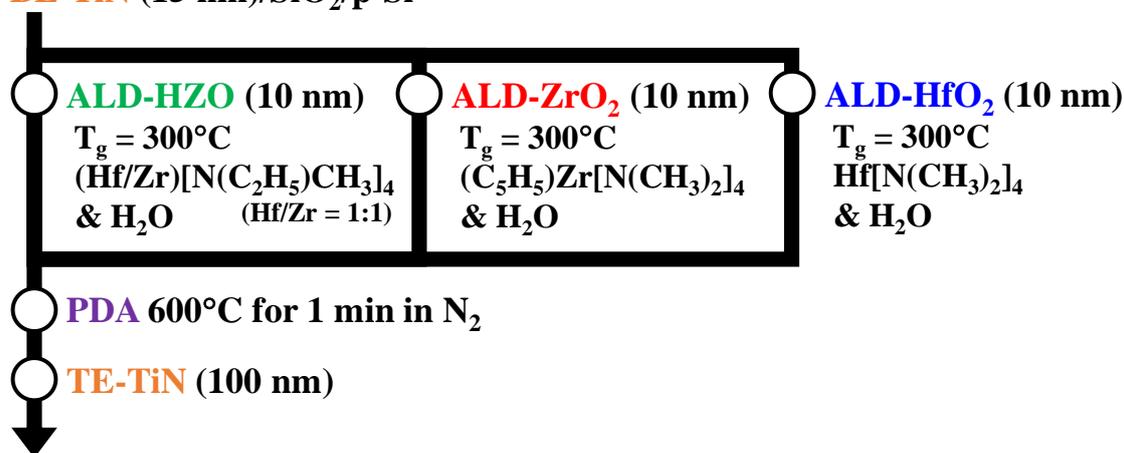


Fig. 6-2 HZO、ZrO₂ 及び HfO₂ 単層膜を用いた MFM キャパシタの作製フロー

6.2.2 HZO/ZrO₂ 及び HZO/HfO₂ 積層膜を用いた MFM キャパシタ

TiN/HZO/TiN (HZO)、TiN/HZO/ZrO₂/TiN (HZO/ZO) 及び TiN/HZO/HfO₂/TiN (HZO/HO) キャパシタの概略図を各々 Fig. 6-3 (a)、(b) 及び (c) に示す。キャパシタは p-Si/SiO₂ 基板上へ BE-TiN、強誘電体 HZO 膜、ZrO₂ 膜及び TE-TiN の順に積層した多層構造で構成されている。

HZO/ZO 及び HZO/HO 積層膜を用いた MFM キャパシタの作製フローを Fig. 6-4 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ強誘電体膜である HZO 膜を (Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1) カクテル原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。ここで、今回作製した HZO 膜の Hf:Zr の割合は、EDS 及び XPS 測定の結果より 0.43:0.57 であった。続いて、ZrO₂ 及び HfO₂ 膜を各々 (C₅H₅)Zr[N(CH₃)₂]₃ 及び Hf[N(CH₃)₂]₄ 原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。HZO/ZO 及び HZO/HO 多層膜を形成した後、600°C で 1 分間、N₂ 雰囲気中において PDA 処理した。最後に、ステンシルマス

クを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。ここで、電極サイズは $1.5 \times 10^{-4} \text{ cm}^2$ である。また、リファレンスとして、膜厚 10 及び 20 nm の HZO 単層膜を用いたキャパシタを上記と同様のプロセス条件で作製した。

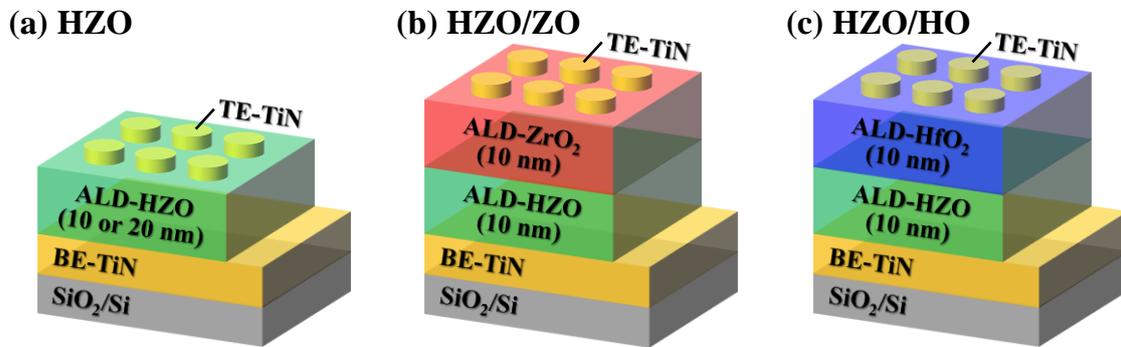


Fig. 6-3 (a) TiN/HZO/TiN (HZO)、(b) TiN/HZO/ZrO₂/TiN (HZO/ZO)及び (c) TiN/HZO/HfO₂/TiN (HZO/HO)キャパシタの概略図

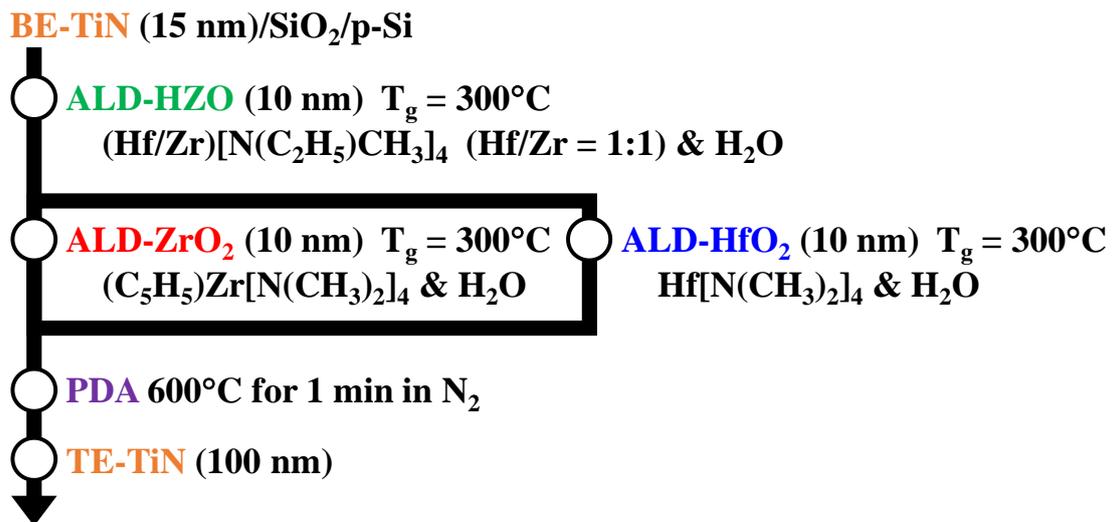


Fig. 6-4 HZO/ZO 及び HZO/HO 積層膜を用いた MFM キャパシタの作製フロー

HZO、ZrO₂ 及び HfO₂ 膜の膜厚は分光エリプソメーターを用いて測定した。MFM キャパシタの *P-V* 及び *I-V* 特性は Keithley 4200-SCS を用いて評価した。また、スイッチング特性及び *k* 値は Pulse write/read measurement 法により評価した。作製した膜の結晶性は GI-XRD 測定により評価した。

6.3 HZO、ZrO₂ 及び HfO₂ 単層膜の物理及び電気特性評価

6.3.1 HZO、ZrO₂ 及び HfO₂ 単層膜の結晶構造

Fig. 6-5 に、600°C で PDA 処理した HZO、ZrO₂ 及び HfO₂ 単層膜の GI-XRD パターンを示す。ここで、HZO、ZrO₂ 及び HfO₂ 膜厚は 10 nm に統一した。HZO 単層膜の GI-XRD パターンにおいて、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に存在する M 相に起因する結晶ピーク及び $2\theta = 30.5^\circ$ 付近に存在する O、T 及び立方晶(C)相に起因する結晶ピークを確認した。従って、膜厚 10 nm の HZO 単層膜は M、O、T 及び C 相を含む多結晶構造を形成していることが分かった。ZrO₂ 単層膜の場合、 $2\theta = 30.5^\circ$ 付近に O/T/C 相に由来する結晶ピークのみ確認できたことより、M 相の生成を抑えつつ O/T/C 相が支配的な結晶構造を形成していることが分かった。一方、HfO₂ 単層膜の場合、O/T/C 相に起因する結晶ピークは HZO 及び ZrO₂ 単層膜の場合と比べて非常に小さいことに加えて、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に M 相に由来する強い結晶ピークを確認した。従って、HfO₂ 単層膜は安定相である M 相が支配的な結晶構造を形成していることが分かった。

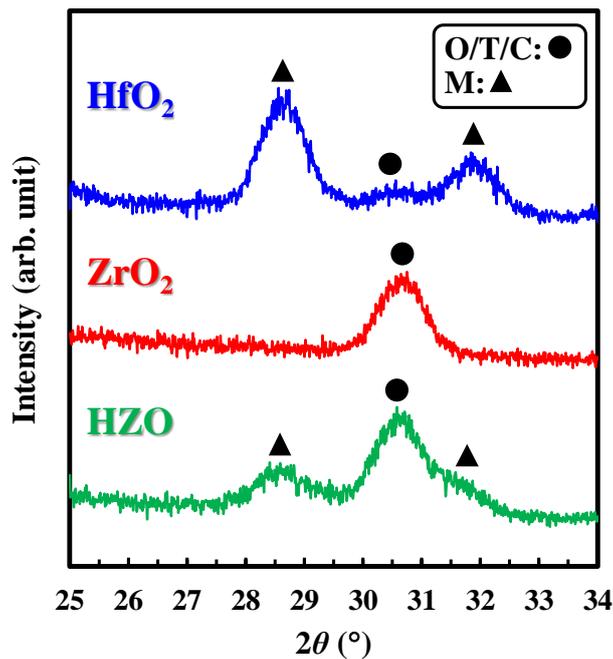


Fig. 6-5 PDA 処理(600°C)後の HZO、ZrO₂ 及び HfO₂ 単層膜の GI-XRD パターン

6.3.2 HZO、ZrO₂ 及び HfO₂ 単層膜の強誘電性

Fig. 6-6 に、印加電界±2.5 MV/cm における HZO、ZrO₂ 及び HfO₂ 単層膜の P - E 特性を示す。ここで、 P - E 特性は 10^4 回の分極反転後に測定した結果を示す。また、PDA 温度は 600°C とした。HZO 単層膜は明瞭なヒステリシスループを示し、 $2P_r$ 値は $13 \mu\text{C}/\text{cm}^2$ であった。ZrO₂ 単層膜の場合、反強誘電体に特徴的なヒステリシス特性を示した。これは、Fig. 6-5 に示した GI-XRD パターンより、反強誘電性に起因する T 相が支配的に生成されたためであると考えられる。一方、HfO₂ 単層膜の場合、印加電界に対して分極値は直線的に変化した。これは、Fig. 6-5 に示した GI-XRD パターンより、強誘電相を含む O/T/C 相と比べて M 相が支配的に生成されたため、結果として常誘電性を示したと考えられる。以上の結果より、同じプロセス条件で作製した HZO、ZrO₂ 及び HfO₂ 単層膜は、各々異なる結晶構造及び分極特性を有することが分かった。

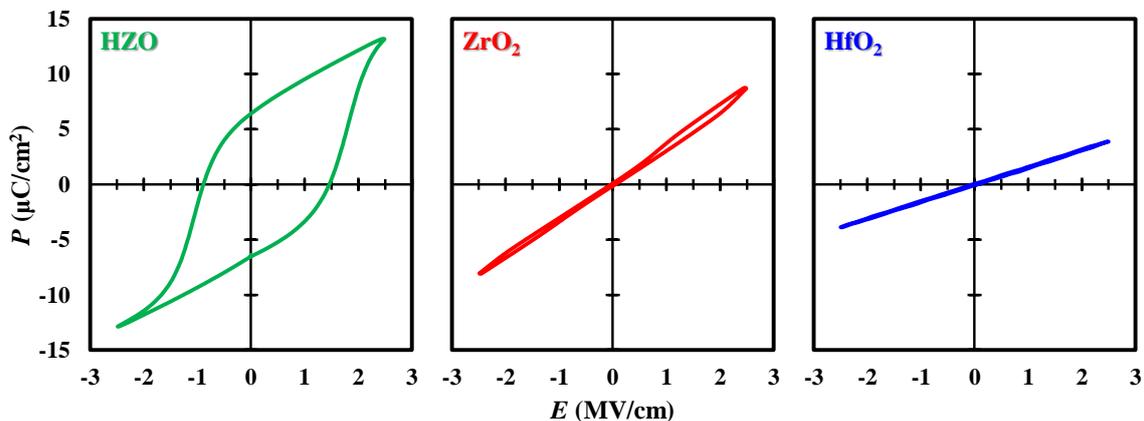


Fig. 6-6 PDA 処理(600°C)後の HZO、ZrO₂ 及び HfO₂ 単層膜の P - E 特性

6.4 HZO/High- k 積層膜の物理及び電気特性評価

6.4.1 HZO/High- k 積層膜の結晶構造

Fig. 6-7 に、600°C で PDA 処理した HZO 単層、HZO/ZO 及び HZO/HO 積層膜の GI-XRD パターンを示す。ここで、HZO 単層膜の膜厚は 10 及び 20 nm とした。また、HZO/ZO 及び HZO/HO 積層膜の HZO、ZrO₂ 及び HfO₂ 膜の膜厚は各々 10 nm に統一した。Fig. 6-5 に示したように、膜厚 10 nm の HZO 単層膜は M、O、T 及び C 相を含む多結晶構造を形成していることが分かった。一方、HZO 膜厚が 20 nm に増加すると、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に存在する M 相に起因する結晶ピーク強度が大幅に増加した。これは一般に報告されているように、HZO 膜の膜厚の増加に伴い HZO 粒の結晶粒径が増大し、結果として M 相の生成が促進されたためであると考えられる。[1-5] HZO/HO 積層膜の場合、膜厚が 10 及び 20 nm の HZO 単層膜の場合と比べて M 相に起因する非常に強い結晶ピーク

を示した。これは、HZO 膜が M 相が支配的に形成されやすい HfO_2 膜と積層されていることに加えて、HZO 膜は熱処理で HfO_2 膜に形成された安定相である M 相の影響を受けて M 相の生成が進んだと考えられる。一方、HZO/ZO 積層膜の場合、O/T/C 相に由来する明瞭な結晶ピークを確認した。従って、安定相である M 相の生成が抑制され、強誘電相を含む O/T/C 相が支配的な結晶構造を形成していることが分かった。第 4 章で述べたように、成長温度 300°C の ALD 法で成膜した ZrO_2 及び HZO 膜は、各々 O/T/C 相を有する多結晶及びアモルファスライクな構造を形成する。[6, 7] 従って、HZO 膜は結晶化した ZrO_2 膜と積層して熱処理したことで、 ZrO_2 膜を核生成層として HZO 膜の O/T/C 相の生成が促進されたと考えられる。[6, 7] 以上の結果より、HZO/HO 積層膜は M 相が支配的な結晶構造を形成したのに対し、 ZrO_2 と HZO 膜を積層した HZO/ZO 積層膜は同じ膜厚を有する膜厚 20 nm の HZO 単層膜の場合と比べて膜厚増加に伴う M 相の生成を抑制しつつ O/T/C 相が支配的な結晶構造を実現できた。

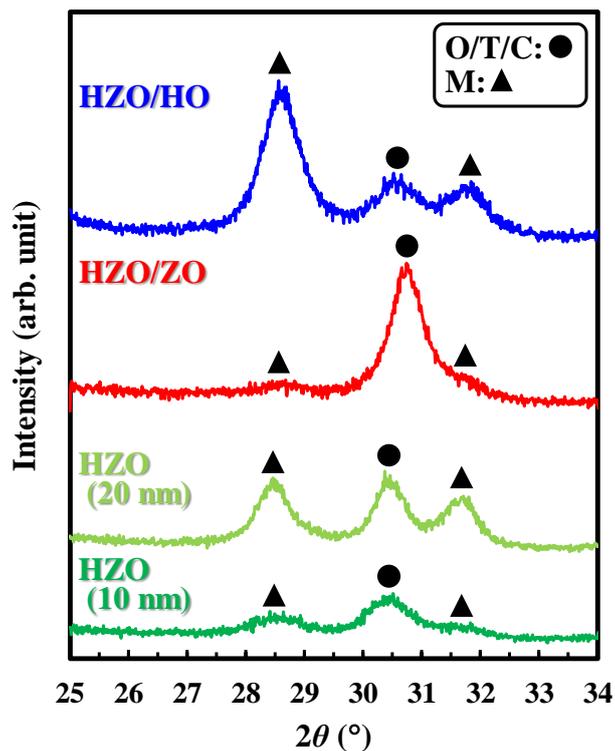


Fig. 6-7 PDA 処理(600°C)後の HZO 単層、HZO/ZO 及び HZO/HO 積層膜の GI-XRD パターン

6.4.2 HZO/High-*k* 積層膜のリーク電流特性

Fig. 6-8 に、600°C で PDA 処理した HZO 単層、HZO/ZO 及び HZO/HO 積層膜の J - V 特性を示す。ここで、 V_{bd} 値は J - V 特性において J 値が 10^1 A/cm² のときの V 値として定義した。HZO 単層膜の膜厚は 10 及び 20 nm とした。また、HZO/ZO 及び HZO/HO 積層膜の HZO、ZrO₂ 及び HfO₂ 膜の膜厚は各々 10 nm に統一した。膜厚 10 nm の HZO 単層膜の V_{bd} 値は 3.6 V ($E = 3.6$ MV/cm) を示し、一般に報告されている HZO 膜の絶縁破壊電界 ($E_{bd} = 3\sim 4$ MV/cm) と同等の値を示した。[8] HZO 単層膜は膜厚を 10 から 20 nm に増加させると V_{bd} が増加し、5.1 V を示した。HZO/ZO 及び HZO/HO 積層膜の V_{bd} 値は各々 5.9 及び 5.2 V であり、全体膜厚が同じ膜厚 20 nm の HZO 単層膜と同等の V_{bd} 値を示した。以上より、強誘電性評価をする際の最大電界は 2.5 MV/cm とした。

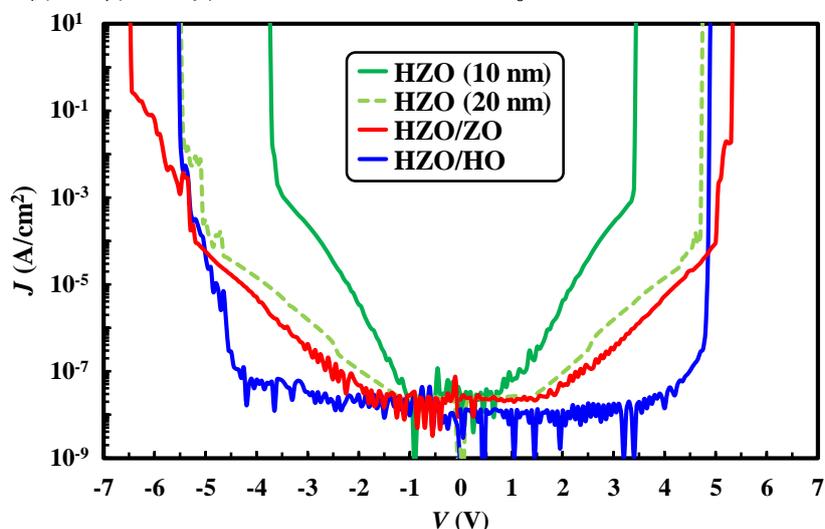


Fig. 6-8 PDA 処理(600°C)後の HZO 単層、HZO/ZO 及び HZO/HO 積層膜の J - V 特性

6.4.3 HZO/High-*k* 積層膜の強誘電性

Fig. 6-9 に、印加電界 ± 2.5 MV/cm における HZO 単層、HZO/ZO 及び HZO/HO 積層膜の P - E 特性を示す。ここで、 P - E 特性は 10^4 回の分極反転後に測定した結果を示す。また、PDA 温度は 600°C とした。HZO 単層膜の膜厚は 10 及び 20 nm とした。また、HZO/ZO 及び HZO/HO 積層膜の HZO、ZrO₂ 及び HfO₂ 膜の膜厚は各々 10 nm に統一した。膜厚が 10 及び 20 nm の HZO 単層膜は明瞭なヒステリシスループを示し、抗電界 E_c 値は共に約 1.2 MV/cm を示した。一方、膜厚 20 nm の HZO 単層膜の $2P_r$ 値は $10 \mu\text{C}/\text{cm}^2$ であり、HZO 膜厚が 10 nm の場合 ($13 \mu\text{C}/\text{cm}^2$) と比べて小さな値を示した。これは、Fig. 6-7 に示した GI-XRD パターンより、HZO 膜厚の増加に伴い HZO 膜中で常誘電相である M 相の割合が増加したためであると考えられる。HZO/HO 積層膜の場合、膜厚 10 nm の HZO 膜を積層したにも関わらず常誘電性ライクな特性を示し、 $2P_r$ 値 ($0.5 \mu\text{C}/\text{cm}^2$) は非常に小

さかった。これは、Fig. 6-7 に示した GI-XRD パターンより、HZO/HO 積層膜は常誘電相である M 相が主に形成していたためであると考えられる。一方、HZO/ZO 積層膜は ZrO₂ 膜の反強誘電性の影響を受けることなく良好なヒステリシス特性を示した。また、HZO/ZO 積層膜の $2P_r$ 値は膜厚 10 nm の HZO 単層膜と同等の $13 \mu\text{C}/\text{cm}^2$ を示し、全体膜厚が同じ膜厚 20 nm の HZO 膜($10 \mu\text{C}/\text{cm}^2$)の場合と比べて約 1.3 倍大きな値を示した。さらに、HZO/ZO 積層膜の E_c 値は $0.8 \text{ MV}/\text{cm}$ であり、HZO 単層膜の場合($1.3 \text{ MV}/\text{cm}$)と比べて小さな値を示した。HZO/ZO 積層膜の大きな $2P_r$ 値は、Fig. 6-7 に示した GI-XRD パターンより、熱処理時の ZrO₂ 膜の核生成層としての役割により促進された O/T/C 相の生成に起因すると考えられる。以上の結果より、HZO/ZO 積層膜は HZO 単層膜及び HZO/HO 積層膜の場合と比べて良好な $2P_r$ 及び E_c 値を示すことが分かった。

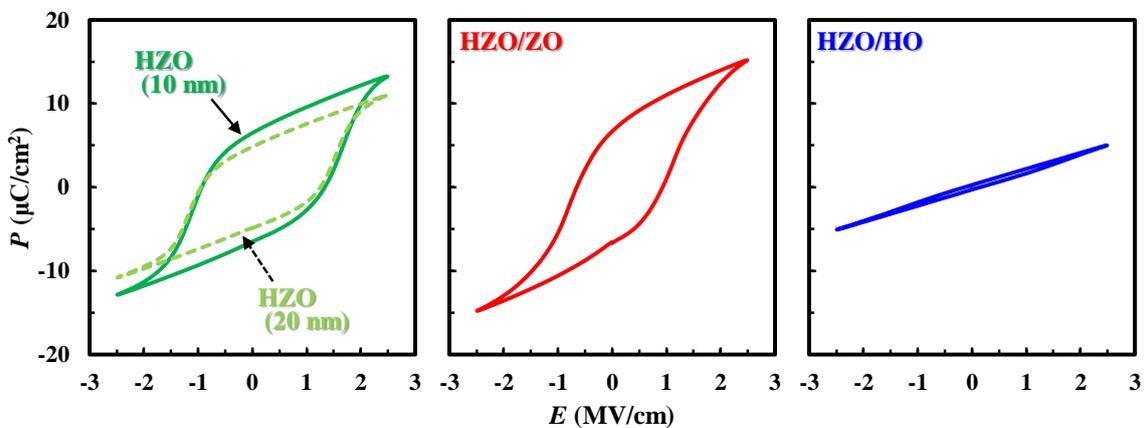


Fig. 6-9 PDA 処理(600°C)後の HZO、ZrO₂ 及び HfO₂ 単層膜の P-E 特性

6.4.4 HZO/High-k 積層膜のスイッチング特性

HZO 単層、HZO/ZO 及び HZO/HO 積層膜の強誘電性を詳細に調べるために、パルス測定法を用いてスイッチング特性を評価した。[1, 2, 9] Fig. 6-10 に示すように、今回用いたパルス測定法では、パルス幅及び立ち上がり/立ち下り幅が各々 5 及び $0.6 \mu\text{s}$ の 4 つの台形波電圧パルスで構成されている。ここで、印加電界は $\pm 3 \text{ MV}/\text{cm}$ とした。また、書き込みと読み込みパルス間の遅延時間は $10 \mu\text{s}$ とした。

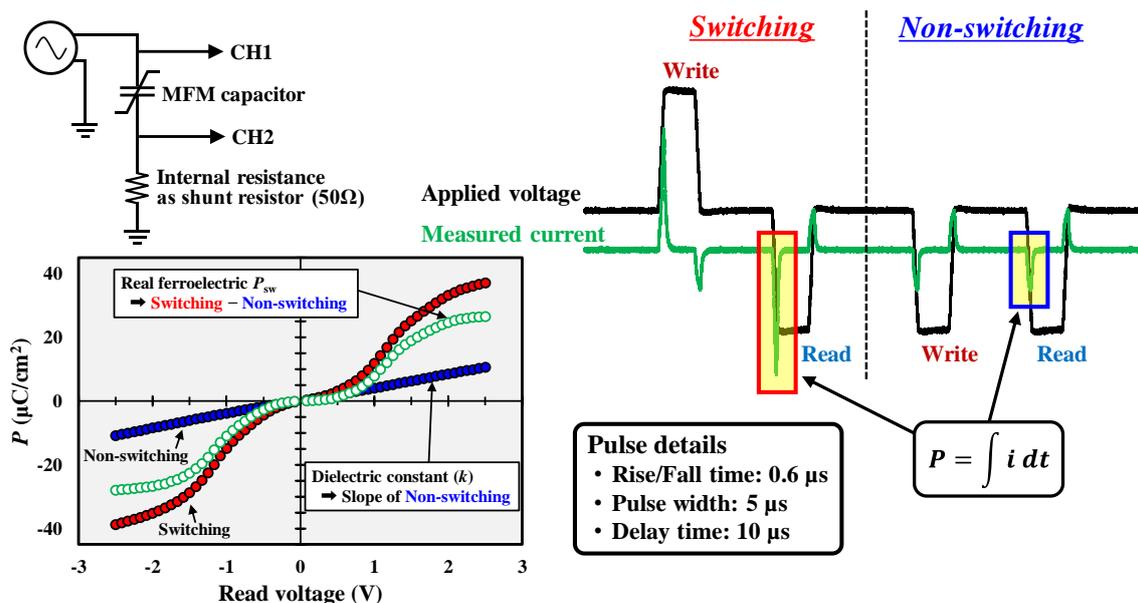


Fig. 6-10 HZO 単層、HZO/ZO 及び HZO/HO 積層膜のパルス測定法を用いたスイッチング特性評価

Fig. 6-11 に、パルス測定結果より得られた第 2 パルス印加時に流れた電流を積分した値(Read [Switching])と第 4 パルス印加時に流れた電流を積分した値(Read [Non-switching])の差分を取って求めた真の強誘電性成分である P_{sw} 値を示す。また、常誘電性成分の応答値である第 4 パルス印加時に流れた電流を積分した値(Read [Non-switching])を Fig. 6-12 に示す。ここで、HZO 膜の k 値は常誘電性成分の応答値(Read [Non-switching])の傾きより求めることができる。これら、パルス測定は ± 3 MV/cm の分極反転を 10^4 回印加した wake-up 後に実施した。Fig. 6-11 に示すパルス測定結果より得られた P_{sw} 特性より、HZO 単層膜は E_c である約 ± 1 MV/cm 付近で P_{sw} 値が急激に変化し、印加電界が $\pm 2.0 \sim 2.5$ MV/cm の間で飽和する傾向を示した。HZO/HO 積層膜の場合、読み込み電界に対して P_{sw} 値の変化量が無視できるほど小さいことより、常誘電体ライクな特性を示していることが分かる。一方、HZO/ZO 積層膜は約 ± 0.5 MV/cm 付近で P_{sw} 値が大きく変化したことより、HZO 単層膜と比べて小さな E_c を示していることが分かる。 ± 2.5 MV/cm における飽和した P_{sw} 値を比較すると、HZO/HO 積層膜の P_{sw} 値は $0.5 \mu\text{C}/\text{cm}^2$ であったのに対して、HZO 単層膜及び HZO/ZO 積層膜の場合は各々 11 及び $12 \mu\text{C}/\text{cm}^2$ と高い P_{sw} 値を示した。これらパルス測定法より求めた P_{sw} 値は P - E 特性より得られた $2P_r$ 値と同等の値を示した。Fig. 6-12 に示した常誘電性成分の応答(Read [Non-switching])より、全てのキャパシタにおいて分極値 P と読み込み電界 E が直線関係を満足していることが分かる。これら常誘電性成分に由来する P_{sw} 特性の傾きより求めた HZO 単層膜の k 値は 29 であった。HZO/HO 積層膜の場合、HZO 単層膜の場合と比べて小さな k 値(20)を示した。一方、HZO/ZO

積層膜は最大の k 値(42)を示した。これらの k 値の違いは、Clausius-Mossotti の関係より O/T/C 相の k 値が M 相と比べて大きいことに起因すると考えられる。[10-12] 以上より、HZO/ZO 積層膜は HZO 単層膜及び HZO/HO 積層膜と比べて優れた強誘電性及び高い k 値を有することが分かった。

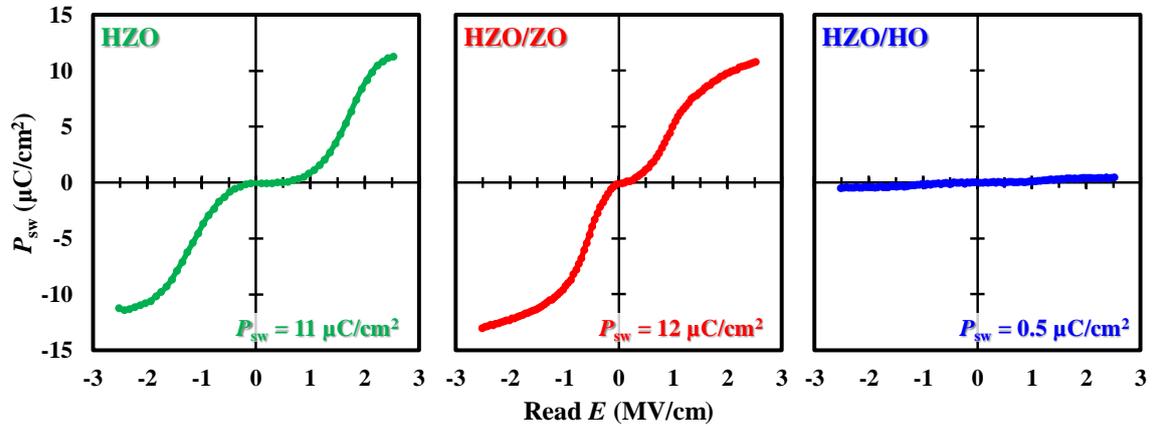


Fig. 6-11 PDA 処理前後の HZO 単層、HZO/ZO 及び HZO/HO 積層膜の P_{sw} (Read [Switching] – Read [Non-switching])特性

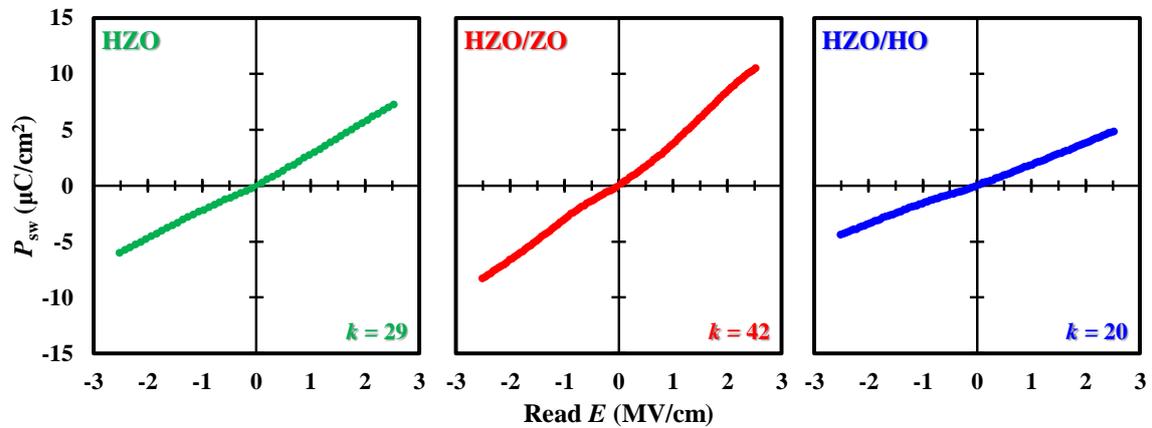


Fig. 6-12 PDA 処理前後の HZO 単層、HZO/ZO 及び HZO/HO 積層膜の常誘電性成分(Read [Non-switching])の応答

6.4.5 HZO/High-*k* 積層膜の疲労特性

Fig. 6-13 に、600°C で PDA 処理した HZO 単層、HZO/ZO 及び HZO/HO 積層膜の分極反転に伴う $2P_r$ 値の振る舞いを示す。ここで、 $2P_r$ 値は印加電界 ± 2.5 MV/cm の三角波パルスを用いた PUND 法により求めた。HZO/HO 積層膜の場合、分極反転回数が 10^6 回後まで $1 \mu\text{C}/\text{cm}^2$ 以下の小さな $2P_r$ 値を維持した。HZO 単層膜及び HZO/ZO 積層膜は共に分極反転回数が 10^4 回程度まで $2P_r$ 値が上昇する wake-up 特性を示した。また、HZO/ZO 積層膜の 10^4 回後の $2P_r$ 値は初期値に比べて約 30% 高い値を示したのに対して、HZO 単層膜は変動率が約 20% 程度の小さな wake-up 特性となった。一般に、wake-up 効果が生じる理由として、強誘電体膜中の結晶粒界及び TiN/HZO 界面に形成された酸素欠損等の欠陥にピン止めされていた分極ドメインが、分極反転によって酸素欠損が拡散することで、これらピン止め効果が抑制されたことに起因すると考えられている。これは、HZO 単層及び HZO/ZO 積層膜のどちらの場合も共通して生じていると考えられる。また、分極反転によって強誘電相ではない T 相が強誘電相である O 相へ相転換することが wake-up が生じる原因の一つであると考えられている。[13-17] 分極反転が 10^0 回の初期の $P-E$ 特性より、HZO 単層膜は明瞭なヒステリシス特性を示したのに対し、HZO/ZO 積層膜は反強誘電体ライクなヒステリシス特性を示した。ZrO₂ 膜は一般に熱処理することで反強誘電相である T 相を形成しやすいのに対して、熱処理条件の最適化や分極反転を繰り返すことで O 相を形成し、HZO 膜と同等に強誘電性を示すことが報告されている。[18, 19] 従って、HZO/ZO 積層膜の場合、分極反転回数を 10^4 回まで増加させることで反強誘電体ライクなヒステリシス特性から強誘電体由来する明瞭なヒステリシス特性を示したことより、分極反転を繰り返したことで、ZrO₂ 膜中の T 相が強誘電相である O 相に相転換し、結果として大きな wake-up 特性に繋がったと考えられる。続いて、wake-up 後、HZO 単層膜では分極反転回数の増加に伴い $2P_r$ 値が大きく減少し、分極反転回数が 10^6 回後の $2P_r$ 値は 10^4 回後のピーク値と比べて約 40% 程度減少したのに対して、HZO/ZO 積層膜は HZO 単層膜と比べて強誘電性の劣化が抑えられており、 10^4 回後の $2P_r$ 値から 10^6 回後の値の減少率は約 20% 程度であった。この分極反転に伴う強誘電性の劣化は、分極反転によって強誘電体膜が劣化し、強誘電体膜中や結晶粒界、TiN/HZO 界面に酸素欠損等の欠陥が増えることによって分極ドメインがピン止めされることが原因であると考えられている。[16, 17, 20] 従って、第 4 章でも述べたように、HZO/ZO 積層膜は熱処理中に ZrO₂ 膜を核生成層として HZO 結晶粒のエピタキシャルライクな結晶成長が進んだことで結晶粒径が増大し、粒界の形成が抑えられてバルクライクな安定した強誘電性が得られたと考えられる。また、TE-TiN と HZO 界面に ZrO₂ 膜を挿入したことで、TiN/HZO 界面に生じる欠陥の影響を抑えられ、結果として分極反転回数の増加に伴う $2P_r$ 値の減少を抑制できたと考えられる。以上の結果

より、HZO/ZO 積層構造を形成することで、HZO 単層膜の場合と比べて分極反転回数の増加に伴う劣化を抑えて安定した強誘電性を維持できることが分かった。

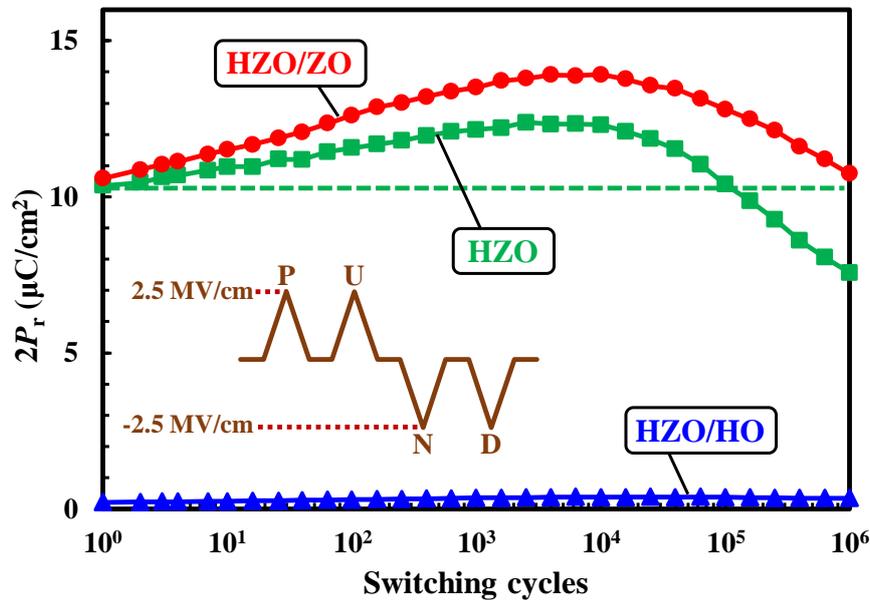


Fig. 6-13 PDA 処理(600°C)後の HZO 単層、HZO/ZO 及び HZO/HO 積層膜の分極反転に伴う $2P_r$ 値の挙動

6.5 第 6 章のまとめ

本章では、HZO/ZO 及び HZO/HO 積層膜を用いた MFM キャパシタを作製して、反強誘電体 ZrO_2 及び常誘電体 HfO_2 膜が HZO 膜の結晶性及び強誘電性に及ぼす影響について調べた。Table 1 に HZO 単層、HZO/ZO 及び HZO/HO 積層膜の各種電気特性を比較した表を示す。まず、膜厚 10 nm の HZO 単層膜の V_{bd} 値は一般に報告されている値と同等の 3.6 V であったのに対し、各々膜厚 10 nm の ZrO_2 及び HfO_2 膜を積層した HZO/ZO 及び HZO/HO 積層膜の V_{bd} 値は各々 5.9 及び 5.2 V と高い値を示した。HZO 単層膜は O/T/C 及び M 相を有する多結晶構造を形成しており、 $2P_r$ 及び P_{sw} 値は各々 12 及び 11 $\mu C/cm^2$ であった。HZO/HO 積層膜は積層した HfO_2 膜の影響を受けて安定相である M 相が支配的な結晶構造を形成しており、常誘電体ライクな特性を示した。一方、HZO/ZO 積層膜は積層した ZrO_2 膜により強誘電相を含む O/T/C 相の形成が促進され、結果として良好な $2P_r$ 及び P_{sw} 値(各々 13 及び 12 $\mu C/cm^2$)を有するヒステリシス特性を示した。また、積層した膜によって HZO 膜の結晶構造が変化したことで、積層膜の k 値は HZO/HO (20) < HZO (29) < HZO/ZO (42) の順に大きな値を示した。HZO/HO 積層膜は分極反転を繰り返しても 1 $\mu C/cm^2$ 以下の小さな $2P_r$ 値を維持した。

HZO/ZO 積層膜は、分極反転の繰り返しにより積層膜全体の特性が反強誘電体ライクから明瞭な強誘電性に変化したことで、HZO 単層膜の場合と比べて大きな wake-up 特性を示したが、HZO 単層膜の場合と比べて分極反転回数の増加に伴う $2P_r$ 値の減少を抑えた良好な疲労特性を示した。以上より、HZO/ZO 積層膜を用いることで高耐圧且つ良好な強誘電性を有する強誘電体膜を実現できる可能性が示唆された。

Table 1. HZO 単層、HZO/ZO 及び HZO/HO 積層膜の各種電気特性の比較表

	HZO/ZO	HZO	HZO/HO
$2P_r$ (P-E)	13 $\mu\text{C}/\text{cm}^2$	12 $\mu\text{C}/\text{cm}^2$	0.5 $\mu\text{C}/\text{cm}^2$
E_c (P-E)	0.8 MV/cm	1.2 MV/cm	—
P_{sw} (Pulse write/read result)	12 $\mu\text{C}/\text{cm}^2$	11 $\mu\text{C}/\text{cm}^2$	0.5 $\mu\text{C}/\text{cm}^2$
k (Pulse write/read result)	42	29	20
V_{bd}	5.9 V	3.6 V	5.2 V
Endurance	Excellent	Good	Poor

第 6 章の参考文献

- [1] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [2] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).
- [3] A. Chernikova, M. Kozodaev, A. Markeev, Y. Matveev, D. Negrov, and O. Orlov, *Microelectron. Eng.* 147, 15 (2015).
- [4] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [5] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 102, 242905 (2013).
- [6] T. Onaya, T. Nabatame, N. Sawamoto, A. Ohi, N. Ikeda, T. Chikyow, and A. Ogura, *Appl. Phys. Express* 10, 081501 (2017).
- [7] T. Onaya, T. Nabatame, N. Sawamoto, A. Ohi, N. Ikeda, T. Nagata, and A. Ogura, *APL Mater.* 7, 061107 (2019).
- [8] S. Migita, H. Ota, H. Yamada, K. Shibuya, Akihito Sawa, and A. Toriumi, *Jpn. J. Appl. Phys.* 57, 04FB01 (2018).
- [9] S. Mueller, S. R. Summerfelt, J. Müller, U. Schroeder, and T. Mikolajick, *IEEE Electron Device Lett.* 33(9), 1300 (2012).
- [10] T. Onaya, T. Nabatame, T. Sawada, K. Kurishima, N. Sawamoto, A. Ohi, T. Chikyow, and A. Ogura, *Thin Solid Films* 655, 48 (2018).
- [11] A. Toriumi, *ECS Trans.* 80(1), 29 (2017).
- [12] S. Migita, Y. Watanabe, H. Ota, T. Nabatame, and A. Toriumi, *ECS Trans.* 19(2), 563 (2009).
- [13] M. Pešić, F. P. G. Fengler, L. Larcher, A. Padovani, T. Schenk, E. D. Grimley, X. Sang, J. M. LeBeau, S. Slesazeck, U. Schroeder, and T. Mikolajick, *Adv. Funct. Mater.* 26, 4601 (2016).
- [14] D. R. Islamov, V. A. Gritsenko, T. V. Perevalov, V. A. Pustovarov, O. M. Orlov, A. G. Chernikova, A. M. Markeev, S. Slesazeck, U. Schroeder, T. Mikolajick, and G. Y. Krasnikov, *Acta Mater.* 166, 47 (2019).
- [15] S. Starschich, S. Menzel, and U. Böttger, *Appl. Phys. Lett.* 108, 032903 (2016).
- [16] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [17] M. Hoffmann, U. Schroeder, T. Schenk, T. Shimizu, H. Funakubo, O. Sakata, D. Pohl, M. Drescher, C. Adelman, R. Materlik, A. Kersch, and T. Mikolajick, *J. Appl. Phys.* 118, 072006 (2015).

- [18] S. Shibayama, J. Nagano, M. Sakashita, and O. Nakatsuka, *Jpn. J. Appl. Phys.* 59, SMMA04 (2020).
- [19] T.-Y. Hsu, C.-L. Kuo, B.-T. Lin, J. Shieh, and M.-J. Chen, *Smart Mater. Struct.* 28, 084005 (2019).
- [20] S. S. Fields, S. W. Smith, P. J. Ryan, S. T. Jaszewski, I. A. Brummel, A. Salanova, G. Esteves, S. L. Wolfley, M. D. Henry, P. S. Davids, and J. F. Ihlefeld, *ACS Appl. Mater. Interfaces* 12, 26577 (2020).

第7章 強誘電体 HZO/ZrO₂ 積層膜による信頼性の改善

7.1 はじめに

HZO 膜を利用した電子デバイスのマニファクチャリングを考慮すると、厚膜になる保 d プロセスマージンが大きくなる利点がある。そこで本章では、第6章で有用性を確認した HZO 膜と ZrO₂ 膜を積層した HZO/ZrO₂ 膜を用いた TiN/HZO/ZrO₂/TiN MFM キャパシタを作製して、強誘電体膜の全体膜厚が 20 nm 以上の領域での結晶構造、強誘電性及びリーク電流(J)特性について調べた。

7.2 実験条件

TiN/HZO/TiN 及び TiN/HZO/ZrO₂/TiN キャパシタの概略図を各々 Fig. 7-1 (a) 及び(b)に示す。キャパシタは p-Si/SiO₂ 基板上へ BE-TiN、強誘電体 HZO 膜、ZrO₂ 膜及び TE-TiN の順に積層した多層構造で構成されている。

TiN/HZO/ZrO₂/TiN キャパシタの作製フローを Fig. 7-2 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ強誘電体膜である HZO 膜を(Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1)カクテル原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により成膜した。ここで、HZO 膜厚は ALD サイクル数を変えることで 5~30 nm の範囲で調整した。また、今回作製した HZO 膜の Hf:Zr の割合は、EDS 及び XPS 測定の結果より 0.43:0.57 であった。続いて、ZrO₂ 膜を(C₅H₅)Zr[N(CH₃)₂]₃ 原料と H₂O ガスを用いた成膜温度 300°C の ALD 法により成膜した。ここで、ZrO₂ 膜厚は ALD サイクル数を変えることで 10~30 nm の範囲で調整した。HZO/ZrO₂ 多層膜を形成した後、600°C で 1 分間、N₂ 雰囲気中において PDA 処理した。最後に、ステンシルマスクを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。ここで、電極サイズは $1.5 \times 10^{-4} \text{ cm}^2$ である。

HZO 単層及び HZO/ZrO₂ 積層膜を用いたキャパシタの総称を各々 HZO 及び HZO/ZrO₂ と表記する。また、HZO 単層、ZrO₂ 単層及び HZO/ZrO₂ 積層膜を用いたキャパシタは、酸化膜の種類の上に膜厚を併記した HZ#、Z#及び HZ#Z#と表記する。例えば、HZO 単層膜で膜厚が 10 nm の場合は HZ10、HZO/ZrO₂ 積層膜で、膜厚が各々 20 及び 10 nm の場合は HZ20Z10 と表記する。

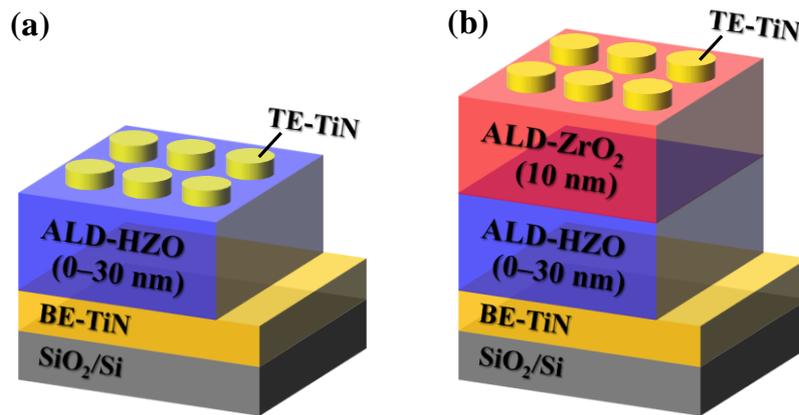


Fig. 7-1 (a) TiN/HZO/TiN 及び(b) TiN/HZO/ZrO₂/TiN キャパシタの概略図

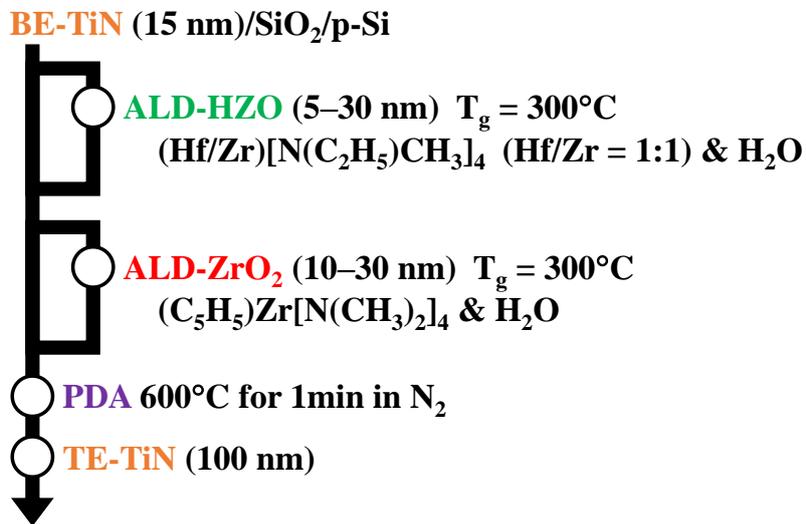


Fig. 7-2 TiN/HZO/ZrO₂/TiN MFM キャパシタの作製フロー

HZO 及び ZrO₂ 膜の膜厚は分光エリプソメーターを用いて測定した。TiN/HZO/TiN 及び TiN/HZO/ZrO₂/TiN キャパシタの C - V 特性は Agilent B1500A 用いて評価した。また、 P - V 及び I - V 特性は Keithley 4200-SCS を用いて評価した。HZO 単層及び HZO/ZrO₂ 積層膜の k 値は、周波数 100 kHz で ± 1 MV/cm の電界を印加した C - E 特性より求めた。HZO 単層及び HZO/ZrO₂ 積層膜の結晶性は XRD 測定及び TEM 観察により評価した。また、HZO 単層及び HZO/ZrO₂ 積層膜の元素及び組成分析は EDS により評価した。

7.3 HZO/ZrO₂ 積層膜による強誘電体厚膜の結晶構造

Fig. 7-3 に、600°C で PDA 処理した(a) TiN/HZO (10 nm)/TiN (HZ10)及び(b) TiN/HZO (10 nm)/ZrO₂ (10 nm)/TiN (HZ10Z10)の断面 TEM 像を示す。HZO 単層膜の HZ10 の場合、HZO 膜中に粒径が膜厚程度の約 10 nm の結晶粒がランダムに形成されていることより、既に第 5 章で説明したように、HZO 膜は異種界面に関係なく結晶が自由成長していると考えられる。一方、HZO/ZrO₂ 積層膜の HZ10Z10 の場合、HZO 膜と ZrO₂ 膜の格子縞が連続して繋がっていることを確認した。HZO 膜は成膜温度 300°C の ALD 法の As-grown でアモルファスライクな構造を有するのに対し、ZrO₂ 膜は成膜温度 300°C の ALD 法の As-grown で O/T/C 相を有する多結晶構造を形成する。従って、第 4 章で述べたように、HZO 膜は PDA 処理で同等の格子定数を有する ZrO₂ 結晶を核として部分的にエピタキシャル成長した結晶粒を形成していることが分かった。また、BE-TiN と HZO 膜間に結晶粒界が形成されていることより、HZO 膜は結晶化過程に BE-TiN から受ける影響は小さく、主に ZrO₂ 膜の影響を受けて結晶化していると考えられる。結果として、HZ10Z10 の粒径は 10–20 nm と HZ10 よりも約 2 倍程度大きいことが分かった。また、一般に HZO 膜は膜厚の増加と共に結晶粒径が大きくなることより、HZO/ZrO₂ 積層膜は HZO 単層膜の場合と比べて大きな結晶粒径を維持しつつ、全体膜厚の増加に伴って HZO 単層及び HZO/ZrO₂ 積層膜共に粒径が増大すると考えられる。

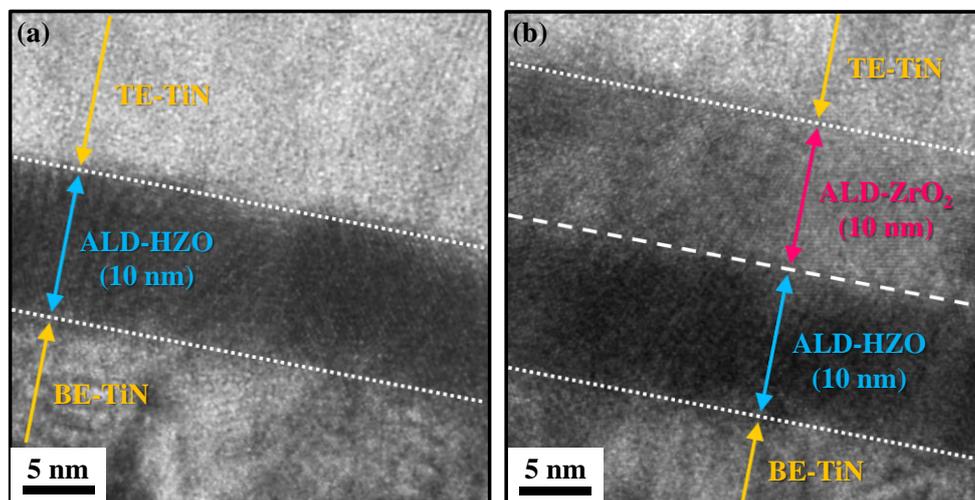


Fig. 7-3 (a) TiN/HZO (10 nm)/TiN (HZ10)及び
(b) TiN/HZO (10 nm)/ZrO₂ (10 nm)/TiN (HZ10Z10)の断面 TEM 像

Fig. 7-4 に、600°C で PDA 処理した TiN/HZO (10 nm)/ZrO₂ (10 nm)/TiN (HZ10Z10) の(a) 断面 TEM 暗視野像及び(b) EDS による Hf、Zr、O、Ti 及び N の元素マッピング像を示す。HZO 及び ZrO₂ 膜間で Hf 及び Zr 原子の顕著な拡散は認められないことより、TE-及び BE-TiN 電極間に HZO 及び ZrO₂ 膜が均質に形成されていることを確認した。従って、PDA 処理後においても、HZO 及び ZrO₂ 膜は急峻な界面を維持していることが分かった。

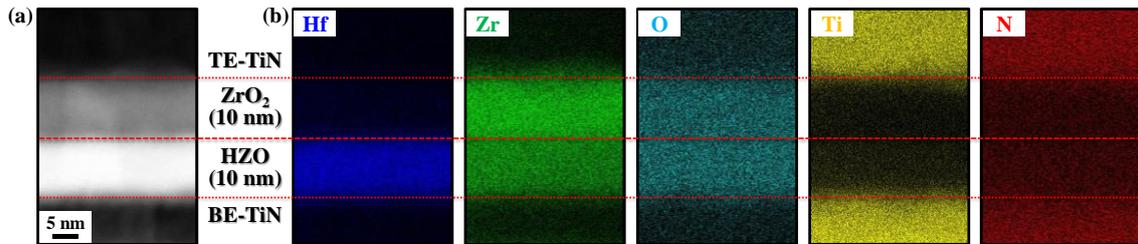


Fig. 7-4 TiN/HZO (10 nm)/ZrO₂ (10 nm)/TiN (HZ10Z10)の(a) 断面 TEM 暗視野像及び(b) EDS による Hf、Zr、O、Ti 及び N の元素マッピング像

Fig. 7-5 に、600°C で PDA 処理した(a) HZO 単層及び(b) HZO/ZrO₂ 積層膜の GI-XRD パターン及び(c) 強誘電体膜に占める直方晶(O)、正方晶(T)及び立方晶(C)相の相対比 $r_{O/T/C}$ を示す。ここで、HZO 膜厚は 5~30 nm の間で調整したのに対し、ZrO₂ 膜厚は 10 nm に統一した。強誘電体膜に占める O/T/C 相の相対比 $r_{O/T/C}$ は Fig. 7-5 (a)及び(b)において、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に存在する単斜晶(M)相に起因する結晶ピークを各々 $I_{M(-111)}$ 及び $I_{M(111)}$ 、 $2\theta = 30.5^\circ$ 付近に存在する O/T/C 相に起因する結晶ピークを $I_{O(111)/T(101)/C(111)}$ として、(7-1)式より算出した。

$$r_{O/T/C} = \frac{I_{O(111)/T(101)/C(111)}}{I_{M(-111)} + I_{O(111)/T(101)/C(111)} + I_{M(111)}} \dots\dots\dots (7-1)$$

Fig. 7-5 (a)より、HZO 単層膜は M、O、T 及び C 相を含む多結晶構造を形成しており、HZO 膜厚が 10 nm の HZ10 のとき最大の $r_{O/T/C}$ 値である 54%を示した。一方、HZO 膜厚の増加と共に M 相に由来する結晶ピーク強度が増加したことより、結果として $r_{O/T/C}$ 値が直線的に減少していることが分かる。これは一般に報告されているように、HZO 膜厚の増加に伴い HZO 結晶粒径が増大し、結果として安定な M 相の生成が促されたためであると考えられる。[1-5] 一方、Fig. 7-5 (b)より、ZrO₂ 単層膜の Z10 は O/T/C 相に由来する結晶ピークのみ認められたことより、主に O/T/C 相が形成されていることが分かった。また、HZO/ZrO₂ 積層膜の場合、HZO 膜の膜厚が薄い領域では M 相の生成が抑えられつつ O/T/C 相が優先的に形成されており、HZO 膜厚が 5 nm の HZ5Z10 では $r_{O/T/C}$ 値が 100%に達することが分かった。これは積層した Z10 が O/T/C 相で形成されていることに加えて、第 4 章で述べたように ZrO₂ 膜が HZO 膜の O 相の生成を促進させる

核生成層として働いたためであると考えられる。[6, 7] 結果として、HZO/ZrO₂ 積層膜の O/T/C 相の相対比は HZO 単層膜の同じ膜厚の試料と比べて約 2 倍以上大きな値になることが分かった。しかしながら、HZO/ZrO₂ 積層膜においても HZO 単層膜の場合と同様に HZO 膜厚の増加に伴い M 相が増加する傾向を示した。HZO 単層膜の O/T/C 相に由来する結晶ピークは HZO 膜厚に関わらず $2\theta \approx 30.5^\circ$ と同じ 2θ 値であった。一方、HZO/ZrO₂ 積層膜の場合、HZO 膜厚の増加と共に O/T/C 相に由来する結晶ピークは低角度側へシフトした。これは、Fig. 7-5 (a) 及び (b) より、HZO 及び ZrO₂ 単層膜の O/T/C 相に由来する結晶ピークが各々 $2\theta \approx 30.5^\circ$ 及び 30.7° であることより、HZO 膜厚の増加と共に ZrO₂ の O/T/C 相の結晶ピーク位置から HZO の結晶ピーク位置へシフトしたと考えられる。また、O/T/C 相の中で O 相の結晶ピーク位置が一番低角度側に位置することより、HZO 膜厚の増加と共に HZO/ZrO₂ 積層膜の O 相の割合が増加したためであると考えられる。一方、HZO 単層及び HZO/ZrO₂ 積層膜共に M 相に由来する結晶ピークのシフトは認められなかったことより、M 相は主に ZrO₂ 膜中よりも HZO 膜中に形成されていると考えられる。以上の結果より、HZO 膜は ZrO₂ 膜と積層することで、ZrO₂ 膜無しの場合と比べて高い O/T/C 相の相対比を維持できることが分かった。

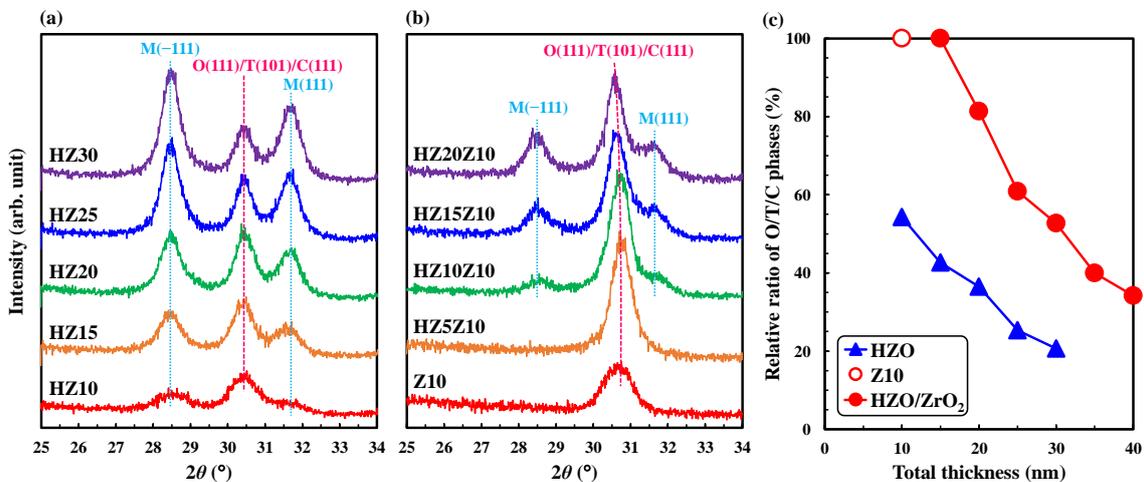


Fig. 7-5 PDA 処理(600°C)後の(a) HZO 単層及び(b) HZO/ZrO₂ 積層膜の GI-XRD パターン及び(c) 強誘電体膜に占める O/T/C 相の相対比 $r_{O/T/C}$

7.4 HZO/ZrO₂ 積層膜による強誘電体厚膜の電気特性評価

7.4.1 HZO 単層及び HZO/ZrO₂ 積層膜の k 値

Fig. 7-6 に、600°C で PDA 処理した HZO 単層及び HZO/ZrO₂ 積層膜の(a) C - E 特性及び(b) 強誘電体膜の全体膜厚と k 値の関係を示す。ここで、ZrO₂ 膜厚は 10 nm に統一した。HZO 単層膜の場合、 ± 2.5 MV/cm の電界を印加することで全てのキャパシタにおいて強誘電性に特徴的なバタフライ型のヒステリシスループが現れて、HZO 膜厚が 10 nm の HZ10 のときの k 値は 27 であった。一方、HZO 膜厚の増加に伴い k 値が大幅に減少する傾向を示した。Clausius-Mossotti の関係より O/T/C 相の k 値は M 相と比べて大きいこと及び Fig. 7-5 の XRD パターンより、これらの k 値の減少は HZO 膜厚増加に伴い $r_{O/T/C}$ 値が減少したためであると考えられる。[8-10] 一方、ZrO₂ 単層膜の Z10 の k 値は HZ10 と比べると約 1.3 倍大きな 36 を示したが、反強誘電性に特有なヒステリシスループを示した。また、HZ5Z10 も HZO 膜厚が 5 nm と薄いために同様に反強誘電性ライクな特性を示したが、HZO 膜厚を 10 nm 以上に増加させると強誘電性を示すことが分かった。HZO 単層膜の場合と同様に HZO 膜厚の増加に伴い HZO/ZrO₂ 積層膜で M 相が増加し、結果として k 値が減少する傾向を確認した。一方、ZrO₂ 膜を積層することによって高い $r_{O/T/C}$ 値を維持できたことで、全ての膜厚領域において HZO 単層膜と比べて大きな k 値が得られた。

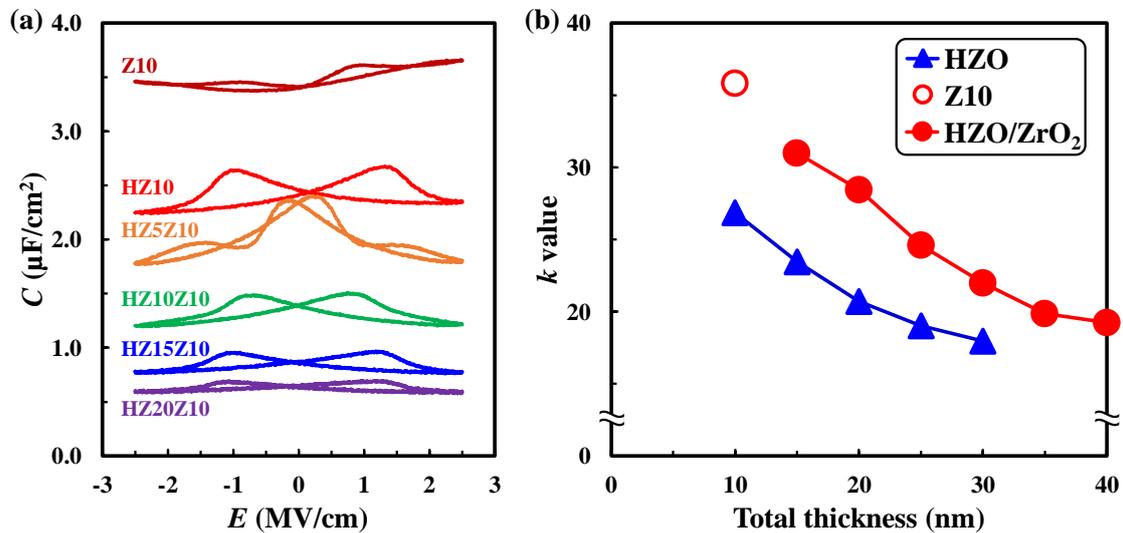


Fig. 7-6 PDA 処理(600°C)後の HZO 単層及び HZO/ZrO₂ 積層膜の (a) C - E 特性及び(b) 強誘電体膜の全体膜厚と k 値の関係

7.4.2 HZO 単層及び HZO/ZrO₂ 積層膜の強誘電性

Fig. 7-7 に、印加電界 ± 2.5 MV/cm における HZO 単層及び HZO/ZrO₂ 積層膜の (a) P - E 特性及び (b) ZrO₂ 膜厚と $2P_r$ 値の関係を示す。ここで、HZO 膜厚は 10 nm 一定として、ZrO₂ 膜厚を 10~30 nm の範囲で調整した。また、PDA 温度は 600°C とした。HZO 単層膜の HZ10 は明瞭なヒステリシスループを示し、 $2P_r$ 値は 10 $\mu\text{C}/\text{cm}^2$ であった。HZO/ZrO₂ 積層膜の場合、全てのキャパシタにおいて強誘電性と反強誘電性が混同したヒステリシス特性を示した。また、ZrO₂ 膜厚が 10 nm の HZ10Z10 のとき HZ10 と同等の $2P_r$ 値である 11 $\mu\text{C}/\text{cm}^2$ を示した。一方、ZrO₂ 膜厚が増加するに伴って $2P_r$ 値が急激に減少する傾向を示した。これは、HZO/ZrO₂ 積層膜で ZrO₂ 膜の割合が大きくなり、ZrO₂ の反強誘電性の影響が大きく表れたためであると考えられる。以上の結果より、HZO/ZrO₂ 積層膜の ZrO₂ 膜厚は 10 nm に決定した。

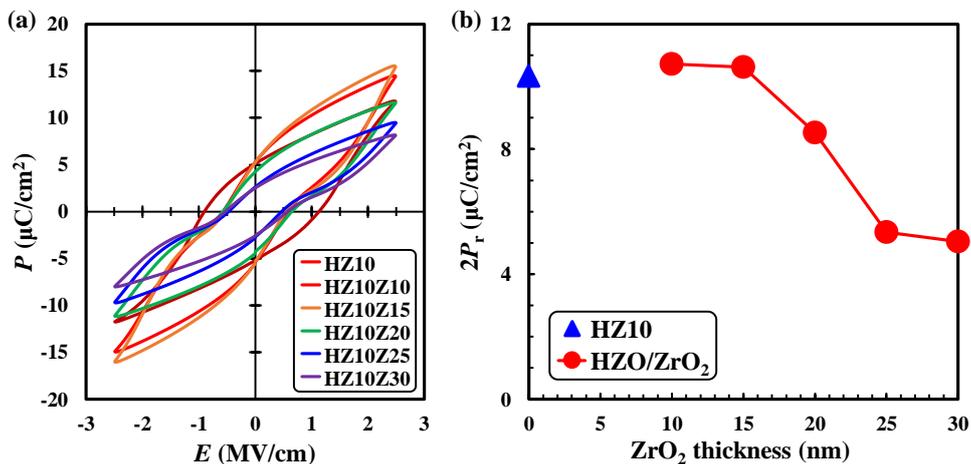


Fig. 7-7 PDA 処理(600°C)後の HZO 単層及び HZO/ZrO₂ 積層膜の (a) P - E 特性及び (b) ZrO₂ 膜厚と $2P_r$ 値の関係

Fig. 7-8 に、印加電界 ± 2.5 MV/cm における (a) HZO 単層及び (b) HZO/ZrO₂ 積層膜の P - E 特性及び (c) 強誘電体膜の全体膜厚と $2P_r$ 値の関係を示す。ここで、ZrO₂ 膜厚は 10 nm 一定として、HZO 膜厚を 5~30 nm の範囲で調整した。また、PDA 温度は 600°C とした。HZO 単層膜の場合、 ± 2.5 MV/cm の電界を印加することで全てのキャパシタにおいて明瞭なヒステリシスループを示し、HZO 膜厚が 10 nm の HZ10 のときの $2P_r$ 値は 10 $\mu\text{C}/\text{cm}^2$ であった。一方、 k 値と同様に HZO 膜厚の増加に伴い $2P_r$ 値が大幅に減少する傾向を示した。これは、HZO 膜厚増加に伴う $r_{0/\text{TC}}$ 値の減少に起因すると考えられる。ZrO₂ 単層膜の Z10 は反強誘電性に特有なダブルピーク型のヒステリシスループを示した。また、HZ5Z10 及び HZ10Z10 は HZO 膜厚が 5 及び 10 nm と薄いため強誘電性及び反強誘電性が

混同したヒステリシス特性を示し、結果として小さな $2P_r$ 値に繋がったが、HZO 膜厚を 15 nm 以上に増加させると明瞭な強誘電性を示すことが分かった。HZO 膜厚が 15 nm の HZ15Z10 は全体膜厚が 25 nm と厚膜であるにもかかわらず、最大の $2P_r$ 値である $14 \mu\text{C}/\text{cm}^2$ を示した。また、HZ15Z10 は同じ全体膜厚を有する HZO 単層膜の HZ25 ($5.5 \mu\text{C}/\text{cm}^2$) と比べて約 2.5 倍大きな $2P_r$ 値を示していることが分かった。HZO/ZrO₂ 積層膜は HZO 単層膜の場合と同様に HZO 膜厚の増加に伴い $2P_r$ 値が減少する傾向を示したが、特に強誘電体膜の全体膜厚が 20~30 nm の領域において HZO 単層膜の場合と比べて大きな $2P_r$ 値を実現できることが分かった。

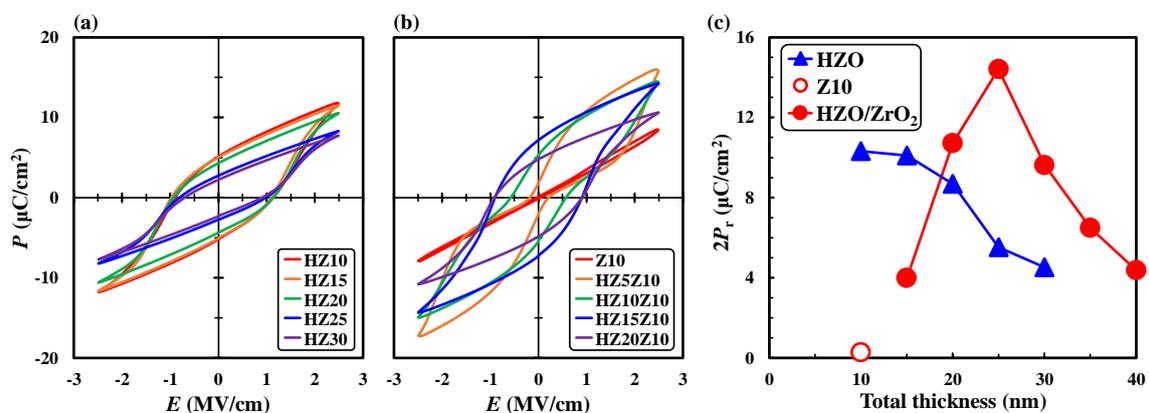


Fig. 7-8 PDA 処理(600°C)後の(a) HZO 単層及び(b) HZO/ZrO₂ 積層膜の P - E 特性及び(c) 強誘電体膜の全体膜厚と $2P_r$ 値の関係

7.4.3 HZO 単層及び HZO/ZrO₂ 積層膜の疲労特性

Fig. 7-9 に、600°C で PDA 処理した HZO 単層及び HZO/ZrO₂ 積層膜の(a) 疲労特性及び(b) 初期の $2P_r$ 値を用いて規格化した値を示す。ここで、HZO/ZrO₂ 積層膜として Fig. 7-8 で反強誘電性成分を含まずに良好な $2P_r$ 値を示した HZ15Z10 及び HZ20Z10 の 2 種類のキャパシタを用いた。また、比較として、HZO 単層膜で同じ HZO 膜厚を有する HZ15 及び HZ20 の 2 種類のキャパシタを用いた。 $2P_r$ 値は印加電界 $\pm 2.5 \text{ MV}/\text{cm}$ のパルスを用いた PUND 法により求めた。HZO 単層膜の場合、HZ15 及び HZ20 の $2P_r$ 値は分極反転回数が 10^4 回まで wake-up 効果により増加する傾向を示し、初期値に比べて各々 15 及び 11% 高い値を示した。一方、HZO/ZrO₂ 積層膜の HZ15Z10 及び HZ20Z10 は変動率が 5% 以下の小さな wake-up 特性を示した。一般に、wake-up 効果が生じる理由として、強誘電体膜中の結晶粒界及び TiN/HZO 界面に形成された酸素欠損等の欠陥にピン止めされていた分極ドメインが、分極反転によって酸素欠損が拡散することで、これらピン止め効果が抑制されたことに起因すると考えられている。また、分極反転によって強誘電相ではない T 相が強誘電相である O 相へ相転換するためであると考

えられている。[11-15] 従って、HZO/ZrO₂ 積層膜では ZrO₂ 結晶粒に沿った HZO 結晶粒の粒成長によって結晶粒径が拡大し、結果として欠陥が生じやすい結晶粒界の形成を抑えられたことが wake-up 効果の抑制に繋がったと考えられる。また、TiN/HZO 界面に ZrO₂ 膜を挿入したことが TiN/HZO 界面での酸素欠損の生成抑制に繋がり、wake-up 効果の抑制に寄与したのではないかと考えられる。続いて、wake-up 後の疲労特性を見ると、HZO 単層膜では分極反転回数の増加に伴い $2P_r$ 値が大きく減少し、HZ15 及び HZ20 の分極反転回数が 10^8 回後の $2P_r$ 値は 10^4 回後のピーク値と比べて各々 42 及び 34% 減少した。一方、HZO/ZrO₂ 積層膜は HZO 単層膜と比べて強誘電性の劣化が抑えられており、HZ15Z10 及び HZ20Z10 の分極反転回数が 10^4 回後の $2P_r$ 値から 10^8 回後の値の減少率は約 30% 程度であった。この分極反転に伴う強誘電性の劣化は、分極反転によって強誘電体膜が劣化し、強誘電体膜中や結晶粒界、TiN/HZO 界面に酸素欠損等の欠陥が増えることによって分極ドメインがピン止めされることが原因であると考えられている。[14-16] 従って、HZO/ZrO₂ 積層膜は ZrO₂ 膜の挿入によって結晶粒径が増大し、バルクライクな安定した強誘電性が得られたと考えられる。HZ15Z10 は 10^8 回まで全てのキャパシタの中で最大の $2P_r$ 値を維持した。以上の結果より、HZO/ZrO₂ 積層構造を形成することで、分極反転回数の増加に伴う劣化を抑えて安定した強誘電性を維持できることが分かった。

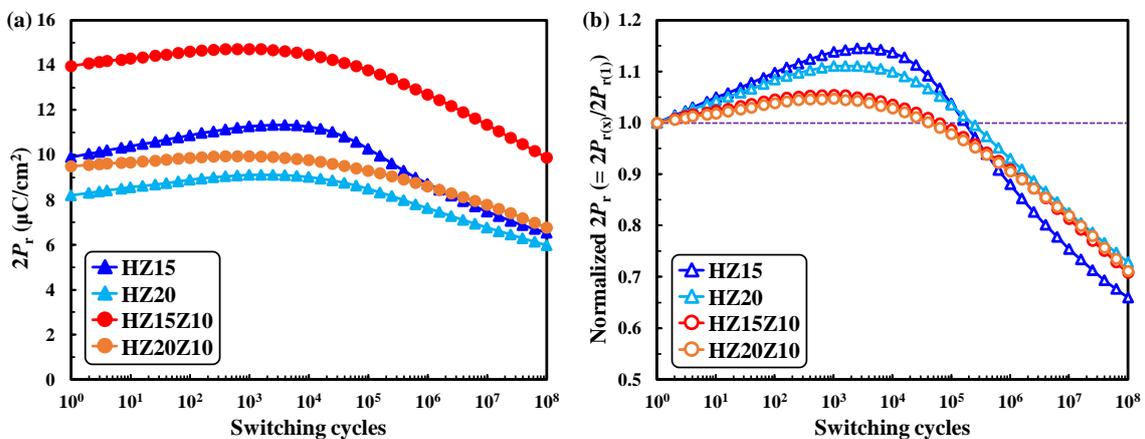


Fig. 7-9 PDA 処理(600°C)後の HZO 単層及び HZO/ZrO₂ 積層膜の
(a) 疲労特性及び(b) 初期の $2P_r$ 値を用いて規格化した値

7.4.4 HZO 単層及び HZO/ZrO₂ 積層膜のリーク電流特性

Fig. 7-10 に、600°C で PDA 処理した HZO 単層及び HZO/ZrO₂ 積層膜の(a) J - V 特性及び(b) 強誘電体膜の全体膜厚と V_{bd} 値の関係を示す。ここで、HZO 膜厚は 5~30 nm の範囲で調整して、ZrO₂ 膜厚は 10 nm に統一した。また、Fig. 7-10(a) に示した J - V 特性において J 値が 10^1 A/cm² のときの V 値を V_{bd} 値として用いた。HZO 単層膜である HZ10 の V_{bd} 値は 3.6 V ($E = 3.6$ MV/cm)を示し、一般に報告されている HZO 膜の絶縁破壊電界($E_{bd} = 3\sim 4$ MV/cm)と同等の値を示した。[17] HZO 単層及び HZO/ZrO₂ 積層膜は共に、HZO 膜厚を増加させることで V_{bd} が増加する傾向を示した。膜厚 10 nm の HZO 及び ZrO₂ 単層膜である HZ10 及び Z10 は同等の V_{bd} である 3.6 V を示した。一方、HZO/ZrO₂ 積層膜の V_{bd} 値は HZO 単層膜の場合と比べて若干大きな値を示した。これは HZO 及び ZrO₂ 膜の異なる 2 種類の酸化膜を積層したヘテロ構造を形成したことに由来すると考えられるが、これらを解明するためには更なる研究及び議論が必要である。

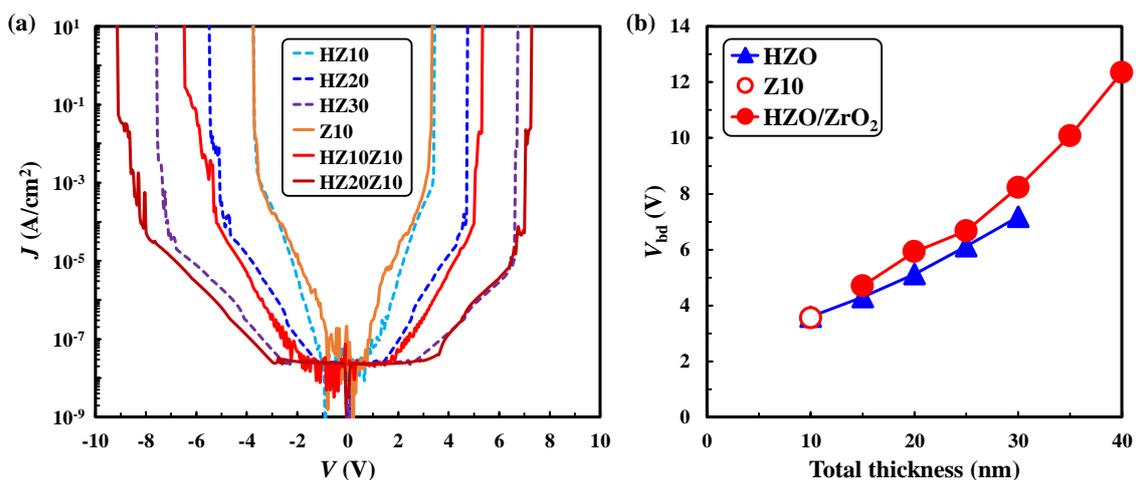


Fig. 7-10 PDA 処理(600°C)後の HZO 単層及び HZO/ZrO₂ 積層膜の (a) J - V 特性及び(b) 強誘電体膜の全体膜厚と V_{bd} 値の関係

7.5 HZO 単層及び HZO/ZrO₂ 積層膜の絶縁破壊電圧と残留分極値の関係

Fig. 7-11 に、600°C で PDA 処理した HZO 単層及び HZO/ZrO₂ 積層膜の V_{bd} 値と $2P_r$ 値の関係を示す。ここで、HZO 膜厚は 10~30 nm の範囲で調整して、ZrO₂ 膜厚は 10 nm に統一した。HZO/ZrO₂ 積層膜のプロファイルは HZO 単層膜の場合と比べて高 V_{bd} 値側へシフトしていることより、HZO/ZrO₂ 積層膜を用いることで HZO 単層膜の場合と比べて高い V_{bd} 値を維持しつつ高い $2P_r$ 値を実現できることが分かった。特に、HZO 膜厚が 15 nm の場合、HZ15Z10 の $2P_r$ 及び V_{bd} 値 (各々 $14 \mu\text{C}/\text{cm}^2$ 及び 6.7 V)は HZ15 (各々 $10 \mu\text{C}/\text{cm}^2$ 及び 4.3 V)に比べて各々約 1.4 及び 1.6 倍大きな値を示すことが分かった。以上の結果より、HZO/ZrO₂ 積層構

造を用いることで、高耐圧且つ高い $2P_r$ 値を維持した強誘電体膜を形成できることが分かった。

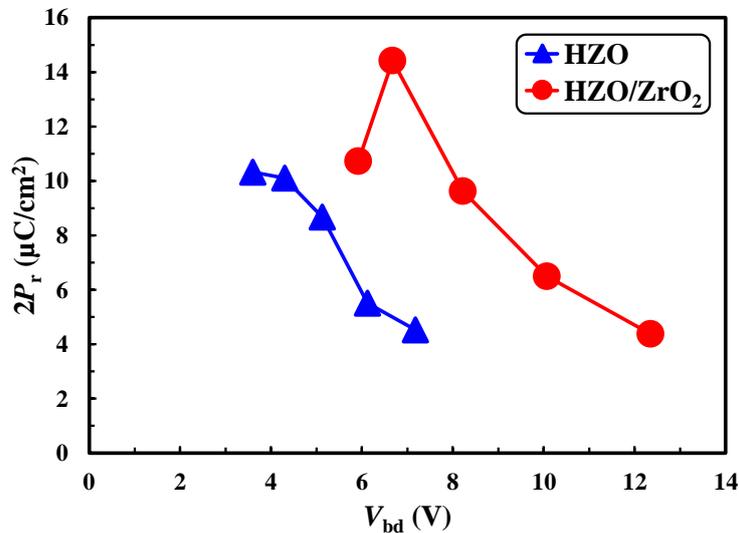


Fig. 7-11 PDA 処理(600°C)後の HZO 単層及び HZO/ZrO₂ 積層膜の V_{bd} 値と $2P_r$ 値の関係

7.6 第7章のまとめ

本章では、第4章にて報告したように、HZO 膜の強誘電性の向上に寄与した ZrO₂ 膜を用いた TiN/HZO/ZrO₂/TiN MFM キャパシタで、強誘電体膜の全体膜厚が 20 nm 以上の領域での結晶性、強誘電性及びリーク電流特性について調べた。HZO/ZrO₂ 積層膜は HZO 単層膜と比べて高い $2P_r$ 及び V_{bd} 値を示した。特に、HZ15Z10 の $2P_r$ 及び V_{bd} 値(各々 14 $\mu\text{C}/\text{cm}^2$ 及び 6.7 V)は HZ15 (各々 10 $\mu\text{C}/\text{cm}^2$ 及び 4.3 V)に比べて各々約 1.4 及び 1.6 倍大きな値を示すことが分かった。また、HZ15 の分極反転回数に伴う $2P_r$ 値は、約 15% の wake-up 及びピーク値から分極反転回数が 10⁸ 回後までに約 40% も減少したのに対して、HZ15Z10 の場合では、約 5% の wake-up 及びピーク値から 10⁸ 回後までの減少率が約 30% と安定した疲労特性を示すことが分かった。この HZO/ZrO₂ 積層膜の良好な疲労特性は、ZrO₂ 膜に沿った HZO 膜の結晶成長によって結晶粒径が拡大し、結果として欠陥が生じやすい結晶粒界の形成を抑えられたことでバルクライクな安定した強誘電性が得られたためであると考えられる。以上の結果より、ZrO₂ 膜はこれまで解明してきた HZO 膜の強誘電性の向上のみならず、耐圧及び疲労特性の向上といった HZO 膜の実用化へ向けた大きな課題である信頼性の向上にも寄与することが分かった。

第7章の参考文献

- [1] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [2] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).
- [3] A. Chernikova, M. Kozodaev, A. Markeev, Y. Matveev, D. Negrov, and O. Orlov, *Microelectron. Eng.* 147, 15 (2015).
- [4] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [5] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 102, 242905 (2013).
- [6] T. Onaya, T. Nabatame, N. Sawamoto, A. Ohi, N. Ikeda, T. Chikyow, and A. Ogura, *Appl. Phys. Express* 10, 081501 (2017).
- [7] T. Onaya, T. Nabatame, N. Sawamoto, A. Ohi, N. Ikeda, T. Nagata, and A. Ogura, *APL Mater.* 7, 061107 (2019).
- [8] T. Onaya, T. Nabatame, T. Sawada, K. Kurishima, N. Sawamoto, A. Ohi, T. Chikyow, and A. Ogura, *Thin Solid Films* 655, 48 (2018).
- [9] A. Toriumi, *ECS Trans.* 80(1), 29 (2017).
- [10] S. Migita, Y. Watanabe, H. Ota, T. Nabatame, and A. Toriumi, *ECS Trans.* 19(2), 563 (2009).
- [11] M. Pešić, F. P. G. Fengler, L. Larcher, A. Padovani, T. Schenk, E. D. Grimley, X. Sang, J. M. LeBeau, S. Slesazeck, U. Schroeder, and T. Mikołajick, *Adv. Funct. Mater.* 26, 4601 (2016).
- [12] D. R. Islamov, V. A. Gritsenko, T. V. Perevalov, V. A. Pustovarov, O. M. Orlov, A. G. Chernikova, A. M. Markeev, S. Slesazeck, U. Schroeder, T. Mikołajick, and G. Y. Krasnikov, *Acta Mater.* 166, 47 (2019).
- [13] S. Starschich, S. Menzel, and U. Böttger, *Appl. Phys. Lett.* 108, 032903 (2016).
- [14] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [15] M. Hoffmann, U. Schroeder, T. Schenk, T. Shimizu, H. Funakubo, O. Sakata, D. Pohl, M. Drescher, C. Adelman, R. Materlik, A. Kersch, and T. Mikołajick, *J. Appl. Phys.* 118, 072006 (2015).
- [16] S. S. Fields, S. W. Smith, P. J. Ryan, S. T. Jaszewski, I. A. Brummel, A. Salanova, G. Esteves, S. L. Wolfley, M. D. Henry, P. S. Davids, and J. F. Ihlefeld, *ACS Appl. Mater. Interfaces* 12, 26577 (2020).

[17] S. Migita, H. Ota, H. Yamada, K. Shibuya, Akihito Sawa, and A. Toriumi, *Jpn. J. Appl. Phys.* 57, 04FB01 (2018).

第8章 強誘電体 HZO 膜の低温形成技術確立へ向けた ALD 法における酸化剤ガスの検討

8.1 はじめに

これまで、強誘電体 HZO 膜の成膜手法として 3 次元構造への原子層レベルの均質成膜が可能である ALD 法が用いられてきた。一般に、HZO 膜の成膜には H₂O ガスを酸化剤ガスとして用いた TH-ALD 法が採用されている。しかし、種々の酸化剤ガスが HZO 膜の結晶性及び強誘電性に及ぼす影響について十分に議論されていない。また、これまで HZO 膜が良好な強誘電性を示すためには TiN/HZO/TiN 構造形成後の 400°C 以上の熱処理が必須であった。そこで本章では、酸化剤ガスとして H₂O 及び O₂ プラズマを用いた各々 TH-及び PE-ALD 法と 300~400°C の低温熱処理を組み合わせた HZO 膜の作製において、これら ALD 法の酸化剤ガスが HZO 膜の結晶性及び強誘電性に及ぼす効果を調べた。

8.2 実験条件

TiN/HZO/TiN キャパシタの概略図及び作製フローを各々 Fig. 8-1 及び 8-2 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ強誘電体膜である HZO 膜を (Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1) カクテル原料を用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。ここで、TH-及び PE-ALD 法の酸化剤ガスとして各々 H₂O ガス及び O₂ プラズマを用いた。また、今回作製した TH-及び PE-ALD 法により作製した HZO 膜の Hf:Zr の割合は、EDS 及び XPS 測定の結果より共に 0.43:0.57 であり、酸化剤による差はなかった。続いて、ステンシルマスクを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。ここで、電極サイズは $1.5 \times 10^{-4} \text{ cm}^2$ である。最後に、TiN/HZO/TiN 構造を形成した後、300~400°C で 1 分間、N₂ 雰囲気中において PMA 処理することで TH-及び PE-ALD 法により成膜した HZO 膜を用いた MFM キャパシタを作製した。リファレンスとして、TH-及び PE-ALD 法により成膜した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタにおいて熱処理無しのカパシタ及び TE-TiN 成膜前に同様の条件で PDA 処理したキャパシタを作製した。また、HZO 膜の成膜速度及び膜中不純物を分析するために、p-Si/SiO₂ 基板上に TH-及び PE-ALD 法を用いて HZO 膜を成膜した試料を用意した。

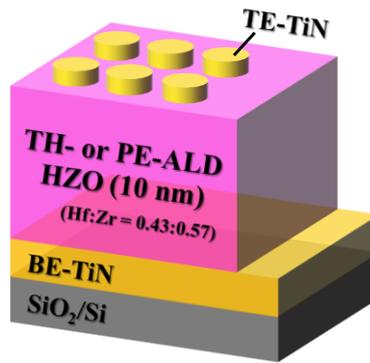


Fig. 8-1 TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの概略図

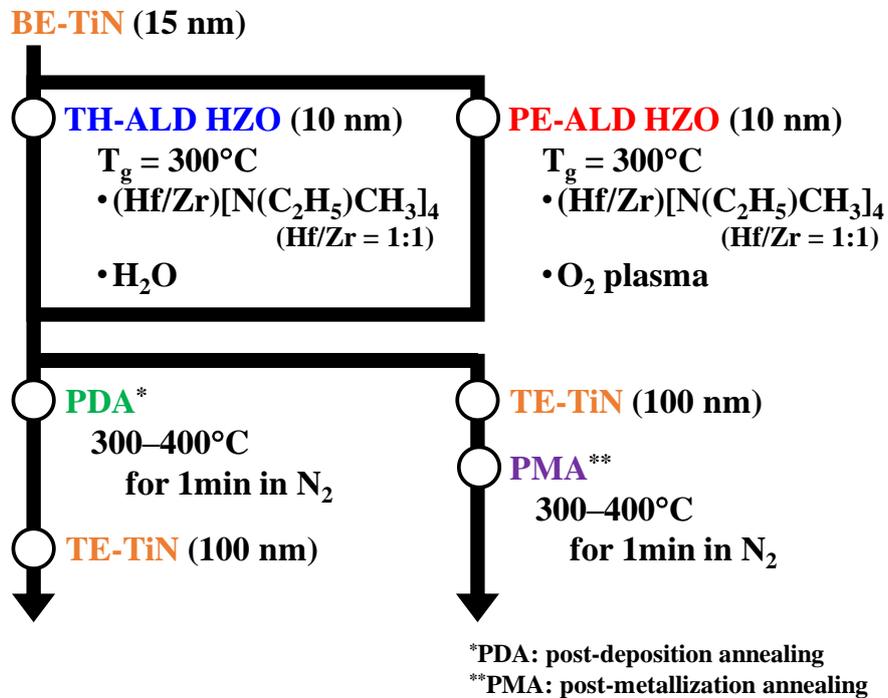


Fig. 8-2 TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの作製フロー

HZO 膜の膜厚は分光エリプソメーターを用いて測定した。HZO 膜中の不純物 C は XPS によって評価した。TiN/HZO/TiN キャパシタの $C\text{-}V$ 特性は Agilent B1500A 用いて評価した。また、 $P\text{-}V$ 及び $I\text{-}V$ 特性は Keithley 4200-SCS を用いて評価した。HZO 膜の k 値は、周波数 100 kHz で $\pm 1 \text{ MV/cm}$ の電界を印加した $C\text{-}E$ 特性より求めた。HZO 膜の結晶性は GI-XRD 測定及び TEM 観察により評価した。

8.3 熱(TH-)及びプラズマ(PE-)ALD 法により作製した HZO 膜の物理特性評価

8.3.1 TH-及び PE-ALD 法により作製した HZO 膜中の不純物分析

TH-及び PE-ALD 法により作製した HZO 膜の成膜温度と膜中の不純物成分である C の関係について XPS で分析した。ここで、XPS 測定用試料として SiO₂/Si 基板上に成膜温度 150~300°C の TH-及び PE-ALD 法で成膜した HZO 膜を準備した。Fig. 8-3 (a)及び 8-3 (b)に、各々 TH-及び PE-ALD 法で成膜した HZO 膜の成膜温度に対する XPS による C 1s スペクトルを示す。TH-ALD 法により作製した HZO 膜の場合、成膜温度が 200°C 以下の領域では 284.5 eV 及び 286.5 eV 付近に各々 C-C 及び C-O 結合に由来する明瞭なピークが検出された。一方、成膜温度が 250°C 以上の領域では不純物 C 由来のピークは確認されなかった。これは、成膜温度の高温化により Hf/Zr 原料の配位子と酸化剤である H₂O の反応が促進され、Hf 及び Zr が十分に酸化されたためであると考えられる。一方、PE-ALD 法により作製した HZO 膜の場合、150°C の成膜温度でも C-C 及び C-O 結合に由来するピークは無視できるほど小さかった。一般に ALD 法における O₂ プラズマの酸化力は H₂O と比べて大きいことが報告されている。[1] 従って、HZO 膜の成膜手法として O₂ プラズマを用いた PE-ALD 法を採用することで、H₂O を用いた TH-ALD 法の場合と比べてより低温度領域で Hf/Zr 原料の配位子との置換反応が起こり、十分な酸化反応が実現できたと考えられる。以上の結果より、TH-及び PE-ALD 法による HZO 膜の成膜温度を 300°C に決定した。

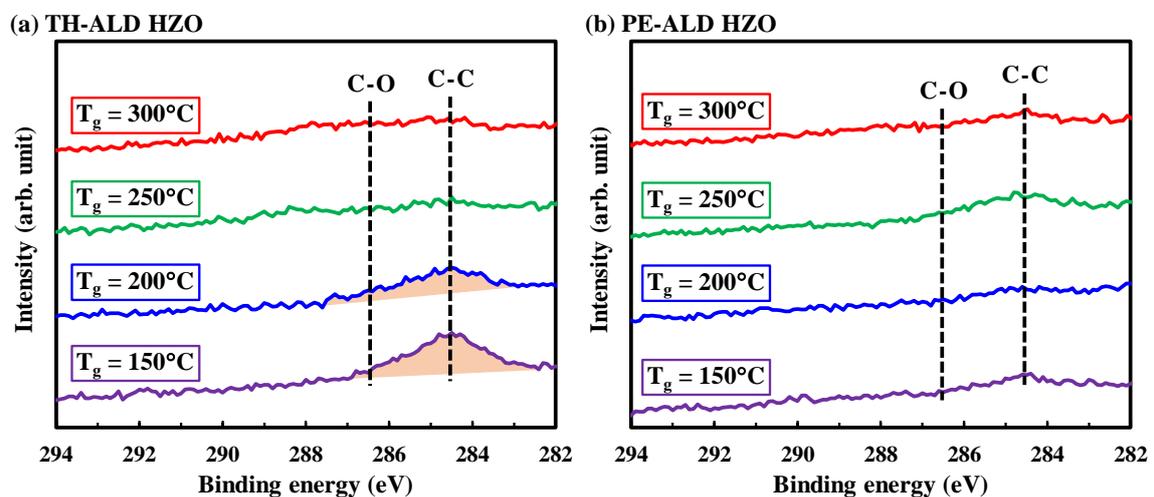


Fig. 8-3 (a) TH-及び(b) PE-ALD 法によって成膜した HZO 膜の成膜温度に対する XPS C 1s スペクトル

8.3.2 TH-及び PE-ALD 法により作製した HZO 膜の成膜速度

p-Si/SiO₂ 基板上に成膜温度 300°C の TH-及び PE-ALD 法によって成膜した HZO 膜の膜厚を分光エリプソメーターによって測定した。Fig. 8-4 に、成膜温度 300°C の TH-及び PE-ALD 法により作製した HZO 膜の ALD サイクル数と HZO 膜厚の関係を示す。TH-及び PE-ALD 法のどちらの場合においても、ALD サイクル数と HZO 膜厚は直線関係を満たしていることが分かった。また、この直線の傾きより求めた TH-及び PE-ALD 法により作製した HZO 膜の成膜速度は各々 0.063 及び 0.070 nm/cycle であった。これは、酸化力の大きい O₂ プラズマを用いることで、H₂O を用いた場合と比べて成膜速度が上昇したと考えられる。

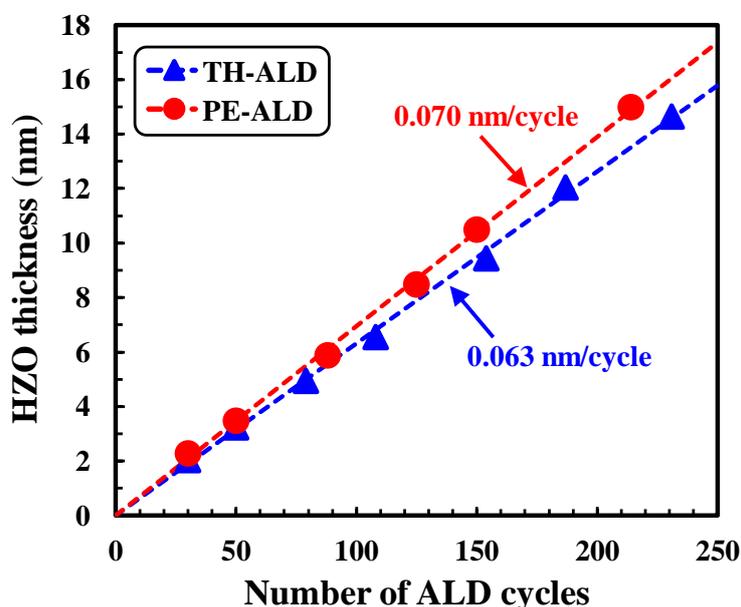


Fig. 8-4 成膜温度 300°C の TH-及び PE-ALD 法により作製した HZO 膜の ALD サイクル数と HZO 膜厚の関係

8.3.3 TH-及び PE-ALD 法により作製した HZO 膜の結晶構造

Fig. 8-5 (a)~(d)に、PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜の GI-XRD パターンを示す。また、Fig. 8-6 に、これら HZO 膜に占める直方晶(O)、正方晶(T)及び立方晶(C)相の相対比 $r_{O/T/C}$ を示す。ここで、HZO 膜厚は 10 nm に統一した。強誘電体膜に占める O/T/C 相の相対比 $r_{O/T/C}$ は Fig. 8-5 (a)~(d)において、 $2\theta = 28.5^\circ$ 及び 31.7° 付近に位置する単斜晶(M)相に起因する結晶ピークを各々 $I_{M(-111)}$ 及び $I_{M(111)}$ 、 $2\theta = 30.5^\circ$ 付近に位置する O/T/C 相に起因する結晶ピークを $I_{O(111)/T(101)/C(111)}$ として、(8-1)式より算出した。

$$r_{O/T/C} = \frac{I_{O(111)/T(101)/C(111)}}{I_{M(-111)} + I_{O(111)/T(101)/C(111)} + I_{M(111)}} \dots\dots\dots (8-1)$$

Fig. 8-5 (a)及び(c)より、PE-ALD 法により作製した As-grown の HZO 膜の GI-XRD パターンにおいて、 $2\theta = 30.5^\circ$ 付近に O/T/C 相に由来するブロードな結晶ピークが現れたのに対し、TH-ALD 法の場合では明瞭なピークは認められなかった。従って、PE-ALD 法により作製した As-grown の HZO 膜は結晶化しており、準安定相である O/T/C 相が支配的な結晶構造を形成する一方、TH-ALD 法の場合ではアモルファスライクな構造を有することが分かった。PDA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の XRD パターンより、成膜手法に関わらず PDA 温度が 300°C の極低温であっても結晶化しており、安定相の M 相及び準安定相の O/T/C 相に起因する結晶ピークを確認した。Fig. 8-6 より、PE-ALD 法により作製した HZO 膜の膜に占める O/T/C 相の相対比は約 70%であり、TH-ALD 法の場合(約 60%)と比べて約 10%大きな値を示した。また、TH-及び PE-ALD 法により作製した HZO 膜は共に PDA 温度に関わらず一定の値を維持していることより、PE-ALD 法により作製した HZO 膜の O/T/C 相の相対比は TH-ALD 法の場合と比べて全ての温度領域で高い値を示すことが分かった。この酸化剤ガスの違いによる O/T/C 相の相対比の差に関しては 8.5 節にて考察する。PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の XRD パターンより、PMA 温度が 300°C の極低温であっても成膜手法に関わらず準安定相の O/T/C 相に起因する明瞭な結晶ピークを確認した。また、TH-及び PE-ALD 法により作製した HZO 膜の XRD パターンにおいて共に安定相の M 相に由来する結晶ピークが認められないことより、HZO 膜に占める O/T/C 相の相対比は 100%を示した。一般に準安定相の O 相を形成するためには熱処理で TiN 電極から HZO 膜へ誘起される引っ張り応力が重要であることが報告されている。[2-5] また、90 nm 程度の TiN 電極を上下電極に用いた TiN/HZO/TiN キャパシタを形成後、 400°C で PMA 処理することによって O 相が支配的な結晶構造を形成することができ、結果として良好な強誘電性が得られることが報告されている。[2] 従って、TE-TiN 形成後に熱処理(PMA)した HZO 膜の膜に占める O/T/C 相の相対比は TE-TiN 形成前に熱処理(PDA)した場合と比べて飛躍的に高い値を示したと考えられる。

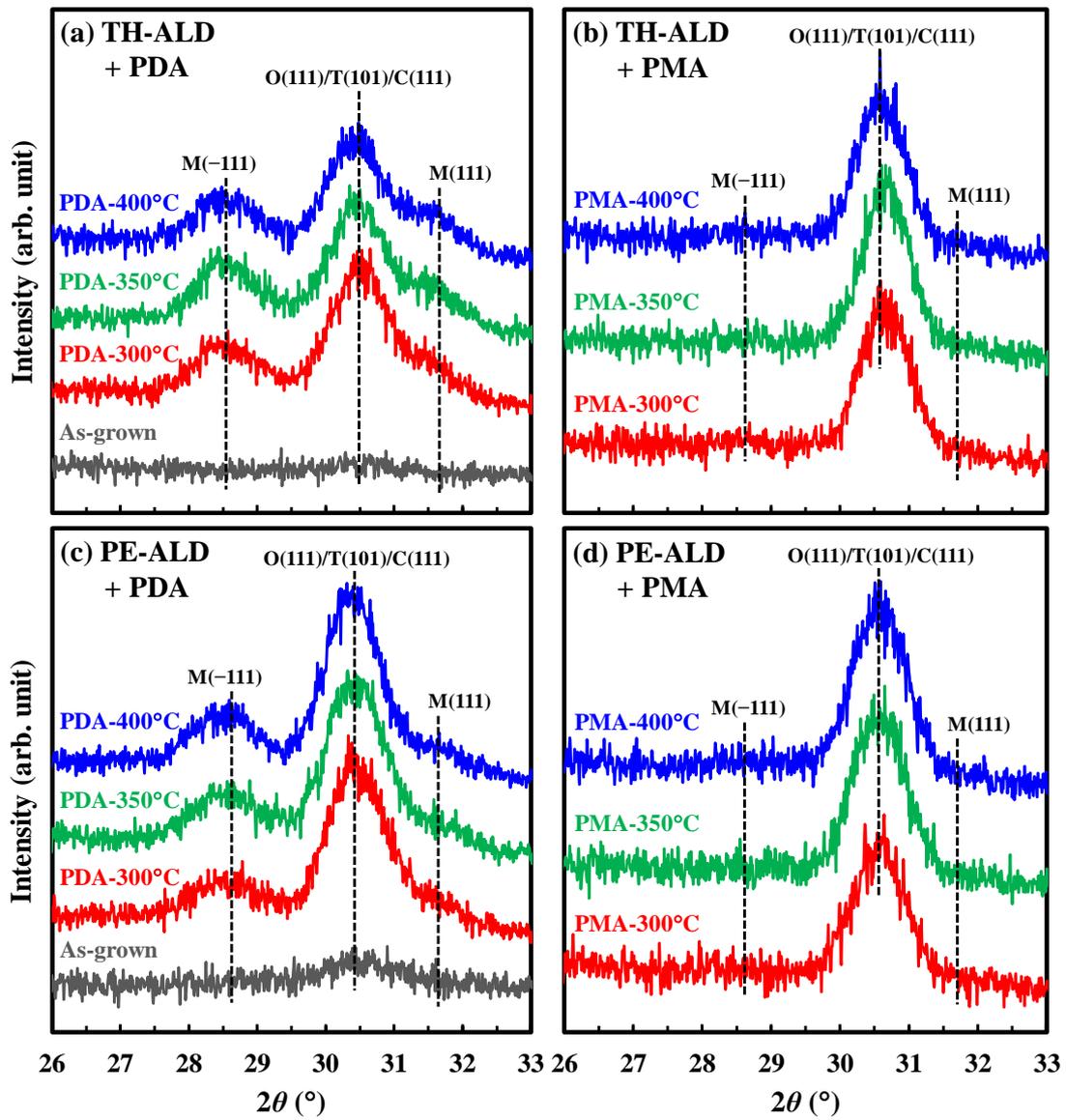


Fig. 8-5 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜の GI-XRD パターン

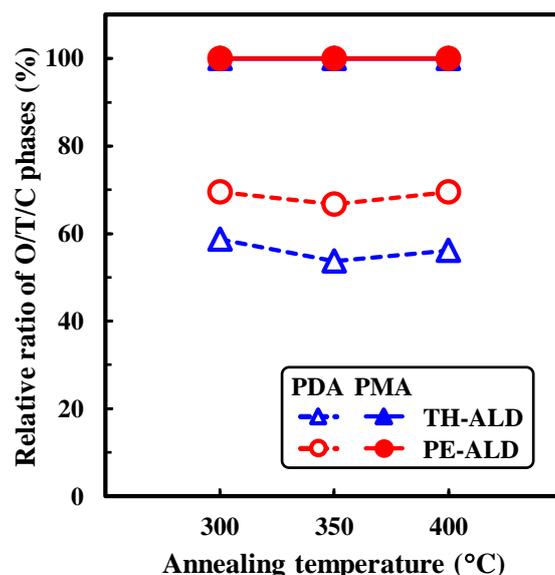


Fig. 8-6 PDA 及び PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜に占める O/T/C 相の相対比 $r_{O/T/C}$

Fig. 8-7 (a)~(f)に、PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの断面 TEM 像を示す。ここで PMA 温度は 300 及び 400 °C とした。Fig. 8-7 (d)より、PE-ALD 法により作製した As-grown の HZO 膜は部分的に格子縞が確認できることより、粒径が 5~10 nm 程度の結晶粒を形成していることが分かった。従って、Fig. 8-5 (c)で示したように、成膜温度 300°C の PE-ALD 法により作製した As-grown の HZO 膜は O/T/C 相が支配的な微結晶粒を形成していることが分かった。一方、TH-ALD 法により作製した As-grown の HZO 膜の場合、部分的に結晶化している部分は確認できたが、大部分がアモルファス構造であることが分かった。従って、Fig. 8-5 (a)で示したように、成膜温度 300°C の TH-ALD 法により作製した As-grown の HZO 膜はアモルファスライクな構造を形成していることが分かった。Fig. 8-5 (d)及び Fig. 8-7 (e)より、PE-ALD 法により作製した HZO 膜は 300 及び 400°C の PMA 処理で膜全体が結晶化し、M 相の生成を抑制しつつ O/T/C 相が支配的な粒径が 10~20 nm の結晶粒を形成していることが分かった。これは、As-grown で形成された O/T/C 相を有する HZO 結晶粒を核として PMA 処理過程に結晶成長が進んだことで、300°C の極低温 PMA 処理後でも膜全体が結晶化し、強誘電相を含む O/T/C 相を有する HZO 膜が形成できたと考えられる。TH-ALD 法の場合、Fig. 8-7 (b)より、300°C の PMA 処理後の HZO 膜は膜の大部分が結晶化しているが、部分的にアモルファスの部分が残っていることが分かった。一方、Fig. 8-7 (c)より、PMA 温度を 400°C まで高くすることで HZO 膜の全体が結晶化することが分かった。これは、As-grown の HZO 膜の大部分がアモルファス構造であったために、膜全体を結晶化させるためには 300°C の PMA 処理では不十分であったと考

えられる。上記の結果より、同様に PDA 処理後の HZO 膜の結晶成長に関して考察する。PDA 処理の場合、TE-TiN 形成前に熱処理するため、HZO 膜は主に BE-TiN/HZO 界面、HZO 膜の結晶粒及び HZO 膜の表面から結晶成長が進んでいくと考えられる。ここで、PMA 処理の場合は、HZO 膜に応力を印加して O/T/C 相の生成を促進させる役割を担う TiN が熱処理時に HZO 膜の上下に形成されていることより、PMA 処理後の HZO 膜の O/T/C 相の相対比が PDA 処理後の場合と比べて高い値を示したと考えられる。PE-ALD 法により作製した As-grown の HZO 膜は O/T/C 相が支配的な結晶粒を形成していたために、PDA 処理過程にこれら結晶粒を核として結晶化が進み、結果として HZO 膜の O/T/C 相の相対比が高くなったと考えられる。一方、As-grown でアモルファスライクな構造を形成した TH-ALD 法により作製した HZO 膜は、BE-TiN/HZO 界面及び HZO 膜の表面からの結晶成長が支配的になったために安定相である M 相の割合が大きくなり、結果として PE-ALD 法の場合と比べて HZO 膜の O/T/C 相の相対比が低くなったと考えられる。

以上の結果より、HZO 膜の成膜手法として PE-ALD 法を用いることで、熱処理過程で As-grown の HZO 膜に形成された微結晶粒を核とした結晶成長が進み、結果として O/T/C 相が優先的に形成されることが分かった。

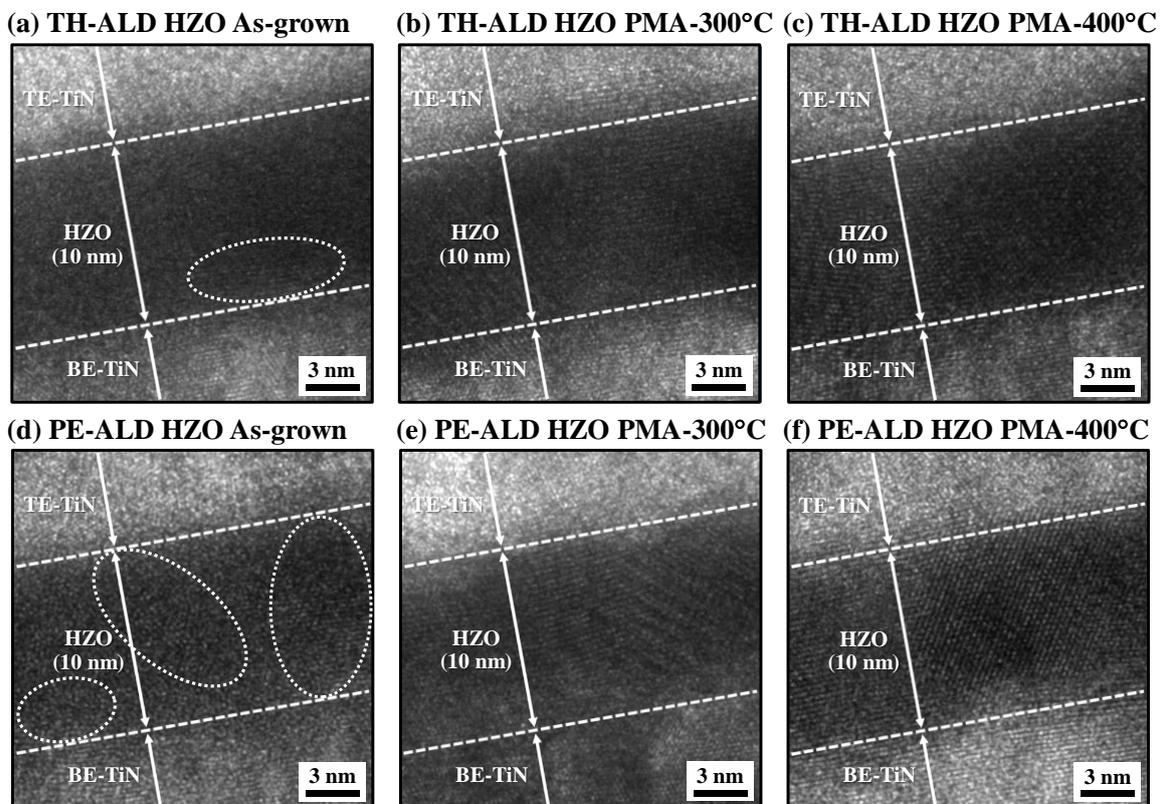


Fig. 8-7 PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの断面 TEM 像

8.4 TH-及び PE-ALD 法により作製した HZO 膜の電気特性評価

8.4.1 TH-及び PE-ALD 法により作製した HZO 膜の k 値

Fig. 8-8 に、PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの C - E 特性を示す。また、Fig. 8-9 に、プロセス温度と k 値の関係を示す。全てのキャパシタにおいて ± 3 MV/cm の電界を印加することで強誘電性に特徴的なバタフライ型のヒステリシスループが現れた。PE-ALD 法により作製した As-grown の HZO 膜は小さなヒステリシス特性を示し、TH-ALD 法の場合(24)と比べて大きな k 値(27)を示した。これは、TH-ALD 法により作製した As-grown の HZO 膜はアモルファスライクな構造を有するのに対し、PE-ALD 法の場合では微結晶粒を形成したことに起因すると考えられる。PDA 処理後の場合、TH-及び PE-ALD 法により作製した HZO 膜は共に As-grown の場合と比べて大きなヒステリシスを示し、高い k 値を示した。また、As-grown の場合と同様に PE-ALD 法により作製した HZO 膜の k 値は TH-ALD 法の場合と比べて高い k 値を維持した。これは、Clausius-Mossotti の関係より O/T/C 相の k 値は M 相と比べて大きいことより、Fig. 8-6 で示したように、PE-ALD 法により作製した HZO 膜の O/T/C 相の相対比が TH-ALD 法の場合と比べて全ての PDA 温度領域で高い値を示したことに起因すると考えられる。[6-8] また、TH-及び PE-ALD 法により作製した HZO 膜の O/T/C 相の相対比は PDA 温度に関わらず共に一定値を示したことより、 k 値もほとんど一定の値を示していることが分かった。PMA 処理後の場合、PE-ALD 法により作製した HZO 膜は 300°C の極低温熱処理後でも 39 と高い k 値を示し、TH-ALD 法の場合(33)と比べて約 1.2 倍大きな値を示した。また、PE-ALD 法により作製した HZO 膜は PMA 温度に関わらず高い k 値を維持した。これは、Fig. 8-7 (e)で示したように、300°C の PMA 処理後でも HZO 膜は全体的に結晶化し、主に O/T/C 相を形成したためであると考えられる。一方、TH-ALD 法により作製した HZO 膜は PMA 温度を 400°C まで高くすると PE-ALD 法の場合と同等の k 値(40)を示すことが分かった。これは、Fig. 8-7 (b)及び(c)で示したように、300°C の PMA 処理後には部分的にアモルファスの部分が残っていたのに対し、400°C の PMA 処理後には膜全体が結晶化したことに起因すると考えられる。

以上の結果より、PE-ALD 法により作製した HZO 膜は 300~350°C のより低い熱処理条件において TH-ALD 法の場合と比べて大きな k 値を示すことが分かった。また、TiN/HZO/TiN MFM キャパシタの熱処理手法として TiN 電極形成後に熱処理する PMA 処理を採用することで、TiN 電極形成前に熱処理する PDA 処理後の試料と比べて高い O/T/C 相の相対比が得られることが分かった。

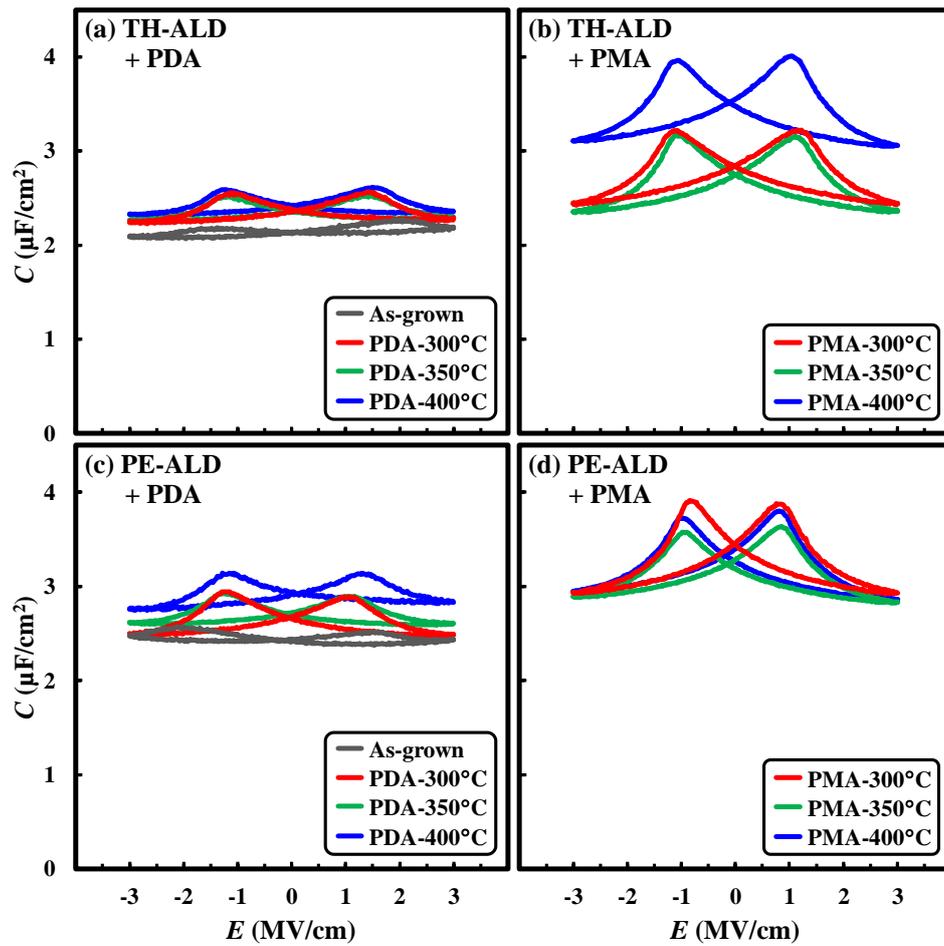


Fig. 8-8 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの C - E 特性

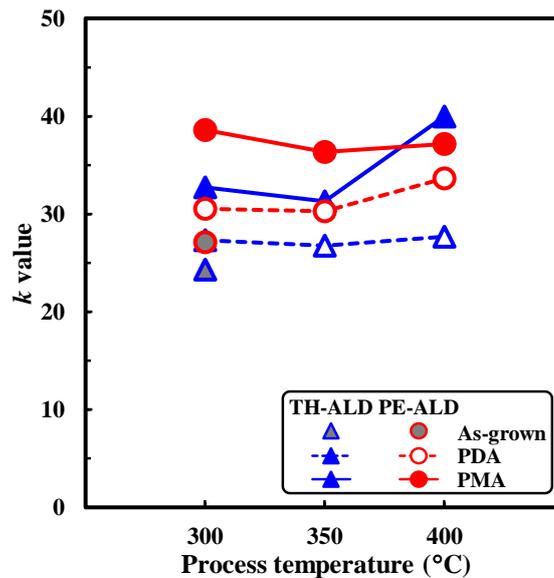


Fig. 8-9 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタのプロセス温度と k 値の関係

8.4.2 TH-及び PE-ALD 法により作製した HZO 膜の強誘電性

Fig. 8-10 に、PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの P - E 特性を示す。また、Fig. 8-11 に、プロセス温度と $2P_r$ 値の関係を示す。ここで、 P - E 特性は ± 3 MV/cm の分極反転を 10^3 回印加した wake-up 後の結果を示す。TH-ALD 法により作製した As-grown の HZO 膜の場合、印加電界に対して分極値が直線的に変化する常誘電体の特徴的な特性を示した。これは、TH-ALD 法により作製した As-grown の HZO 膜はアモルファスライクな構造を形成したことに起因すると考えられる。一方、PE-ALD 法の場合では As-grown の HZO 膜にも関わらず小さなヒステリシス特性を示し、 $2P_r$ 値は $4.2 \mu\text{C}/\text{cm}^2$ を示した。これは、PE-ALD 法により作製した As-grown の HZO 膜は強誘電相を含む O/T/C 相を有する微結晶粒を形成したことに起因すると考えられる。PDA 及び PMA 処理した場合、TH-及び PE-ALD 法により作製した HZO 膜は共に As-grown の場合と比べて大きく明瞭なヒステリシス特性を示した。また、PMA 処理した HZO 膜は PDA 処理した場合と比べて約 2 倍程度大きな $2P_r$ 値を示した。これは、Fig. 8-6 で示したように、PMA 処理した HZO 膜に占める強誘電相を含む O/T/C 相の相対比が PDA 処理した場合と比べて大きいことに起因すると考えられる。また、PDA 処理した場合、PE-ALD 法により作製した HZO 膜の $2P_r$ 値は TH-ALD 法の場合と比べて約 1.4 倍大きな値を示した。これは、Fig. 8-6 で示したように、PE-ALD 法により作製した HZO 膜に占める強誘電相を含む O/T/C 相の相対比が TH-ALD 法の場合と比べて大きい値を示したためであると考えられる。PMA 処理した場合、PE-ALD 法により作製した HZO 膜は 300°C の極低温熱処理後でも $32 \mu\text{C}/\text{cm}^2$ と高い $2P_r$ 値を示し、TH-ALD 法の場合 ($26 \mu\text{C}/\text{cm}^2$) と比べて約 1.2 倍大きな値を示した。また、TH-及び PE-ALD 法により作製した HZO 膜の $2P_r$ 値は共に PMA 温度が高くなるに従って増加する傾向を示した。特に、TH-ALD 法により作製した HZO 膜は PE-ALD 法の場合と比べて $2P_r$ 値の増加率が大きく、PMA 温度を 400°C まで高くすることで PE-ALD 法の場合 ($38 \mu\text{C}/\text{cm}^2$) と同等の $2P_r$ 値 ($36 \mu\text{C}/\text{cm}^2$) を示すことが分かった。これは、Fig. 8-7 (e) で示したように、PE-ALD 法により作製した HZO 膜は 300°C の PMA 処理後でも HZO 膜全体が結晶化していたのに対して、TH-ALD 法により作製した HZO 膜は PMA 温度を 300°C から 400°C に上げることでアモルファスライクな構造から膜全体が結晶化したことに起因すると考えられる。また、TH-及び PE-ALD 法により作製した HZO 膜の $2P_r$ 値が共に PMA 温度の高温化に伴いに増加した理由として、PMA 温度が高くなるに従って O/T/C 相の中で強誘電相の O 相の割合が増加したためと考えられるが、これら考察は第 10 章で述べる。

以上の結果より、PE-ALD 法により作製した HZO 膜は $300\sim 350^\circ\text{C}$ のより低い熱処理条件において TH-ALD 法の場合と比べて大きな $2P_r$ 値を示すことが分か

った。また、TiN/HZO/TiN MFM キャパシタの熱処理手法として TiN 電極形成後に熱処理する PMA 処理を採用することで、TiN 電極形成前に熱処理する PDA 処理した試料と比べて約 2 倍近い $2P_r$ 値が得られることが分かった。

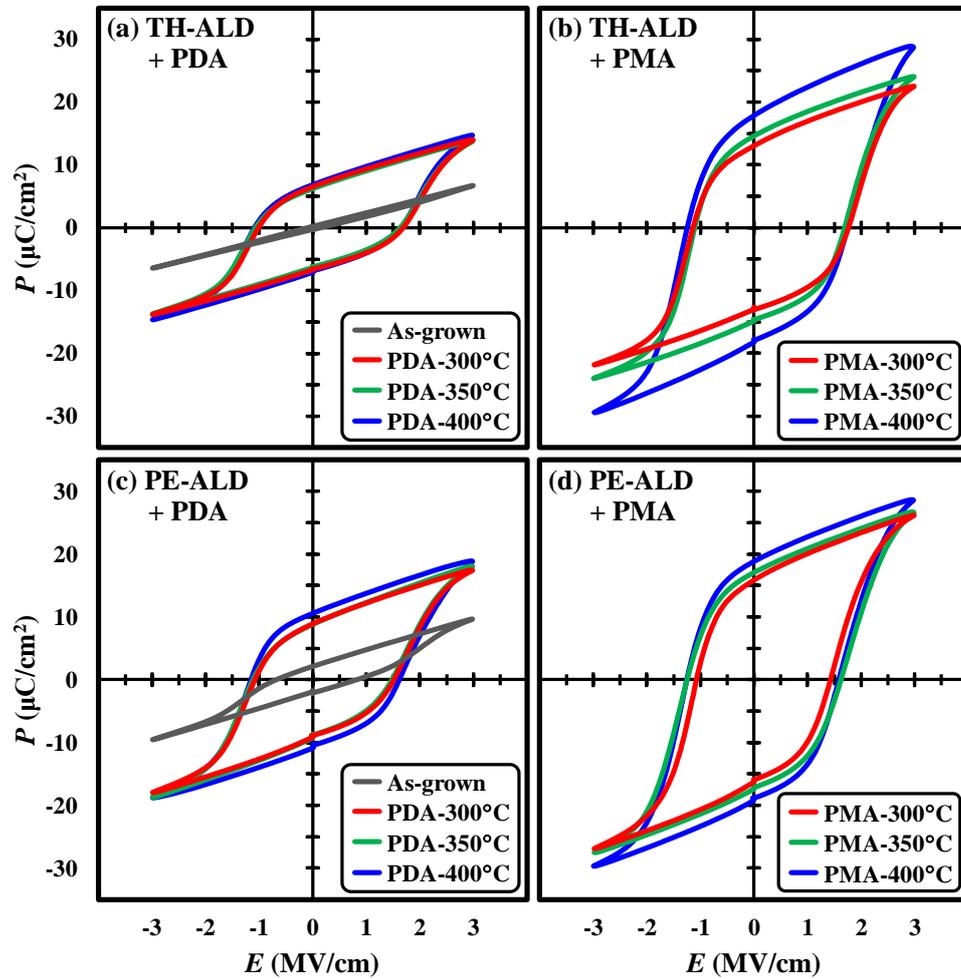


Fig. 8-10 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの P - E 特性

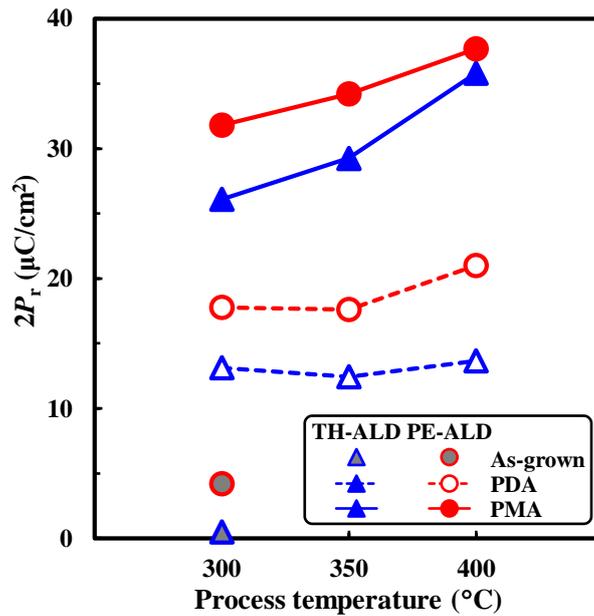


Fig. 8-11 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタのプロセス温度と $2P_r$ 値の関係

8.5 ALD 法の酸化剤ガスによる効果に関する考察

Fig. 8-11 に示したように、PE-ALD 法により作製した HZO 膜を用いることで、300°C の極低温熱処理後でも良好な強誘電性を示した。この理由について Fig. 8-12 に示す模式図を用いて考察する。

HZO 膜の成膜手法として一般に用いられている H_2O ガスを酸化剤とした TH-ALD 法を採用した場合、成膜温度 300°C で成膜した As-grown の HZO 膜ではアモルファスライクな構造を形成していた。一方、Fig. 8-7 (d) に示すように、HZO 膜の成膜手法として O_2 プラズマを酸化剤とした PE-ALD 法を採用することで、成膜温度 300°C で成膜した As-grown の HZO 膜では O/T/C 相が支配的な粒径が 5~10 nm 程度の微結晶粒を形成していることが分かった。これまで、 HfO_2 は適量の元素添加無しでは O/T/C 相を形成することが難しいのに対して、 ZrO_2 は元素添加無しでも O/T/C 相が優先的に成長することが知られている。[9] 実際に、 O_3 を酸化剤として用いた ALD 法により作製した ZrO_2 膜は、成膜温度 270~350°C で作製することで成膜後に O/T/C 相を有する多結晶構造を形成することが報告されている。[6, 9-12] また、As-grown の ZrO_2 膜の結晶性は ALD 法に用いる酸化剤の酸化力の強さに左右されることが知られている。実際に、 ZrO_2 膜の ALD 成膜過程における O_3 の濃度を高くすることで、アモルファス構造から準安定相の T 相を有する多結晶構造を形成することが報告されている。[13] 従って、 ZrO_2 膜は ALD 法の酸化剤の酸化力が強いほど ($H_2O < O_3 < O_2$ プラズマ) 結晶化しやすいと考えられる。以上より、HZO 膜の成膜手法として酸化力の強い O_2 プラズマ

を用いた PE-ALD 法を採用したことで、As-grown であっても準安定相の O/T/C 相を有する微結晶粒を形成したと考えられる。

300°C の非常に低い温度で PMA 処理した PE-ALD 法により作製した HZO 膜は、Fig. 8-7(e)に示すように、膜全体が結晶化し、M 相の生成を抑制しつつ主に O/T/C 相を形成することが分かった。これは、PE-ALD 法による成膜過程で形成された O/T/C 相が支配的な HZO 結晶粒を核として PMA 処理時に O/T/C 相を有する結晶成長が促進されたためであると考えられる。また、これら強誘電相を含む O/T/C 相の優先成長が 300°C の低温熱処理後の強誘電性の発現に繋がったと考えられる。以上の結果より、As-grown の HZO 膜の結晶性が熱処理後の結晶構造に大きな影響を及ぼすことが分かった。

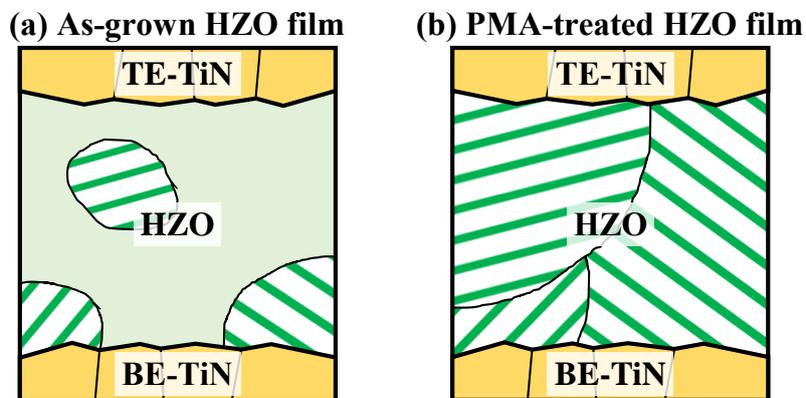


Fig. 8-12 PMA 処理前後の PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの断面模式図

8.6 第 8 章のまとめ

本章では、酸化剤ガスとして H_2O 及び O_2 プラズマを用いた各々 TH-及び PE-ALD 法と 300~400°C の低温熱処理を組み合わせた HZO 膜の作製方法で、ALD 法の酸化剤ガスが HZO 膜の結晶性及び強誘電性に及ぼす影響を調べた。Fig. 8-13 に、 HfO_2 系強誘電体膜の作製段階のプロセス温度とこれまでに報告された $2P_r$ 値をまとめた図を示す。第 1 章で説明したように、 HfO_2 と結晶化温度の低い ZrO_2 を組み合わせた HZO 膜は、Si、Al 及び La を添加した HfO_2 膜と比べてより低温領域で強誘電性を発現していることが分かる。[2, 14-26] また、これまで一般に酸化剤ガスとして H_2O または O_3 を用いた TH-ALD 法及び 400~700°C の急速加熱処理を組合せた方法による HZO 膜の作製方法が検討されてきた。一方、本研究では、HZO 膜の成膜手法として O_2 プラズマを用いた PE-ALD 法を採用することで、As-grow であっても準安定相の O/T/C 相を有する微結晶粒が得られた。また、PMA 処理過程にこれら HZO 微結晶粒を種結晶として O/T/C 相を有する結晶成長が促進したことで、Fig. 8-13 に示したように、300°C の極低温熱処理後で

も良好な強誘電性を発現し、 $32 \mu\text{C}/\text{cm}^2$ と高い $2P_r$ 値を示すことが分かった。

以上の結果より、HZO 膜の形成手法として PE-ALD 法及び低温度 PMA 処理を用いることで、低温プロセスが要求されているフレキシブルデバイスや、BEOL プロセスへの応用が期待できる。

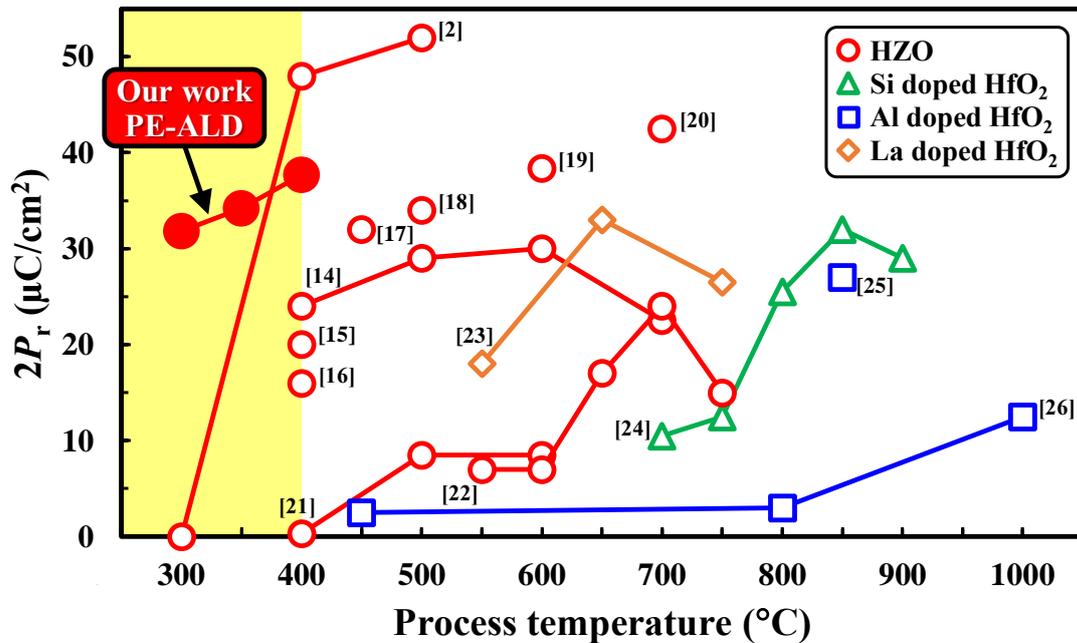


Fig. 8-13 HfO₂系強誘電体膜の作製段階のプロセス温度とこれまでに報告された $2P_r$ 値及び本研究で得られた PE-ALD 法及び低温度 PMA 処理を用いて作製した HZO 膜の $2P_r$ 値の関係 [2, 14-26]

第 8 章の参考文献

- [1] T. Nabatame, M. Kimura, K. Yuge, M. Inoue, N. Ikeda, T. Ohishi, and A. Ohi, *Vac. Surf. Sci.* 61, 280 (2018).
- [2] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [3] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).
- [4] M. H. Park, H. J. Kim, Y. J. Kim, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 104, 072901 (2014).
- [5] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [6] T. Onaya, T. Nabatame, T. Sawada, K. Kurishima, N. Sawamoto, A. Ohi, T. Chikyow, and A. Ogura, *Thin Solid Films* 655, 48 (2018).
- [7] A. Toriumi, *ECS Trans.* 80(1), 29 (2017).
- [8] S. Migita, Y. Watanabe, H. Ota, T. Nabatame, and A. Toriumi, *ECS Trans.* 19(2), 563 (2009).
- [9] J. Niinistö, K. Kukli, M. Heikkilä, M. Ritala, and M. Leskelä, *Adv. Eng. Mater.* 11, 223 (2009).
- [10] T. Onaya, T. Nabatame, T. Sawada, K. Kurishima, N. Sawamoto, A. Ohi, T. Chikyow, and A. Ogura, *ECS Trans.* 75, 667 (2016).
- [11] D. Martin, M. Grube, W. Weinreich, J. Müller, W. M. Weber, U. Schröder, H. Riechert, and T. Mikolajick, *J. Appl. Phys.* 113, 194103 (2013).
- [12] D. C. Won and S. W. Rhee, *J. Vac. Sci. Technol. B* 32, 03D102 (2014).
- [13] H. Song, H. Jeon, C. Shin, S. Shin, W. Jang, J. Park, J. Chang, J. H. Choi, Y. Kim, H. Lim, H. Seo, and H. Jeon, *Thin Solid Films* 619, 317 (2016).
- [14] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 102, 242905 (2013).
- [15] S. Zarubin, E. Suvorova, M. Spiridonov, D. Negrov, A. Chernikova, A. Markeev, and A. Zenkevich, *Appl. Phys. Lett.* 109, 192903 (2016).
- [16] A. Chernikova, M. Kozodaev, A. Markeev, Y. Matveev, D. Negrov, and O. Orlov, *Microelectron. Eng.* 147, 15 (2015).
- [17] J. Müller, T.S. Böske, D. Bräuhäus, U. Schröder, U. Böttger, J. Sundqvist, P. Kücher, T. Mikolajick, and L. Frey, *Appl. Phys. Lett.* 99, 112901 (2011).
- [18] J. Müller, T.S. Böske, U. Schröder, S. Mueller, D. Bräuhäus, U. Böttger, L. Frey, and T. Mikolajick, *Nano Lett.* 12, 4318 (2012).

- [19] M. H. Park, H. J. Kim, Y. J. Kim, T. Moon, K. D. Kim, Y. H. Lee, S. D. Hyun, and C. S. Hwang, *J. Mater. Chem. C* 3, 6291 (2015).
- [20] S. Migita, H. Ota, H. Yamada, K. Shibuya, A. Sawa, and A. Toriumi, *Jpn. J. Appl. Phys.* 57, 04FB01 (2018).
- [21] J. Bouaziz, P. R. Romeo, N. Baboux, and B. Vilquin, *J. Vac. Sci. Technol. B* 37, 021203 (2019).
- [22] T. Shimizu, T. Yokouchi, T. Shiraishi, T. Oikawa, P. S. Sankara R. Krishnan, and H. Funakubo, *Jpn. J. Appl. Phys.* 53, 09PA04 (2014).
- [23] A. G. Chernikova, D. S. Kuzmichev, D. V. Negrov, M. G. Kozodaev, S. N. Polyakov, and A. M. Markeev, *Appl. Phys. Lett.* 108, 242905 (2016).
- [24] P. D. Lomenzo, Q. Takmeel, S. Moghaddam, and T. Nishida, *Thin Solid Films* 615, 139 (2016).
- [25] K. Florent, S. Lavizzari, M. Popovici, L. D. Piazza, U. Celano, G. Groeseneken, and J. V. Houdt, *J. Appl. Phys.* 121, 204103 (2017).
- [26] S. Mueller, J. Mueller, A. Singh, S. Riedel, J. Sundqvist, U. Schroeder, and T. Mikolajick, *Adv. Funct. Mater.* 22, 2412 (2012).

第9章 低温形成した強誘電体 HZO 膜のパルス測定法を用いた信頼性評価

9.1 はじめに

これまで、各々O₂ プラズマ及び H₂O ガスを酸化剤ガスとした PE-ALD 及び TH-ALD 法によって作製した HZO 膜の強誘電性及び分極反転回数に伴う強誘電性の振る舞いに関して詳細に議論された例はない。そこで本章では、リーク成分を除去した強誘電性評価が可能なパルス測定法を用いて、第8章において TH-及び PE-ALD 法と 300~400°C の低温熱処理を組み合わせることで作製した HZO 膜の強誘電性を詳細に調べた。続いて、分極反転回数を変化させてパルス測定法及びリーク電流伝導機構を解析することで、HZO 膜の実デバイス応用へ向けた大きな課題の一つである疲労による分極特性の劣化の原因について検討した。

9.2 実験条件

TiN/HZO/TiN キャパシタの概略図及び作製フローを各々Fig. 9-1 及び 9-2 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ強誘電体膜である HZO 膜を(Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1)カクテル原料を用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。ここで、TH-及び PE-ALD 法の酸化剤ガスとして各々H₂O ガス及び O₂ プラズマを用いた。また、今回作製した TH-及び PE-ALD 法により作製した HZO 膜の Hf:Zr の割合は、EDS 及び XPS 測定の結果より共に 0.43:0.57 であった。続いて、ステンシルマスクを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。ここで、電極サイズは $1.5 \times 10^{-4} \text{ cm}^2$ である。最後に、TiN/HZO/TiN 構造を形成した後、300~400°C で 1 分間、N₂ 雰囲気中において PMA 処理することで TH-及び PE-ALD 法により成膜した HZO 膜を用いた MFM キャパシタを作製した。リファレンスとして、TH-及び PE-ALD 法により成膜した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタにおいて熱処理無しのキャパシタ及び TE-TiN 成膜前に同様の条件で PDA 処理したキャパシタを作製した。

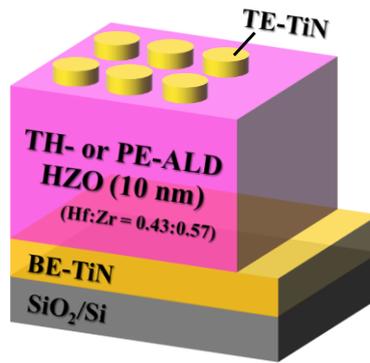


Fig. 9-1 TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの概略図

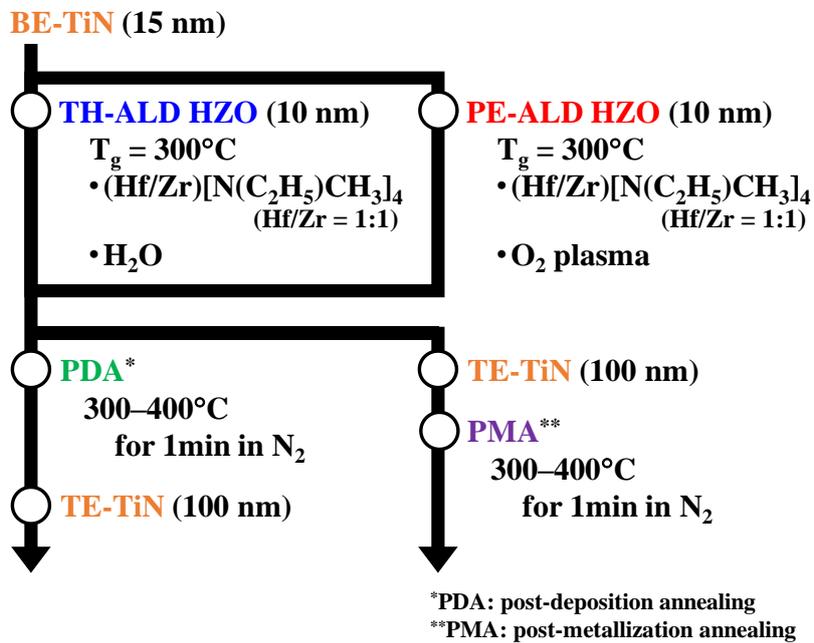


Fig. 9-2 TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの作製フロー

HZO 膜の膜厚は分光エリプソメーターを用いて測定した。TiN/HZO/TiN キャパシタの強誘電体スイッチング特性は Pulse write/read measurement を用いて評価した。また、PUND 法による疲労特性及び I - V 特性は Keithley 4200-SCS を用いて評価した。

9.3 低温形成した HZO 膜のパルス測定法によるスイッチング特性評価

低温形成した TH-及び PE-ALD 法により作製した HZO 膜の強誘電性を詳細に調べるために、パルス測定法を用いてスイッチング特性を評価した。[1-3] Fig. 9-3 に示すように、今回用いたパルス測定法では、パルス幅及び立ち上がり/立ち下り幅が各々 5 及び 0.6 μs の 4 つの台形波電圧パルスで構成されている。ここで、印加電界は $\pm 3 \text{ MV/cm}$ とした。また、遅延時間として 10 μs 及び 6 s の 2 種類を用いたパルス測定を実施した。

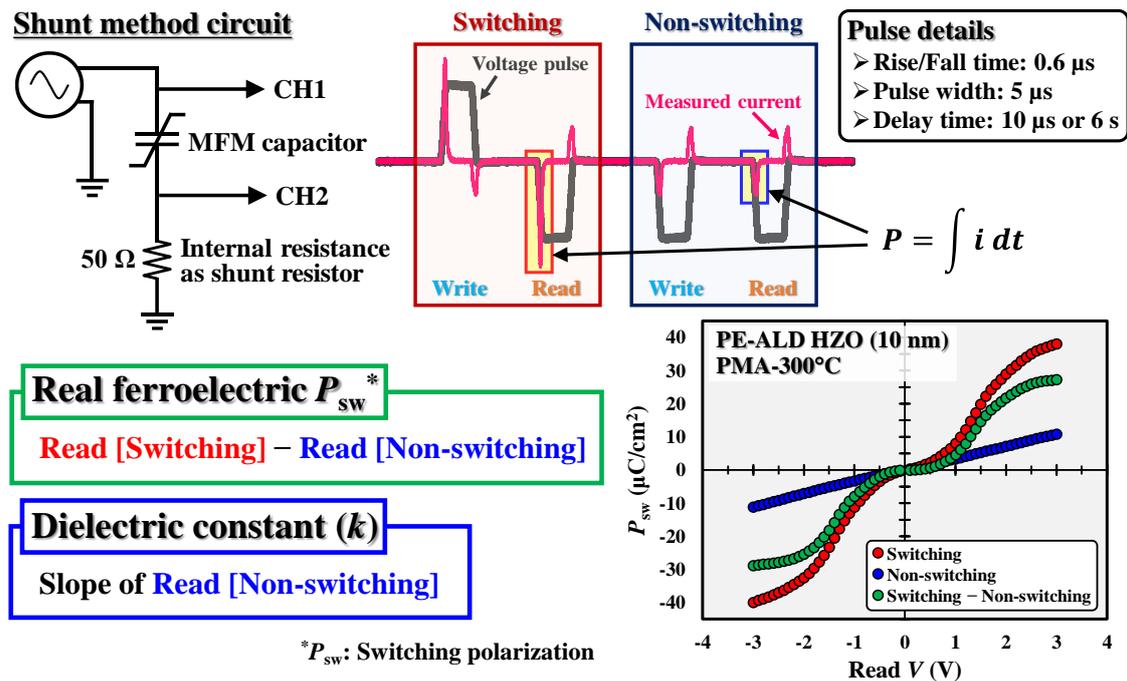


Fig. 9-3 TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタのパルス測定法を用いたスイッチング特性評価

Fig. 9-4 及び 9-5 に、遅延時間を各々 10 μs 及び 6 s として実施したパルス測定において、第 2 パルス印加時に流れた電流を積分した値(Read [Switching])と第 4 パルス印加時に流れた電流を積分した値(Read [Non-switching])の差分を取って求めた真の強誘電性成分である P_{sw} 値を示す。また、遅延時間を 10 μs として実施したパルス測定において、常誘電性成分の応答値である第 4 パルス印加時に流れた電流を積分した値(Read [Non-switching])を Fig. 9-6 に示す。ここで、HZO 膜の k 値は常誘電性成分の応答値(Read [Non-switching])の傾きより求めることができる。プロセス温度とこれらパルス測定法により求めた P_{sw} 及び k 値の関係を Fig. 9-7 に示す。ここで、パルス測定は $\pm 3 \text{ MV/cm}$ の分極反転を 10^3 回印加した wake-up 後に実施した。

Fig. 9-4 に示す遅延時間が $10\ \mu\text{s}$ のパルス測定の結果より、 $3.0\ \text{MV/cm}$ 印加後の飽和した分極値を比較すると、PE-ALD 法により作製した As-grown の HZO 膜は P_{sw} 値が $3.5\ \mu\text{C/cm}^2$ の小さなヒステリシス特性を示したのに対し、TH-ALD 法の場合では分極を示さなかった。PDA 及び PMA 処理した場合、TH-及び PE-ALD 法により作製した HZO 膜は共に As-grown の場合と比べて明瞭なスイッチング特性を示した。また、PMA 処理した HZO 膜は PDA 処理した場合と比べて約 2 倍程度大きな P_{sw} 値を示した。 300°C の PMA 処理後の PE-ALD 法により作製した HZO 膜は $28\ \mu\text{C/cm}^2$ を示し、TH-ALD 法の場合 ($22\ \mu\text{C/cm}^2$) と比べて約 1.3 倍大きな値を示した。また、TH-及び PE-ALD 法のどちらの場合においても、PMA 温度を 400°C まで高くすると $2P_r$ 値は増加し、 $2P_r$ 値は各々 35 及び $32\ \mu\text{C/cm}^2$ と近い値を示した。以上より、これら遅延時間が $10\ \mu\text{s}$ のパルス測定結果より得られた強誘電体スイッチング特性及び P_{sw} 値は、第 8 章で示した P - E 測定より得られた結果と同様の傾向を示していることが分かった。しかし、パルス測定結果より得られた TH-及び PE-ALD 法により作製した HZO 膜の P_{sw} 値は、 P - E 測定結果より求めた $2P_r$ 値よりも約 10% 程度小さな値を示した。

第 8 章で示した $2P_r$ 値はバーチャルグラウンド方式を採用した P - E 測定より求めた値であり、MFM キャパシタへ印加する電圧パルスは正負の 2 つの連続した三角波から構成されている。従って、 P - E 測定より求めた $2P_r$ 値は、各パルス間の遅延時間に伴う強誘電性の緩和の影響は無視できるが、 $2P_r$ 値の増加に寄与するリーク電流成分を含んでいる。一方、Fig. 9-3 に示したシャント抵抗とオシロスコープによるパルス測定法を用いることで、リーク電流成分を除去した真の分極値である P_{sw} 値を求めることが可能である。しかし、パルス測定法では MFM キャパシタへ印加する電圧パルス間に遅延時間を設定していることより、強誘電性の緩和が起こり、 P_{sw} 値が真の分極値と比べて減少する可能性がある。ここで、Fig. 9-4 及び 9-5 に示す遅延時間が各々 $10\ \mu\text{s}$ 及び $6\ \text{s}$ のパルス測定結果を比較する。遅延時間が $10\ \mu\text{s}$ の場合、MFM キャパシタに電界を約 $\pm 0.5\ \text{MV/cm}$ 以上印加することで HZO 膜がスイッチング特性を示した。また、印加電界を $\pm 0.5\ \text{MV/cm}$ 以上に増加させると分極値が大幅に増加し、約 $\pm 2.5\ \text{MV/cm}$ 印加することで分極値が飽和する傾向を示した。一方、遅延時間が $6\ \text{s}$ の場合、HZO 膜をスイッチングさせるためには MFM キャパシタに電界を約 $\pm 1\ \text{MV/cm}$ 以上印加する必要があることが分かった。しかし、印加電界を $\pm 1\ \text{MV/cm}$ 以上に増加させると分極値が急激に増加し、遅延時間が $10\ \mu\text{s}$ の場合と同様に約 $\pm 2.5\ \text{MV/cm}$ 印加することで分極値が飽和した。また、Fig. 9-7 に示すように、遅延時間が $10\ \mu\text{s}$ 及び $6\ \text{s}$ のパルス測定より得られた P_{sw} 値はほとんど同等の値を示した。これは、各パルス間の遅延時間を $10\ \mu\text{s}$ から $6\ \text{s}$ へ増加させることで強誘電性の緩和による影響を受けるため、HZO 膜がスイッチングするためにより大きな電界が必要になったと考えられる。一方、一度スイッチング特性を示すと強誘電性の緩和による

影響が小さくなり、遅延時間によらず同等の P_{sw} 値が得られたと考えられる。以上より、TH-及びPE-ALD法により作製したHZO膜の $P-E$ 測定結果より求めた $2P_r$ 値とパルス測定結果より得られた P_{sw} 値の約10%程度の差分は主にリーク電流成分に起因すると考えられる。

Fig. 9-6 に示した常誘電性成分の応答(Read [Non-switching])より、全てのキャパシタにおいて分極値 P と読み込み電界 E が直線関係を満足していることが分かる。PE-ALD法により作製したAs-grownのHZO膜は28と大きな k 値を示し、TH-ALD法の場合(22)と比べて高い k 値を有することが分かった。PDA及びPMA処理した場合、TH-及びPE-ALD法により作製したHZO膜は共にAs-grownの場合と比べて高い k 値を示した。また、As-grownの場合と同様にPE-ALD法により作製したHZO膜の k 値は熱処理温度が低温であるほどTH-ALD法の場合と比べて高い k 値を維持した。特に、300°Cで処理後のPE-ALD法により作製したHZO膜の k 値(41)は、TH-ALD法の場合(34)と比べて約1.2倍高い値を示した。以上より、これらパルス測定結果より得られた k 値は、第8章で示した $C-E$ 測定より求めた値とほとんど一致しており、熱処理温度に対する k 値の変化も同様の傾向を示していることが分かった。

以上の結果より、一般に用いられている $P-E$ 測定とパルス測定法を組み合わせることで、HZO膜の強誘電体スイッチング特性を詳細に評価することが可能となり、理解を深めることに繋がることが分かった。

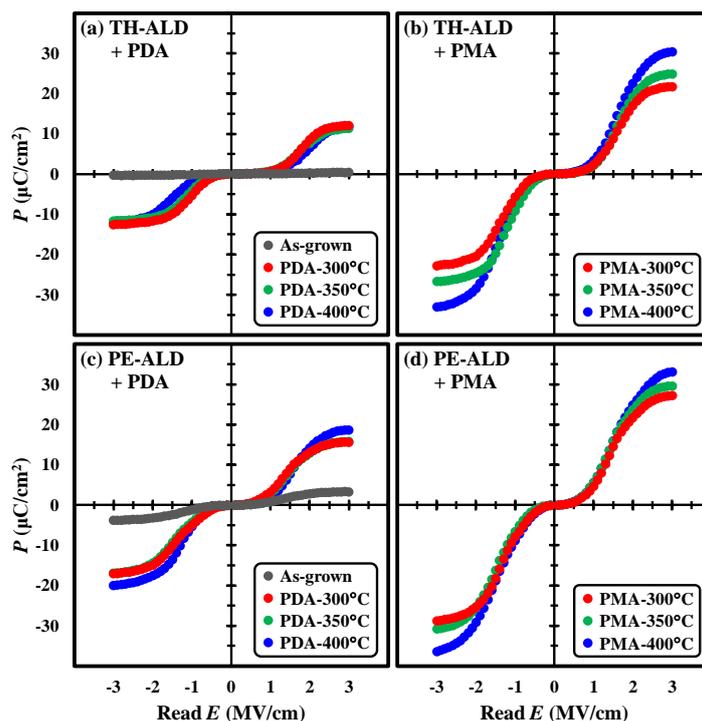


Fig. 9-4 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの P_{sw} (Read [Switching]-Read [Non-switching])特性 (遅延時間: 10 μ s)

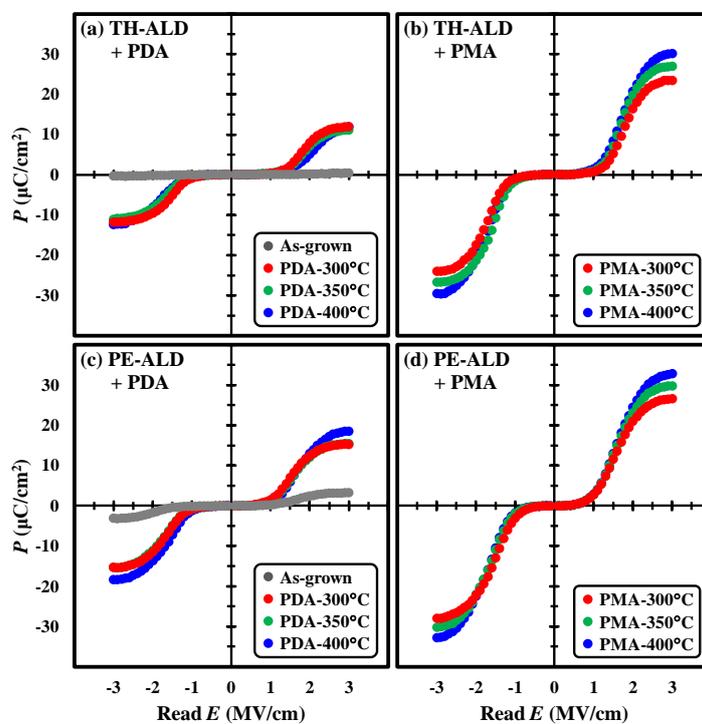


Fig. 9-5 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの P_{sw} (Read [Switching]-Read [Non-switching])特性 (遅延時間: 6 s)

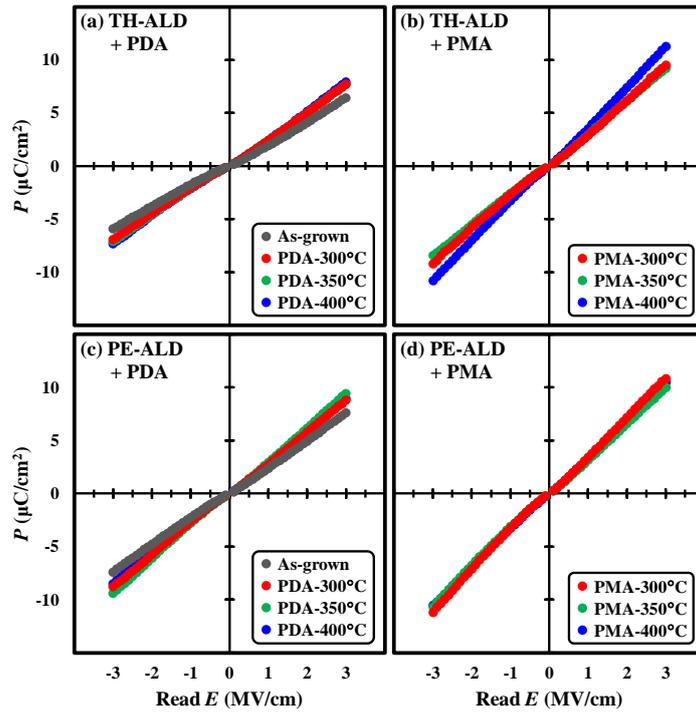


Fig. 9-6 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタの常誘電性成分(Read [Non-switching])の応答

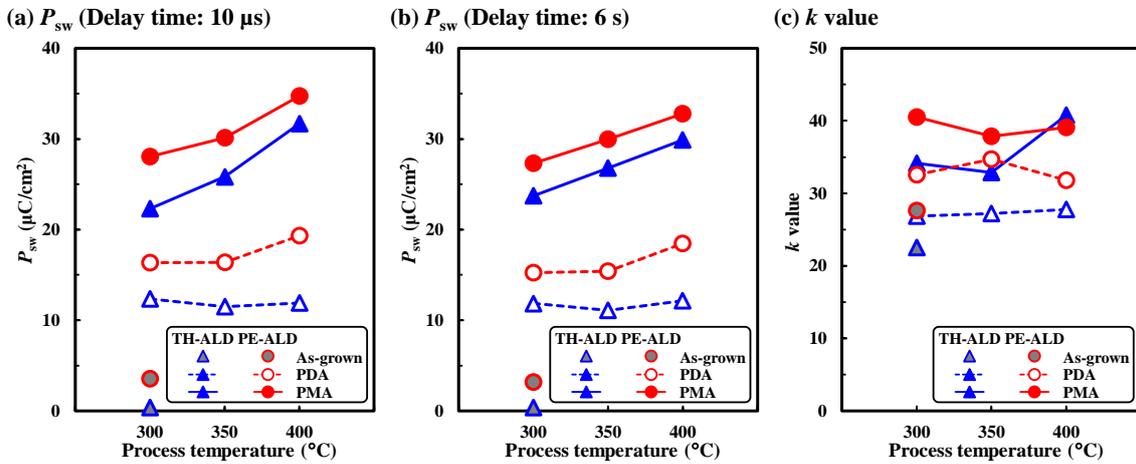


Fig. 9-7 PDA 及び PMA 処理前後の TH-及び PE-ALD 法により作製した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタのプロセス温度とパルス測定法により求めた P_{sw} 及び k 値の関係

9.4 低温形成した HZO 膜の疲労特性評価

9.4.1 低温形成した HZO 膜の PUND 法による疲労特性評価

低温形成した TH-及び PE-ALD 法により作製した HZO 膜の疲労特性を詳細に調べるために、PUND 法を用いて分極反転回数に伴う $2P_r$ 値を評価した。今回用いた PUND 測定法では、MFM キャパシタに立ち上がり/立ち下り幅が $25 \mu\text{s}$ の三角波電圧パルスを実及び負方向に各々2つずつ連続して印加した。ここで、遅延時間及び印加電界は各々 $25 \mu\text{s}$ 及び $\pm 3 \text{ MV/cm}$ とした。また、ここでは低温形成した TH-及び PE-ALD 法により作製した HZO 膜の中で、特に良好な強誘電性を示した 300 及び 400°C で PMA 処理した MFM キャパシタを評価した。Fig. 9-8 に、 300 及び 400°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の(a) 疲労特性及び(b) 初期の $2P_r$ 値を用いて規格化した値を示す。 300°C で PMA 処理した TH-及び PE-ALD 法により作製した HZO 膜はどちらの場合も、分極反転回数が $10^3 \sim 10^4$ 回後の $2P_r$ 値は wake-up 効果により分極反転前の初期の値と比べて約 15% 程度増加していることが分かった。一方、 400°C で PMA 処理した TH-及び PE-ALD 法により作製した HZO 膜は wake-up 効果による増加率が初期値と比べて約 7% と 300°C で PMA 処理した場合と比べて小さな値を示した。これまで、分極反転によって強誘電相ではない正方晶(T)相が強誘電相である直方晶(O)相へ相転換することが wake-up 効果が現れる原因の一つとして考えられている。[4-6] 従って、PMA 温度を 300°C から 400°C へ高くすることで、初期の段階から HZO 膜に T 及び立方晶(C)相と比べて O 相が優先的に形成されたことで、wake-up 効果を小さく抑えられたのではないかと推測できる。これら PMA 温度と HZO 膜の結晶構造の関係に関する考察は、シンクロトロン X 線源を用いた詳細な結晶構造解析の結果と合わせて第 10 章にて述べる。同じ PMA 温度で比較した場合、PE-ALD 法により作製した HZO 膜は TH-ALD 法の場合と比べて高い $2P_r$ 値を維持した。特に、 300°C で PMA 処理した PE-ALD 法により作製した HZO 膜は、分極反転前の初期における $2P_r$ 値が TH-ALD 法の場合と比べて約 1.2 倍程度大きいことより、分極反転後も TH-ALD 法の場合と比べて特に大きな値を維持した。

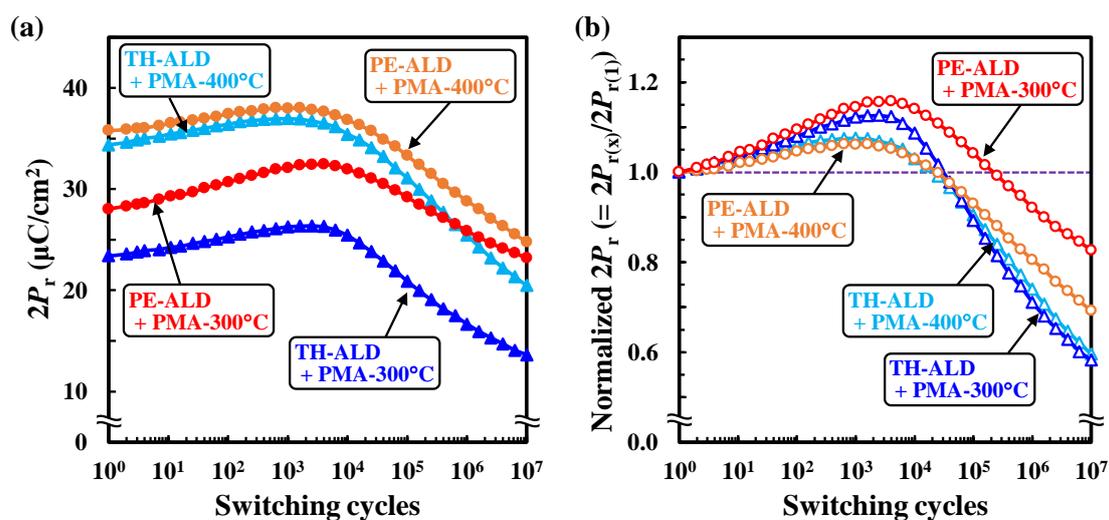


Fig. 9-8 300 及び 400°C で PMA 処理後の TH-及び PE-ALD により作製した HZO 膜の(a) 疲労特性及び(b) 初期の $2P_r$ 値を用いて規格化した値

9.4.2 低温形成した HZO 膜の分極反転回数に伴うリーク電流特性

Fig. 9-9 (a)~(d)に、300 及び 400°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の分極反転回数に伴う J - E 特性を示す。また、これら J - E 特性より求めた分極反転回数に伴う J 値を Fig. 9-10 に示す。分極反転前の初期の場合、TH-及び PE-ALD 法により作製した HZO 膜は同じ PMA 温度で比較するとほとんど同等の J - E 特性を示しており、絶縁破壊電界は一般に報告されている値と同等の 3~4 MV/cm であった。[7] また、300°C で PMA 処理した TH-及び PE-ALD 法により作製した HZO 膜は共に $10^{-7} \text{ A}/\text{cm}^2$ 以下の低い J 値を示したのに対し、PMA 温度を 400°C まで高くすると J 値が約一桁程度上昇した。これは、PMA 温度が高くなったことによりリーク電流の増大に寄与する HZO 膜中の結晶粒界がより明確に形成されたためであると考えられる。[8-10] PE-ALD 法により作製した HZO 膜は、分極反転回数を 10^3 回以上に増加させると J 値が急激に増加したのに対して、TH-ALD 法の場合では 10^5 回程度まで $10^{-6} \text{ A}/\text{cm}^2$ 以下の低い J 値を維持した。これは、PE-ALD 法で用いた O_2 プラズマの酸化力が TH-ALD 法の H_2O ガスよりも強いため、PE-ALD 法の場合は TH-ALD 法の場合と比べて HZO 膜の成膜時に BE-TiN 表面の酸化反応が進んだことで分極反転に伴い HZO 膜が劣化がしやすくなったためであると考えられる。[11] 顕著な強誘電性の劣化が確認された分極反転回数が 10^7 回するとき、PMA 温度に関わらず TH-及び PE-ALD 法により作製した HZO 膜は共に分極反転回数の増加に伴う膜の劣化により初期の J 値と比べて約二桁程度上昇した。

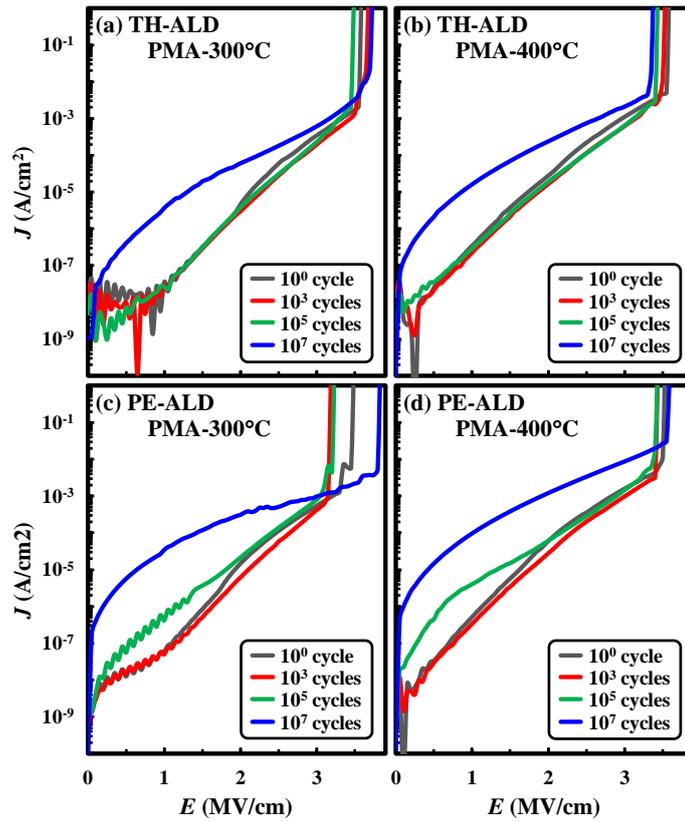


Fig. 9-9 300 及び 400°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の分極反転回数に伴う J - E 特性

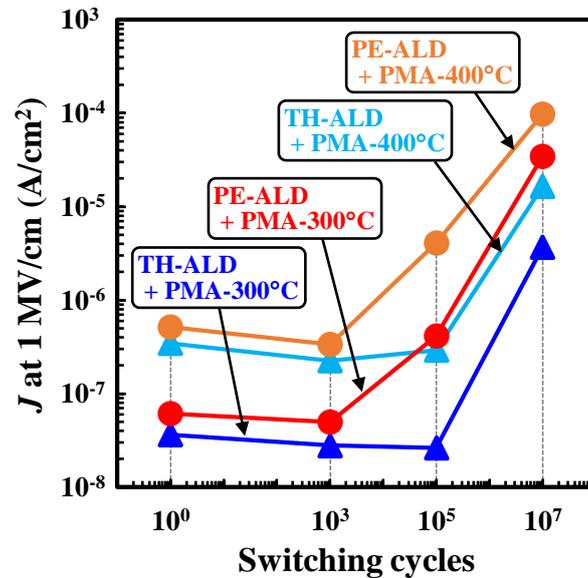


Fig. 9-10 300 及び 400°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の分極反転回数に伴う J 値

9.4.3 低温形成した HZO 膜の分極反転回数に伴うリーク伝導機構解析

低温形成した HZO 膜の分極反転回数に伴うリーク電流の伝導機構を明らかにするために、Fig. 9-9 の $J-E$ 特性のデータを各種リーク機構モデルでフィッティングした。Fig. 9-11 (a)~(d)に、300°C で PMA 処理後の PE-ALD 法により作製した HZO 膜の分極反転回数に伴う $J-E$ 特性を示す。また、挿入図にリーク機構モデルとのフィッティング結果を示す。また、Fig. 9-12 (a)、9-12 (b)及び 9-12 (c)に、分極反転回数に伴う HZO 膜の断面模式図を示す。まず、 10^0 回後の初期のリーク電流特性は Trap-assisted tunneling (TAT)モデルと一致することが分かった。これは、主に TE-TiN の成膜や PMA 処理といった TiN/HZO/TiN キャパシタの作製過程において形成される TiN/HZO 界面や HZO 膜中の粒界や欠陥に存在する酸素欠損に起因してリーク電流が流れたためであると考えられる。[5, 12] 次に、wake-up 効果により $2P_r$ 値が上昇した 10^3 回後のリーク電流特性は初期のリーク伝導機構とは異なり、Poole-Frenkel モデルと一致することが分かった。Fig. 9-11 (a)で説明したように、分極反転させる前の初期の段階では、TiN/HZO 界面や HZO 膜中に酸素欠損等の欠陥が存在することで局所的に内部電界が形成され、結果として分極ドメインをピン止めしてしまうことが報告されている。[5, 12, 13] 従って、 10^3 回の分極反転を繰り返したことにより、酸素欠損等の欠陥が消滅及び HZO 結晶粒内へ拡散し、内部電界が緩和されたことで $2P_r$ 値の上昇に繋がったと考えられる。一方、wake-up 後は分極反転回数の増加に伴い HZO 膜中に新たな酸素欠損等の欠陥が形成されることより、 10^7 回後のリーク電流特性は TAT モデルと一致した。また、分極反転回数の増加に伴い新たな欠陥が形成されることで、これら酸素欠損等の欠陥にドメインがピン止めされ、結果として強誘電性の劣化に繋がっていると推察できる。以上の分極反転回数とリーク伝導機構の関係は、Fig. 9-9 (a)~(d)に示した $J-E$ 特性において PMA 温度及び ALD 法の酸化剤ガスに関わらず同様の傾向を示した。

以上より、HZO 膜の疲労特性を理解するためには、強誘電性とリーク伝導機構を結び付けて考えることが重要であることが分かった。また、分極反転回数によらず安定した強誘電性を有する HZO 膜を作製するためには、HZO 膜中及び TiN/HZO 界面の欠陥を抑えて優れた $J-E$ 特性を実現することが必要であることが分かった。

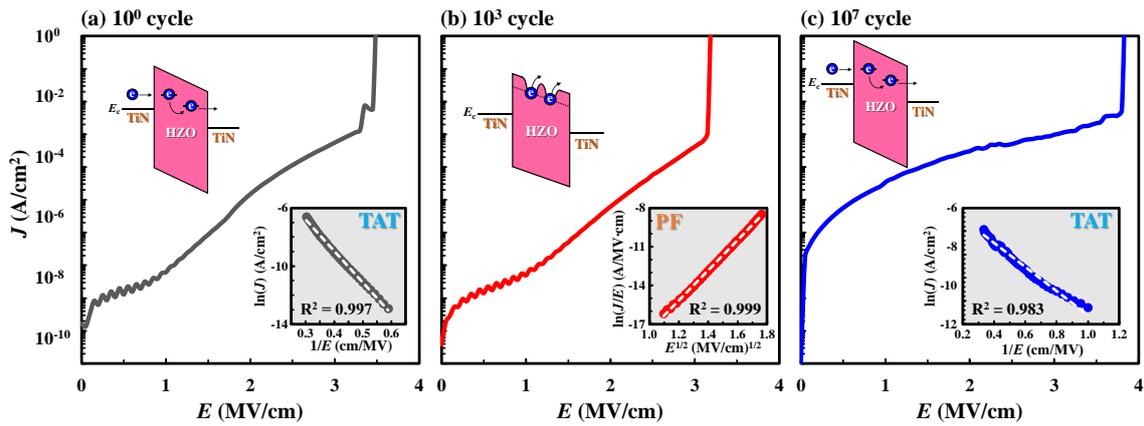


Fig. 9-11 300°C で PMA 処理後の PE-ALD 法により作製した HZO 膜の分極反転回数に伴う J - E 特性のリーク電流機構

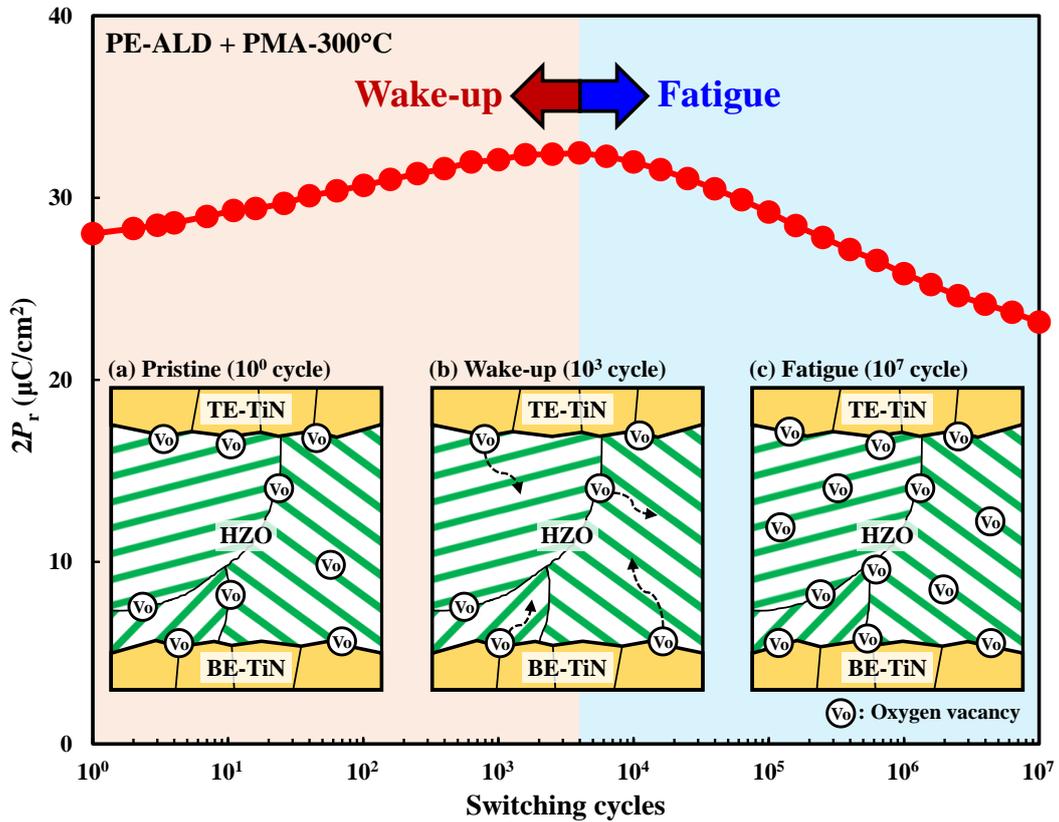


Fig. 9-12 300°C で PMA 処理後の PE-ALD 法により作製した HZO 膜の疲労特性及び分極反転回数に伴う HZO 膜の断面模式図

9.5 第9章のまとめ

本章では、酸化剤ガスとして H_2O 及び O_2 プラズマを用いた各々 TH-及び PE-ALD 法と $300\sim 400^\circ\text{C}$ の低温熱処理を組み合わせることで作製した HZO 膜の強誘電体スイッチング特性及び疲労特性を詳細に評価した。

まず、シャント抵抗を用いたパルス測定結果より得られた TH-及び PE-ALD 法により作製した HZO 膜の P_{sw} 値は、バーチャルグラウンド方式による $P-E$ 測定結果より求めた $2P_r$ 値よりも約 10%程度小さな値を示した。これらの差の理由として、リーク電流及び各パルス間の遅延時間に伴う強誘電性の緩和の影響が考えられるが、遅延時間が異なるパルス測定結果より、 $P-E$ 測定結果より求めた $2P_r$ 値とパルス測定結果より得られた P_{sw} 値の約 10%程度の差分は主にリーク電流成分に起因すると考えられる。

次に PUND 法を用いた疲労特性の評価及び $J-E$ 特性より得られたリーク電流伝導機構の解析結果より、分極反転前の初期の段階では、TiN/HZO/TiN キャパシタの作製過程において形成された TiN/HZO 界面や HZO 膜中の粒界で新たに導入された欠陥に存在する酸素欠損により一部のドメインがピン止めされている可能性が示唆された。分極反転回数が $10^0\sim 10^3$ 回の領域では $2P_r$ 値が徐々に上昇する wake-up が確認された。この wake-up 効果の原因の一つとして、分極反転を繰り返すことで酸素欠損等の欠陥が消滅及び HZO 結晶粒内へ拡散し、これら欠陥により形成されていた内部電界が緩和されたことが考えられる。一方、wake-up 後は分極反転回数の増加に伴い HZO 膜中に新たな酸素欠損等の欠陥が形成されることより、これら酸素欠損等の欠陥にドメインがピン止めされ、結果として強誘電性の劣化に繋がっていると考えられる。

以上より、一般に用いられている $P-E$ 測定とパルス測定法を組み合わせることで、HZO 膜の強誘電体スイッチング特性を詳細に評価することが可能となり、理解を深めることに繋がることが分かった。また、HZO 膜の疲労特性を理解するためには、強誘電性とリーク伝導機構を結び付けて考えることが重要であることが分かった。

第9章の参考文献

- [1] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [2] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).
- [3] S. Mueller, S. R. Summerfelt, J. Müller, U. Schroeder, and T. Mikolajick, *IEEE Electron Device Lett.* 33(9), 1300 (2012).
- [4] S. S. Fields, S. W. Smith, P. J. Ryan, S. T. Jaszewski, I. A. Brummel, A. Salanova, G. Esteves, S. L. Wolfley, M. D. Henry, P. S. Davids, and J. F. Ihlefeld, *ACS Appl. Mater. Interfaces* 12, 26577 (2020).
- [5] M. Pešić, F. P. G. Fengler, L. Larcher, A. Padovani, T. Schenk, E. D. Grimley, X. Sang, J. M. LeBeau, S. Slesazeck, U. Schroeder, and T. Mikolajick, *Adv. Funct. Mater.* 26, 4601 (2016).
- [6] E. D. Grimley, T. Schenk, X. Sang, M. Pešić, U. Schroeder, T. Mikolajick, and J. M. LeBeau, *Adv. Electron. Mater.* 2, 1600173 (2016).
- [7] S. Migita, H. Ota, H. Yamada, K. Shibuya, Akihito Sawa, and A. Toriumi, *Jpn. J. Appl. Phys.* 57, 04FB01 (2018).
- [8] T. Onaya, T. Nabatame, T. Sawada, K. Kurishima, N. Sawamoto, A. Ohi, T. Chikyow, and A. Ogura, *Thin Solid Films* 655, 48 (2018).
- [9] D. Martin, M. Grube, W. Weinreich, J. Müller, W. M. Weber, U. Schröder, H. Riechert, and T. Mikolajick, *J. Appl. Phys.* 113, 194103 (2013).
- [10] S. Knebel, M. Pešić, K. Cho, J. Chang, H. Lim, N. Kolomiets, V. V. Afanas'ev, U. Muehle, U. Schroeder, and T. Mikolajick, *J. Appl. Phys.* 117, 224102 (2015).
- [11] T. Nabatame, M. Kimura, K. Yuge, M. Inoue, N. Ikeda, T. Ohishi, and A. Ohi, *Vac. Surf. Sci.* 61, 280 (2018).
- [12] D. R. Islamov, V. A. Gritsenko, T. V. Perevalov, V. A. Pustovarov, O. M. Orlov, A. G. Chernikova, A. M. Markeev, S. Slesazeck, U. Schroeder, T. Mikolajick, and G. Y. Krasnikov, *Acta Mater.* 166, 47 (2019).
- [13] W. Hamouda, A. Pancotti, C. Lubin, L. Tortech, C. Richter, T. Mikolajick, U. Schroeder, and N. Barrett, *J. Appl. Phys.* 127, 064105 (2020).

第 10 章 低温形成した強誘電体 HZO 膜のシンクロトロン X 線源を用いた結晶構造評価

10.1 はじめに

強誘電体 HZO 膜の強誘電相は準安定相の直方晶(O)相であることが知られている。しかし、HZO 膜は O 相だけでなく、O 相と格子定数が非常に近い正方晶(T)及び立方晶(C)相を同時に形成することから、第 8 章の Fig. 8-5 に示したように、実験室系の GI-XRD 測定では O、T 及び C 相に由来する結晶ピークは一つに重なり、各々のピークを分離することが困難であった。本章では、TH-及び PE-ALD 法と 300~400°C の低温熱処理の組み合わせで作製した HZO 膜の結晶構造と強誘電性の関係を明らかにするために、シンクロトロン X 線源を用いた GI-WAXS 測定結果より HZO 膜の詳細な結晶構造解析に取り組んだ。

10.2 実験条件

TiN/HZO/TiN キャパシタの概略図及び作製フローを各々 Fig. 10-1 及び 10-2 に示す。まず、p-Si/SiO₂ 基板上にスパッタリング法により BE-TiN を膜厚 15 nm 形成した。次に、BE-TiN 上へ強誘電体膜である HZO 膜を (Hf/Zr)[N(C₂H₅)CH₃]₄ (Hf/Zr = 1:1) カクテル原料を用いた成膜温度 300°C の ALD 法により膜厚 10 nm 成膜した。ここで、TH-及び PE-ALD 法の酸化剤ガスとして各々 H₂O ガス及び O₂ プラズマを用いた。また、今回作製した TH-及び PE-ALD 法により成膜した HZO 膜の Hf:Zr の割合は、EDS 及び XPS 測定の結果より共に 0.43:0.57 であった。続いて、ステンシルマスクを用いたスパッタリング法により TE-TiN を膜厚 100 nm 形成した。TiN/HZO/TiN 構造を形成した後、300~400°C で 1 分間、N₂ 雰囲気中において PMA 処理することで TH-及び PE-ALD 法により成膜した HZO 膜を用いた MFM キャパシタを作製した。最後に、NH₄OH:H₂O₂ = 1:1 溶液を用いたウェットエッチにより TE-TiN を取り除くことで結晶構造評価用試料を作製した。リファレンスとして、TH-及び PE-ALD 法により成膜した HZO 膜を用いた TiN/HZO/TiN MFM キャパシタにおいて熱処理無しのキャパシタを作製した。

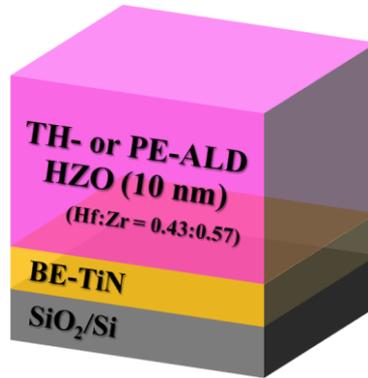


Fig. 10-1 TH-及びPE-ALD 法により作製した HZO 膜のシンクロトロン X 線源を用いた結晶構造評価用試料の概略図

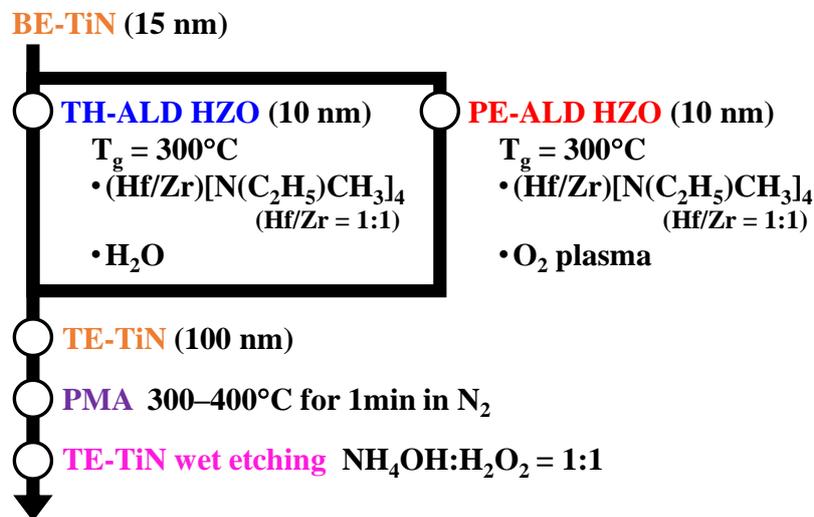


Fig. 10-2 TH-及びPE-ALD 法により作製した HZO 膜のシンクロトロン X 線源を用いた結晶構造評価用試料の作製フロー

HZO 膜の結晶構造は Brookhaven National Laboratory の National Synchrotron Light Source II (12-ID beamline)におけるシンクロトロン放射光を用いた微小角入射広角 X 線散乱(GI-WAXS)測定によって評価した。ここで、X 線の波長は 0.77009 Å とし、X 線の入射角 α は 0.08°、0.10°及び 0.15°の計 3 種類とした。

10.3 低温形成した HZO 膜の微小角入射広角 X 線散乱(GI-WAXS)法による結晶構造評価

10.3.1 低温形成した HZO 膜の GI-WAXS 法による入射角依存性

Fig. 10-3 に、300°C で PMA 処理後の PE-ALD 法により作製した HZO 膜の GI-WAXS 法による 2 次元回折像を示す。ここで、X 線の入射角 α は 0.08°、0.10° 及び 0.15° とした。GI-WAXS 法による X 線の入射角 α が大きくなるに従って、回折強度が強くなった。これは、入射角を大きくすると HZO 膜への X 線の侵入深さが大きくなることに起因すると考えられる。全ての入射角を用いて測定した結果において、波数 q が約 5.2 Å⁻¹ の位置に強い回折ピークを確認した。これは結晶化した TiN に由来するものであり、(111)配向していると考えられる。また、多数の円周方向に広がる回折パターンを確認した。これらは O、T、C 及び単斜晶(M)相に起因する回折パターンであると考えられる。ここで、HZO 膜に形成された結晶構造を更に詳細に解析するために、波数 q を格子面間隔 d に変換した。波数 q は(10-1)式より定義される。ここで、 λ 及び θ は各々入射 X 線の波長および散乱角である。

$$q = \frac{4\pi \sin \theta}{\lambda} \dots\dots\dots (10-1)$$

(10-2)式に示すブラッグの条件及び(10-1)式より、波数 q は格子面間隔 $d = 2\pi/q$ と関係付けることができる。

$$\lambda = 2d \sin \theta \dots\dots\dots (10-2)$$

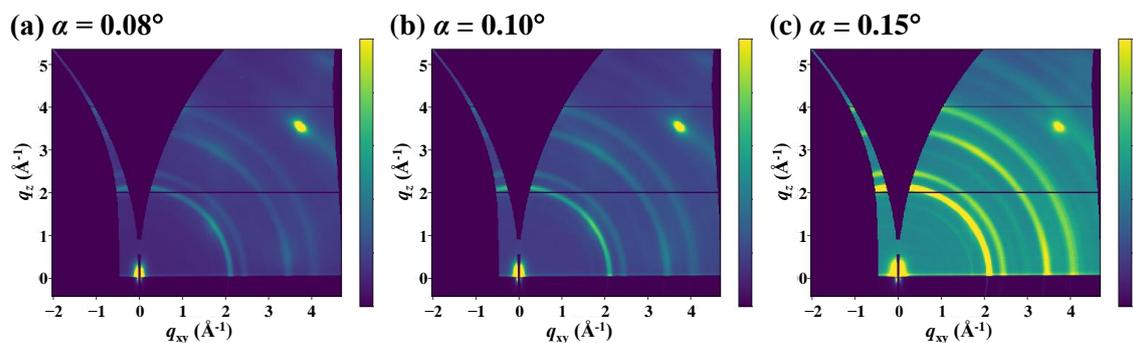


Fig. 10-3 300°C で PMA 処理後の PE-ALD 法により作製した HZO 膜の GI-WAXS 法による 2 次元回折像

Fig. 10-4 に、300°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンを示す。また、参考として TiN 及び HfO₂ の代表的な結晶構造に由来する結晶ピーク位置及び強度を示す。ここで、X 線の入射角 α は 0.08°、0.10° 及び 0.15° とした。また、横軸の格子面間隔 d は $d = 2\pi/q$ の関係式より波数 q を用いて算出した。X 線入射角 α が大きくなるに従って HZO

膜への X 線の侵入深さが大きくなることより、HZO 膜の結晶構造に由来する回折強度が強くなった。一方、TiN に由来する結晶ピークは X 線入射角 α が大きくなるに従って小さくなった。これは、HZO 膜の表面にウェットエッチングによって取り除けなかった TE-TiN が若干残っていたためであると考えられる。TH-及び PE-ALD 法により作製した HZO 膜は共に M 相に起因する結晶ピークが小さく抑えられているのに対し、強誘電相である O 相を含む O/T/C 相の明瞭なピークを確認した。また、TH-及び PE-ALD 法により作製した HZO 膜はどちらの場合も、M 相に起因するピークが X 線入射角 α の上昇に伴い大きくなったことより、M 相は HZO 膜の上部の HZO/TE-TiN 近傍よりも HZO 膜中に形成されていることが示唆された。

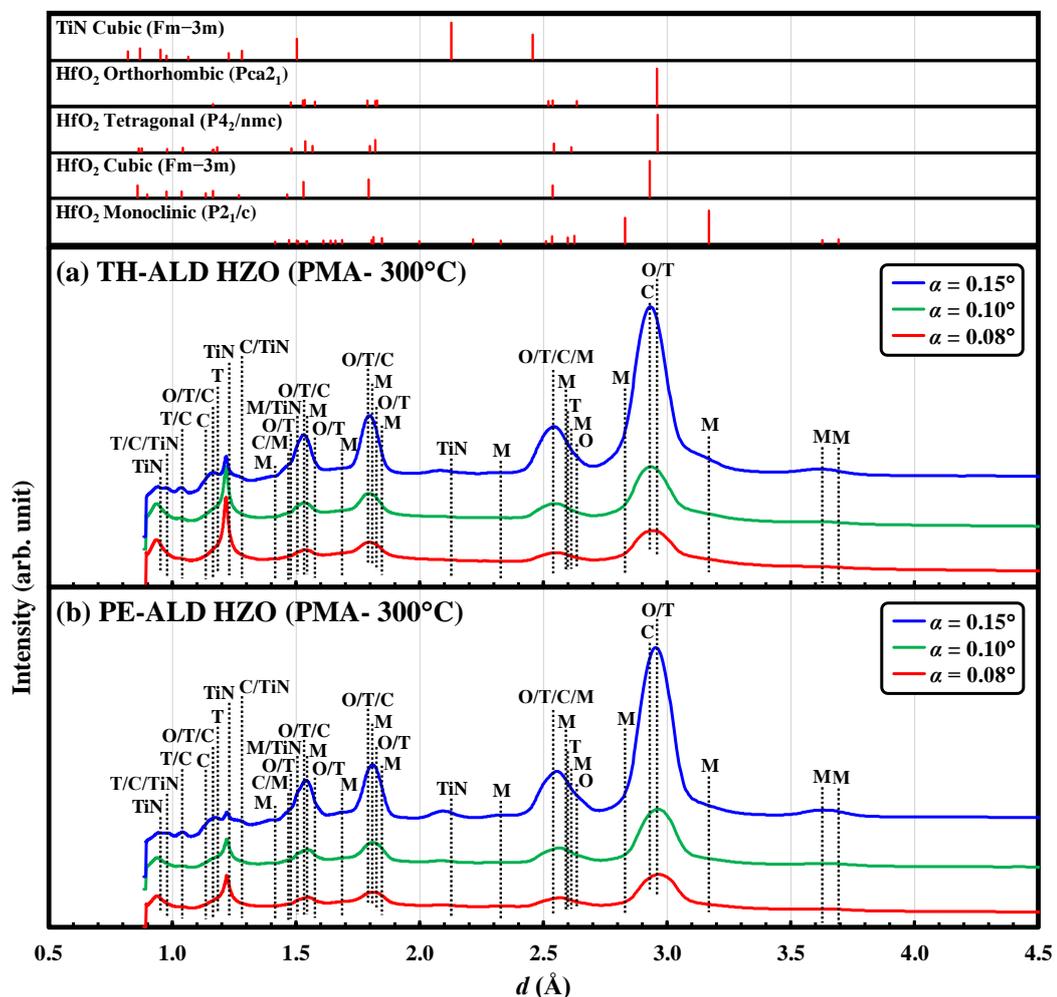


Fig. 10-4 300°C で PMA 処理後の(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターン

HZO 膜の強誘電相である O 相を含む O/T/C 相の結晶ピークを更に詳細に解析するため、Fig. 10-5 に、Fig. 10-4 で示した 300°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンの拡大図を示す。ここで、 d の範囲は 2.7~3.3 Å とした。また、300~400°C で PMA 処理後の TH-及び PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンにおいて、X 線入射角 α と O(111)/T(101)/C(111)に由来する結晶ピーク位置の関係をまとめた図を Fig. 10-6 に示す。ここで、O(111)/T(101)/C(111)に由来する結晶ピークは左右非対称であることより、強誘電相である O 相だけでなく T 及び C 相の要素が含まれている。Fig. 10-5 及び Fig. 10-6 より、PE-ALD 法により作製した HZO 膜の O(111)/T(101)/C(111)に由来する結晶ピークは TH-ALD 法の場合と比べて大きな d 値側に位置していることが分かる。一般に、HZO 膜の O/T/C 相の各々の格子定数が非常に近いため、O/T/C 相に由来する結晶ピークは一つに重なり、O/T/C 相の各々のピークに分離することが困難であることが報告されている。一方、HfO₂ 及び ZrO₂ 膜の O(111)/T(101)/C(111)の各々の格子面間隔 d の理論値より、HZO 膜における O(111)/T(101)/C(111)の格子面間隔 d は $C < T < O$ の順に大きな値を有すると予測できる。[1, 2] 従って、PE-ALD 法により作製した HZO 膜は TH-ALD 法の場合と比べて O(111)/T(101)/C(111)に由来する結晶ピークの d 値が大きいことより、O 相がより優先的に形成されていることが分かった。また、TH-及び PE-ALD 法により作製した HZO 膜はどちらの場合も X 線入射角 α を大きくしていくと O(111)/T(101)/C(111)に由来する結晶ピーク位置が小さな d 値側へシフトした。従って、Fig. 10-7 の低温形成した HZO 膜の O、T 及び C 相の分布の断面模式図に示したように、強誘電相である O 相は HZO 膜中よりも HZO 膜の上部の HZO/TE-TiN 界面付近に形成されやすいことが分かった。これまで、HfO₂ 系強誘電体膜は TiN を上下電極として形成した後に熱処理することで、TiN から HZO 膜へ引っ張り応力が印加され、結果として準安定相の O 相が優先的に形成されることが報告されている。従って、HZO 膜は特に HZO/TE-TiN 界面付近で TE-TiN から応力の影響を大きく受けたことで O 相の優先成長に繋がったと考えられる。[3-6] また、TE-TiN の膜厚は 100 nm であり膜厚 15 nm の BE-TiN よりも厚いため、BE-TiN/HZO 界面よりも HZO/TE-TiN 界面で TiN から HZO 膜へより大きな応力が印加されたと考えられる。さらに、HfO₂ 膜の上部に TE-TiN を形成した後に熱処理することで、TiN のスカベンジング効果により HfO₂ 膜中の酸素が TE-TiN に移動して TiO_x を形成することが知られている。[7-9] さらに、HfO₂ 系強誘電体膜の強誘電相である O 相の形成には適切な量の酸素欠損の導入が重要であることが報告されていることより、熱処理時に生じる TiN のスカベンジング効果により HZO 膜の HZO/TE-TiN 界面近傍で適度な酸素欠損が形成され、結果として O 相が優先的に成長したのではないかと考えられる。[10] PMA 温度を高くすると、O(111)/T(101)/C(111)に由来する結晶ピーク位置が

大きな d 値側へシフトしていることが分かる。この PMA 温度と HZO 膜の結晶構造の関係は 10.4 節で詳しく考察する。

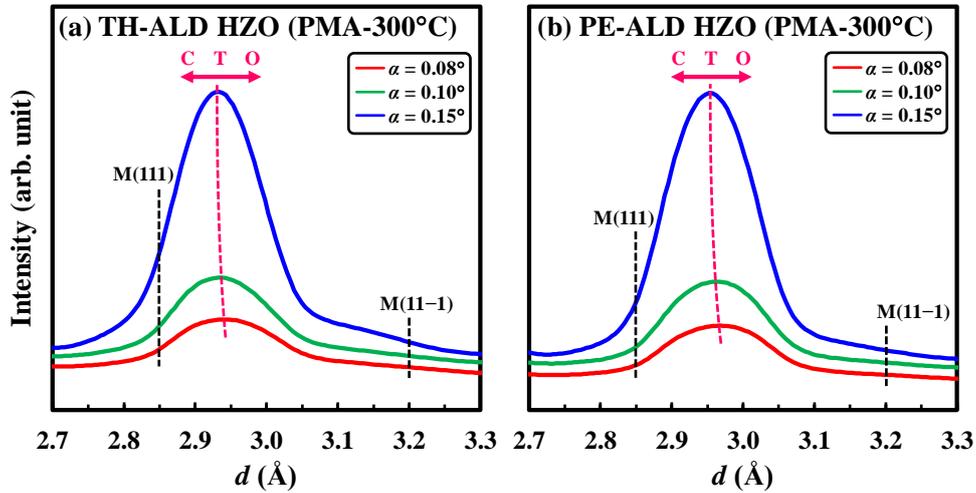


Fig. 10-5 300°C で PMA 処理後の(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンの拡大図

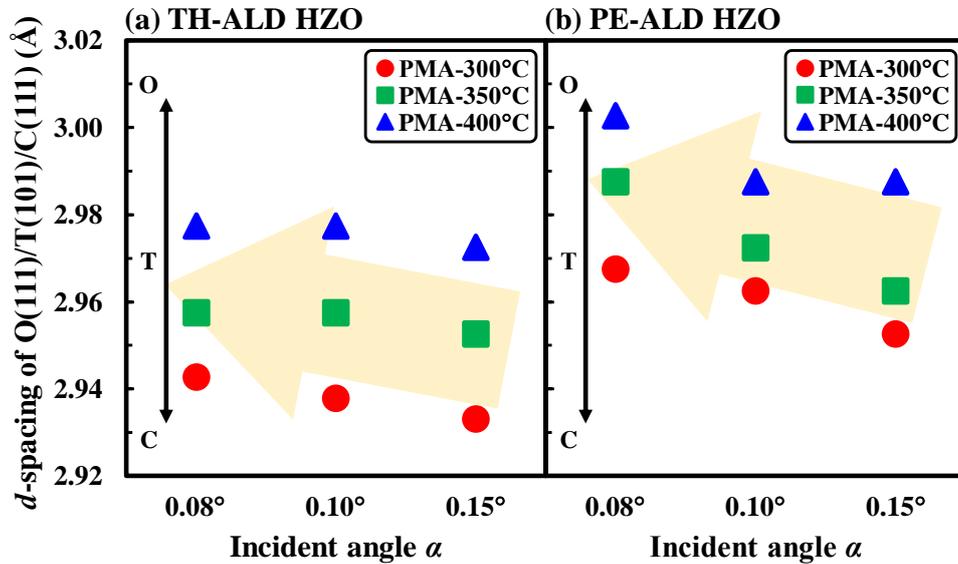


Fig. 10-6 低温形成した(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンより得られた X 線入射角 α と O(111)/T(101)/C(111) に由来する結晶ピーク位置の関係

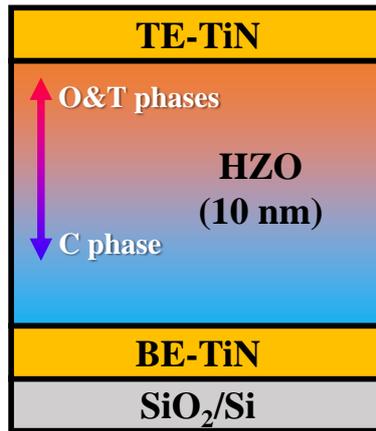


Fig. 10-7 低温形成した HZO 膜の O、T 及び C 相の分布の断面模式図

10.3.2 低温形成した HZO 膜の結晶構造の熱処理温度依存性

Fig. 10-8 に、低温形成した TH-及び PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンを示す。また、参考として TiN 及び HfO₂ の代表的な結晶構造に由来する結晶ピーク位置及び強度を示す。ここで、X 線入射角 α は 0.15° とした。また、横軸の格子面間隔 d は $d=2\pi/q$ の関係式より波数 q を用いて算出した。PMA 処理する前の TH-及び PE-ALD 法により作製した As-grown の HZO 膜の回折パターンにおいて、O/T/C 相に由来するブロードなピークを確認した。これは、第 8 章でも述べたように、TH-及び PE-ALD 法により作製した HZO 膜は成膜成膜過程において準安定相の O/T/C 相を含む微結晶粒を形成していることを示唆している。PMA 処理した場合、TH-及び PE-ALD 法により作製した HZO 膜は共に熱処理温度に関わらず M 相に起因する結晶ピークが小さく抑えられているのに対し、強誘電相である O 相を含む O/T/C 相の明瞭なピークを確認した。

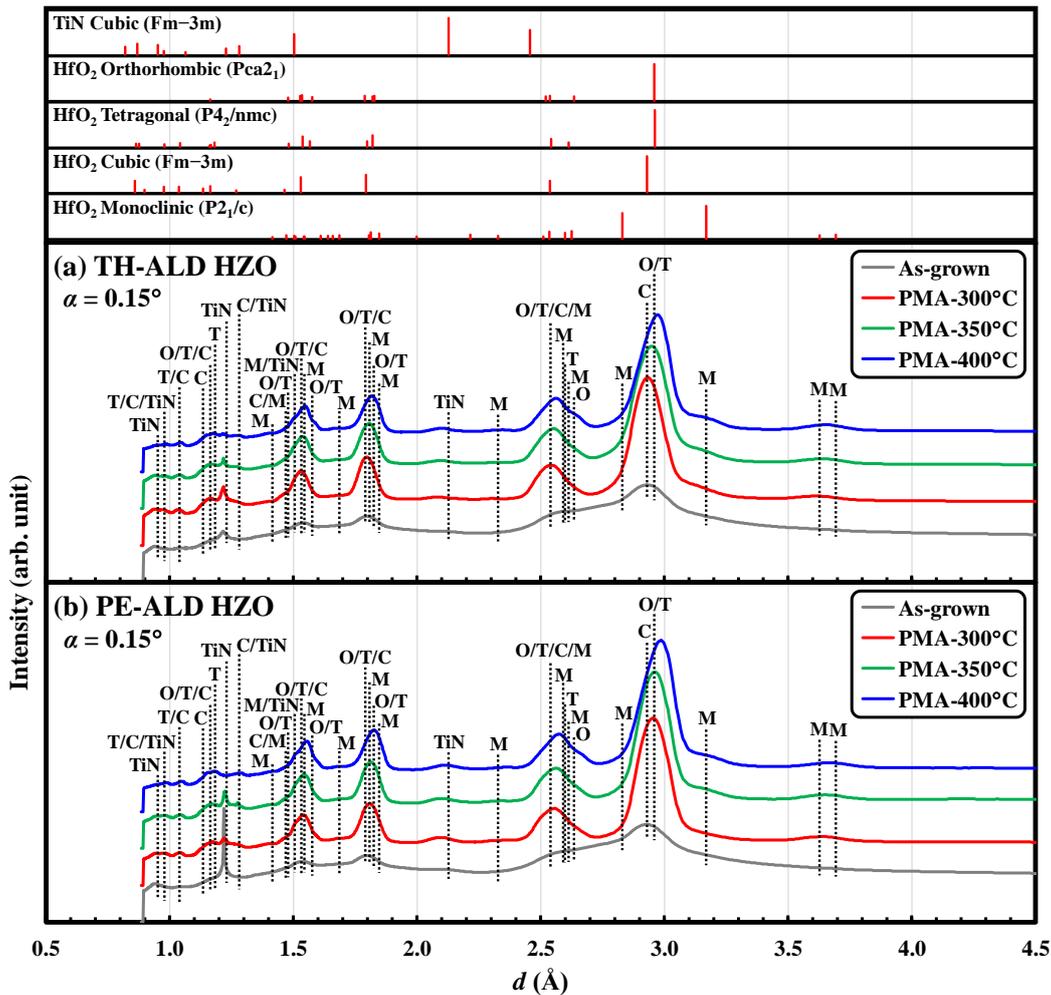


Fig. 10-8 300~400°C で PMA 処理後の(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法 ($\alpha = 0.15^\circ$) による回折パターン

HZO 膜の強誘電相である O 相を含む O/T/C 相の結晶ピークを更に詳細に解析するため、Fig. 10-9 に、Fig. 10-8 で示した低温形成した TH-及び PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンの拡大図を示す。ここで、 d の範囲は 2.7~3.3 Å とした。また、X 線入射角 α は 0.15° とした。さらに、低温形成した TH-及び PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンにおいて、PMA 温度と O(111)/T(101)/C(111) に由来する結晶ピーク位置の関係をまとめた図を Fig. 10-10 に示す。ここで、O(111)/T(101)/C(111) に由来する結晶ピークは左右非対称であることより、強誘電相である O 相だけでなく T 及び C 相の要素が含まれている。TH-及び PE-ALD 法により作製した As-grown の HZO 膜は強誘電相である O 相を含む微結晶粒を形成していることより、格子面間隔 d が約 2.93 Å の位置に O/T/C 相に由来するブロードなピークを確認した。PMA 処理した場合、TH-及び PE-ALD 法により作製した HZO 膜は共に熱処理温

度の高温化に伴って O(111)/T(101)/C(111)に由来する結晶ピーク位置が大きな d 値側へシフトした。10.3.1 節でも述べたように、HZO 膜の O/T/C 相に由来する結晶ピークは一つに重なるため、O/T/C 相の各々のピークに分離することは困難であるが、O(111)/T(101)/C(111)の各々の格子面間隔 d は $C < T < O$ の順に大きな値を有すると予測できる。[1, 2] 従って、TH-及びPE-ALD 法により作製した HZO 膜は共に PMA 温度を高くすることで C 及び T 相と比べて強誘電相である O 相の生成が促進されることが分かった。また、PE-ALD 法により作製した HZO 膜は TH-ALD 法の場合と比べて O(111)/T(101)/C(111)に由来する結晶ピークの d 値が大きいことより、O 相がより優先的に形成されていることが分かった。第 8 章の Fig. 8-5 に示した実験室系の GI-XRD 測定結果より、TH-及び PE-ALD 法により作製した HZO 膜はどちらも熱処理温度に関わらず O(111)/T(101)/C(111)に由来する結晶ピーク位置はほとんど同等の値を示したことより、シンクロトロン X線源を用いることで HZO 膜のより詳細な結晶構造解析が可能になることが分かった。

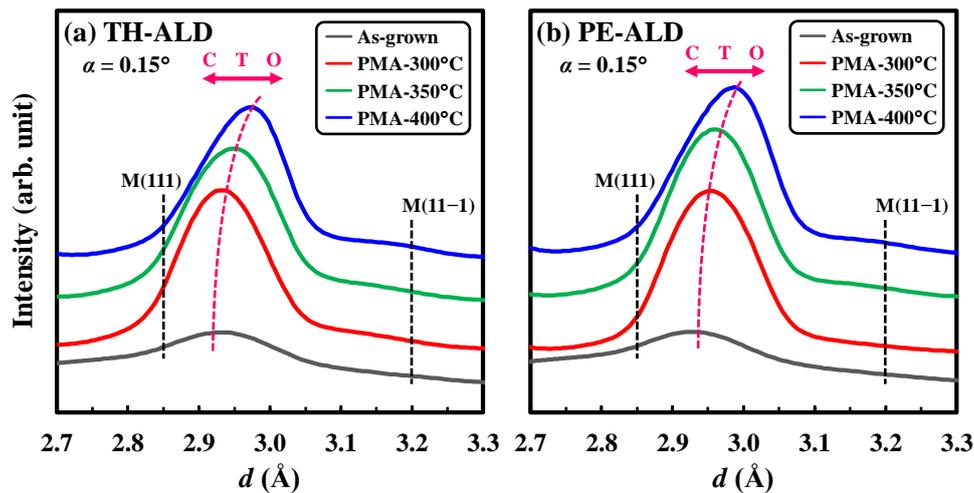


Fig. 10-9 300~400°C で PMA 処理後の(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法 ($\alpha = 0.15^\circ$)による回折パターンの拡大図

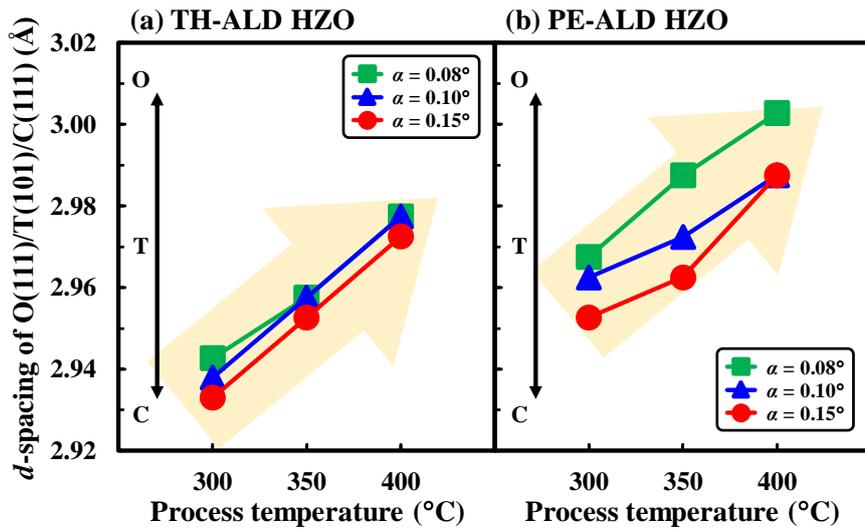


Fig. 10-10 低温形成した(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンより得られた PMA 温度と O(111)/T(101)/C(111)に由来する結晶ピーク位置の関係

10.4 低温形成した HZO 膜の結晶構造と強誘電性の関係

Fig. 10-11 に、低温形成した TH-及び PE-ALD 法により作製した HZO 膜において、Fig. 10-10 に示した GI-WAXS 法による回折パターンより得られた O(111)/T(101)/C(111)に由来する結晶ピーク位置と第 9 章の Fig. 9-7 (a)に示したパルス測定法(遅延時間: 10 μ s)により求めた残留分極値 P_{sw} の関係を示す。ここで、格子面間隔 d は X 線入射角 α が 0.15° のときの値を用いた。Fig. 10-10 で示したように、TH-及び PE-ALD 法により作製した HZO 膜は共に PMA 温度を高くすると強誘電相である O 相の生成が促進されることより、PMA 温度の高温化に伴って O(111)/T(101)/C(111)に由来する結晶ピーク位置が大きな d 値側へシフトした。従って、Fig. 10-11 より、TH-及び PE-ALD 法により作製した HZO 膜の P_{sw} 値は O(111)/T(101)/C(111)に由来する結晶ピーク位置より求めた d 値の上昇に伴い直線的に増加していることが分かった。また、PE-ALD 法により作製した HZO 膜は O(111)/T(101)/C(111)に由来する結晶ピークの d 値が大きく、O 相がより優先的に形成されていることより、TH-ALD 法の場合と比べて大きな P_{sw} 値を示した。特に、HZO 膜の作製手法として PE-ALD 法及び 400°C の低温 PMA 処理を組み合わせることで、最大の d 及び P_{sw} 値である各々 2.99 Å 及び 35 μ C/cm² を示した。ここで、HfO₂ 及び ZrO₂ の O 相の理論的な格子面間隔 d は各々 2.96 及び 3.01 Å である。これより、今回作製した Hf/Zr 組成が 0.43:0.57 の PE-ALD 法により作製した HZO 膜において、O 相の格子面間隔 d の理論値は Vegard 則より 2.99 Å と推測できる。従って、Fig. 10-9 の GI-WAXS 法による回折パターンに示したように、O(111)/T(101)/C(111)に由来する結晶ピークには強誘電相である O

相だけでなく少なくとも T 及び C 相の要素が含まれていることに注意しなければならぬが、400°C で PMA 処理した PE-ALD 法により作製した HZO 膜は主に強誘電体として理想的な O 相を有する結晶構造を形成していることが示唆された。また、第 9 章の Fig. 9-8 の PUND 測定による疲労特性の評価結果より、300°C で PMA 処理した TH-及び PE-ALD 法により作製した HZO 膜はどちらの場合も、分極反転回数が $10^3 \sim 10^4$ 回後の $2P_r$ 値は wake-up 効果により分極反転前の初期の値と比べて約 15% 程度増加していたのに対し、400°C で PMA 処理した場合は wake-up 効果による増加率が初期値と比べて約 7% と 300°C で PMA 処理した場合と比べて小さな値を示した。これまで、wake-up 効果が現れる原因の一つとして、分極反転を繰り返すことで強誘電相ではない T 相が強誘電相である O 相へ相転換することが挙げられている。[11-13] 従って、シンクロトロン X 線源を用いた GI-WAXS 測定結果より、PMA 温度を 300°C から 400°C へ高くさせると、初期の段階から HZO 膜に T 及び C 相と比べて O 相が優先的に形成されたため、wake-up 効果を小さく抑えられたのではないかと考えられる。

以上の結果より、シンクロトロン X 線源を用いた HZO 膜の結晶構造解析によって HZO 膜の結晶構造と強誘電性の重要な関係が明らかになった。

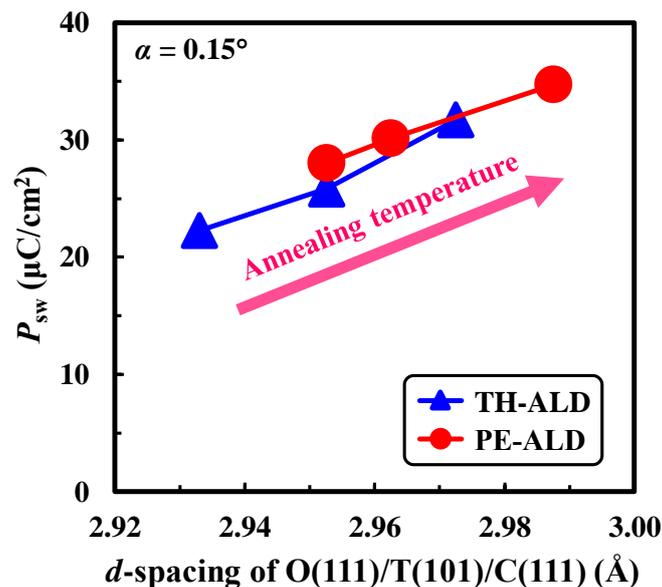


Fig. 10-11 低温形成した(a) TH-及び(b) PE-ALD 法により作製した HZO 膜の GI-WAXS 法による回折パターンより得られた PMA 温度と O(111)/T(101)/C(111)に由来する結晶ピーク位置の関係

10.5 第 10 章のまとめ

本章では、TH-及び PE-ALD 法と 300~400°C の低温熱処理を組み合わせで作製した HZO 膜の結晶構造と強誘電性の関係を明らかにするために、シンクロトロン X 線源を用いた GI-WAXS 測定結果より HZO 膜の詳細な結晶構造解析に取り組んだ。

まず、TH-及び PE-ALD 法により作製した HZO 膜はどちらの場合も X 線入射角 α を大きくしていくと O(111)/T(101)/C(111)に由来する格子面間隔 d が大きくなった。従って、強誘電相である O 相は HZO 膜中よりも HZO 膜の上部の HZO/TE-TiN 界面付近に形成されやすいことが分かった。これは、PMA 処理時に HZO 膜が TiN 電極から受ける引っ張り応力及び TiN 電極のスキャベンジング効果による HZO 膜中への酸素欠損の形成に起因すると考えられる。

次に、TH-及び PE-ALD 法により作製した HZO 膜は共に PMA 温度が高温度のなるにしたがって O(111)/T(101)/C(111)に由来する格子面間隔 d が大きくなったことより、TH-及び PE-ALD 法により作製した HZO 膜は熱処理温度を高くすることで C 及び T 相と比べて強誘電相である O 相の生成が促進されることが分かった。また、TH-及び PE-ALD 法により作製した HZO 膜の P_{sw} 値は O(111)/T(101)/C(111)に由来する結晶ピーク位置より求めた d 値の上昇に伴い直線的に増加していることが分かった。また、PMA 温度を 300°C から 400°C へ高くさせると、初期の段階から HZO 膜に T 及び C 相と比べて O 相が優先的に形成されたため、第 9 章の Fig. 9-8 に示したように、300°C で PMA 処理した TH-及び PE-ALD 法により作製した HZO 膜は 400°C で PMA 処理した場合と比べて wake-up 効果による増加率を小さく抑えられたのではないかと考えられる。PE-ALD 法により作製した HZO 膜は TH-ALD 法の場合と比べて O(111)/T(101)/C(111)に由来する格子面間隔 d が大きいことより、O 相がより優先的に形成されており、結果として TH-ALD 法の場合と比べて大きな P_{sw} 値を示していることが分かった。特に、HZO 膜の作製手法として PE-ALD 法及び 400°C の低温 PMA 処理を組み合わせることで、HZO 膜の O 相の理論値に近い d 値である 2.99 Å を有する結晶構造が得られたことより、最大の P_{sw} 値である 35 $\mu\text{C}/\text{cm}^2$ を示したと考えられる。

以上の結果より、シンクロトロン X 線源を用いた HZO 膜の結晶構造解析によって低温形成した HZO 膜の結晶構造と強誘電性の重要な関係を解明できた。

第 10 章の参考文献

- [1] R. Materlik, C. Künneth, and A. Kersch, *J. Appl. Phys.* 117, 134109 (2015).
- [2] X. Sang, E. D. Grimley, T. Schenk, U. Schroeder, and J. M. LeBeau, *Appl. Phys. Lett.* 106, 162905 (2015).
- [3] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).
- [4] S. J. Kim, J. Mohan, J. Lee, J. S. Lee, A. T. Lucero, C. D. Young, L. Colombo, S. R. Summerfelt, T. San, and J. Kim, *Appl. Phys. Lett.* 112, 172902 (2018).
- [5] M. H. Park, H. J. Kim, Y. J. Kim, T. Moon, and C. S. Hwang, *Appl. Phys. Lett.* 104, 072901 (2014).
- [6] M. H. Park, H. J. Kim, Y. J. Kim, W. Lee, T. Moon, K. D. Kim, and C. S. Hwang, *Appl. Phys. Lett.* 105, 072902 (2014).
- [7] V. V. Afanas'ev, A. Stesmans, L. Pantisano, S. Cimino, C. Adelman, L. Goux, Y. Y. Chen, J. A. Kittl, D. Wouters, and M. Jurczak, *Appl. Phys. Lett.* 98, 132901 (2011).
- [8] T. Ando, *Materials* 5, 478 (2012).
- [9] L. Pantisano, V. V. Afanas'ev, S. Cimino, C. Adelman, L. Goux, Y. Y. Chen, J. A. Kittl, D. Wouters, and M. Jurczak, *Microelectron. Eng.* 88, 1251 (2011).
- [10] A. Pal, V. K. Narasimhan, S. Weeks, K. Littau, D. Pramanik, and T. Chiang, *Appl. Phys. Lett.* 110, 022903 (2017).
- [11] S. S. Fields, S. W. Smith, P. J. Ryan, S. T. Jaszewski, I. A. Brummel, A. Salanova, G. Esteves, S. L. Wolfley, M. D. Henry, P. S. Davids, and J. F. Ihlefeld, *ACS Appl. Mater. Interfaces* 12, 26577 (2020).
- [12] M. Pešić, F. P. G. Fengler, L. Larcher, A. Padovani, T. Schenk, E. D. Grimley, X. Sang, J. M. LeBeau, S. Slesazeck, U. Schroeder, and T. Mikolajick, *Adv. Funct. Mater.* 26, 4601 (2016).
- [13] E. D. Grimley, T. Schenk, X. Sang, M. Pešić, U. Schroeder, T. Mikolajick, and J. M. LeBeau, *Adv. Electron. Mater.* 2, 1600173 (2016).

第 11 章 総括と今後の展望

11.1 総括

第 1 章では、近年注目を集めている HfO₂ 系強誘電体膜の概要について述べ、半導体メモリデバイスにおける位置付け及び課題点について述べた。また、次世代半導体メモリデバイスの設計及び作製プロセスにおいて必要不可欠な High-*k* 絶縁膜及び ALD 法について説明し、これら技術を活用した強誘電体 HZO 膜の結晶構造制御及び作製プロセスの低温化の 2 点を目的として設定した。

第 2 章では、強誘電体 HZO 膜を用いた MFM キャパシタの作製プロセス及び電気・物理特性評価手法の原理について述べた。

第 3 章では、本論文の導入として、これまで半導体メモリの微細化を牽引してきた DRAM のキャパシタ用絶縁膜として用いられている ALD 法により作製した ZrO₂ 膜に着目し、ZrO₂/High-*k*/ZrO₂ 積層構造における High-*k* 層間絶縁層として Al₂O₃ 及び (Ta/Nb)O_x 膜を組み合わせたナノラミネート膜を提案することで高い誘電率を維持しつつ絶縁膜の薄膜化に伴うリーク電流の抑制に取り組んだ。

第 4 章では、ALD 法の As-grown で直方晶(O)相を含む O、正方晶(T)及び立方晶(C)相を有する多結晶 ZrO₂ 膜及びアモルファス構造を有する Al₂O₃ 膜を High-*k* 核生成層として挿入した TiN/High-*k*/HZO/TiN キャパシタを作製して、強誘電相の形成を目的とした HZO 膜の結晶構造制御に寄与する High-*k* 膜を検討した。P-E 特性より、High-*k* 膜としてアモルファス構造を有する Al₂O₃ 膜を用いても HZO 膜の残留分極(2P_r)値は向上しなかったのに対し、O 相を有する多結晶構造を形成した ZrO₂ 膜を核生成層として用いることで、熱処理時に ZrO₂ 結晶粒に沿って HZO 膜の結晶成長が促進され、結果として核生成層無しの場合と比べて大きな 2P_r 値を示すことを明らかにした。

第 5 章では、第 4 章で HZO 膜の結晶構造制御に寄与した ZrO₂ 膜の効果を詳細に調べるために、ZrO₂ 核生成層を HZO 膜の上部(T-ZrO₂)、下部(B-ZrO₂)及び上下部(D-ZrO₂)に挿入した MFM キャパシタを作製して、ZrO₂ 核生成層の挿入位置が HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論した。ZrO₂ 核生成層を用いることで核生成層無し(w/o)の場合と比べて良好な強誘電性を示し、2P_r 値は w/o < B-ZrO₂ < T-ZrO₂ < D-ZrO₂ の順に大きな値を示した。D-ZrO₂ の断面 TEM 像より、HZO 膜は PDA 処理時に O 相を有する ZrO₂ 上部及び下部層を種結晶として部分的にエピタキシャル成長した結晶粒が形成されており、結果として w/o と比べて HZO 膜中に強誘電相を含む O、T 及び C 相が優先的に形成されていることを明らかにした。以上の結果から、ZrO₂ 核生成層を HZO 膜の上下に挿入することで HZO 膜の強誘電性が飛躍的に向上することが分かった。また、ZrO₂ 核生成層を電極材料と HZO 膜間に挿入することで、電極材料の影響を受けずに良好な強誘電性が得られる可能性を示した。

第6章では、各々常誘電体 HfO_2 及び反強誘電体 ZrO_2 膜と HZO 膜を積層した全体膜厚が 20 nm の HZO/ HfO_2 及び HZO/ ZrO_2 積層膜を作製して、 HfO_2 及び ZrO_2 膜が HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論した。HZO/ HfO_2 積層膜は HfO_2 膜の影響を受けて単斜晶(M)相が支配的な結晶構造を形成しており、常誘電体に類似した特性を示した。一方、HZO/ ZrO_2 積層膜は積層した ZrO_2 膜により強誘電相を含む O、T 及び C 相の形成が促進され、結果として良好な $2P_r$ 値を有するヒステリシス特性を示した。また、HZO/ ZrO_2 積層膜は HZO 単層膜と比べて分極反転回数の増加に伴う $2P_r$ 値の減少を抑えた良好な疲労特性を示した。以上より、HZO/ ZrO_2 積層膜を用いることで高耐圧且つ良好な強誘電性を有する強誘電体膜を実現できる可能性が示唆された。

第7章では、第6章において有用性を確認した HZO/ ZrO_2 積層膜において、強誘電体膜の全体膜厚が 20 nm 以上の領域での結晶構造、強誘電性及びリーク電流特性について調べた。HZO/ ZrO_2 積層膜は ZrO_2 膜の核生成層としての役割により厚膜領域においても強誘電相を含む O、T 及び C 相が優先的に形成されたことで、高い絶縁破壊電圧を示しつつ良好な $2P_r$ 値を維持した。また、HZO/ ZrO_2 積層膜は ZrO_2 膜に沿った HZO 膜の結晶成長によって結晶粒径が拡大し、結果として欠陥が生じやすい結晶粒界の形成を抑えられたことで、HZO 単層膜と比べて wake-up 及び分極疲労による $2P_r$ 値の低下を抑えた良好な疲労特性を示した。以上の結果より、 ZrO_2 膜はこれまで解明してきた HZO 膜の強誘電性の向上のみならず、耐圧及び疲労特性の向上といった HZO 膜の実用化へ向けた大きな課題である信頼性の向上にも寄与すると結論付けた。

第8章では、強誘電体 HZO 膜の 400°C 以下の低温形成技術確立へ向けて、酸化剤として各々 H_2O 及び O_2 プラズマを用いた熱(TH-)及びプラズマ(PE-)ALD 法により成膜した HZO 膜において、ALD 成膜時の酸化剤ガスが HZO 膜の結晶構造及び強誘電性に及ぼす効果について評価・議論した。HZO 膜の作製手法として一般に用いられている TH-ALD 法により作製した As-grown の HZO 膜はアモルファスのような構造を形成していたのに対し、PE-ALD 法の場合では成膜過程に強誘電相を含む O、T 及び C 相を有する微結晶粒を形成した。また、熱処理過程にこれら HZO 微結晶粒を種結晶として O、T 及び C 相を有する結晶成長が促進したことで、 300°C の極低温熱処理後でも良好な強誘電性を発現することを明らかにした。以上の結果より、HZO 膜の形成手法として PE-ALD 法及び低温度熱処理を用いることで、バックエンド工程や低温プロセスが要求されているフレキシブルデバイスへの応用が期待できる。

第9章では、まず、リーク成分を除去できるパルス測定法を用いて第8章において低温形成した HZO 膜の強誘電性を詳細に評価した。シャント抵抗を用いたパルス測定結果から得られた TH-及び PE-ALD 法により作製した HZO 膜の真の分極(P_{sw})値は、一般に用いられている $P-E$ 測定結果より求めた $2P_r$ 値よりも

約 10%程度小さな値を示し、この差が主にリーク電流成分に起因することを明らかにした。次に、実デバイス応用へ向けた大きな課題である分極反転回数の増加に伴う強誘電性の劣化機構を Positive-up Negative-down 法を用いた疲労特性及びリーク電流特性より得られたリーク電流伝導機構の解析を組み合わせで議論した。

第 10 章では、シンクロトロン X 線源を用いて第 8 章において低温形成した HZO 膜の結晶構造解析に取り組み、ALD 成膜時の酸化剤ガス及び熱処理温度が格子定数が非常に近い O、T 及び C 相の形成に及ぼす効果を詳細に評価した。まず、結晶構造の X 線入射角依存性より、強誘電相である O 相は HZO 膜中よりも HZO 膜の上部の HZO/TiN 上部電極界面付近に形成されていることを明らかにした。次に、熱処理温度依存性より、TH-及び PE-ALD 法により作製した HZO 膜は共に熱処理温度を高くすることで T 及び C 相と比べて強誘電相である O 相の生成が促進され、結果として P_{sw} 値の増加に繋がっていることを明らかにした。また、PE-ALD 法により作製した HZO 膜は TH-ALD 法の場合と比べて O 相がより優先的に形成されており、結果として TH-ALD 法の場合と比べて大きな P_{sw} 値を示していることが分かった。以上の結果より、シンクロトロン X 線源を用いた HZO 膜の結晶構造解析によって低温形成した HZO 膜の結晶構造と強誘電性の重要な関係を解明した。

11.2 今後の展望

本研究では、ALD 法により作製した強誘電体 HZO 薄膜を用いた次世代メモリデバイスの実現へ向けて、 ZrO_2 核生成層を用いた HZO 膜の結晶構造制御及び ALD 法の酸化剤ガスとして O_2 プラズマを用いた HZO 膜の低温形成技術($300^\circ C$)を実現した。これら本論文で得られた結果及び考察より、今後の展望として、(1) 高性能不揮発性多値メモリとして動作可能な強誘電体ゲート薄膜トランジスタ (TFT) の実現及び(2) ALD 法を用いた HZO 薄膜の更なる低温プロセス技術の確立の 2 点が挙げられる。

(1) 高性能不揮発性多値メモリとして動作可能な強誘電体ゲート TFT の実現

社会及び経済発展を加速させる AI 実現へ向けたキーテクノロジーの一つとして、人間の脳に相当する高度な知的処理能力を低消費電力で可能とするニューロモーフィックコンピューティングが脚光を浴びており、その構成要素である人工シナプスの有望な候補素子として強誘電体ゲートトランジスタ(FET)が注目されている。[1,2]

これまで、強誘電体ゲート FET の実現に向けて、強誘電体膜として第 1 章でも紹介したペロブスカイト系の PZT や SBT が採用されてきた。しかし、複雑な組成制御や微細化の限界(~100 nm)だけでなく、高温プロセス(> $500^\circ C$)や元素拡散によって形成された強誘電体/Si 間の界面層に起因する動作電圧

の上昇やデータ保持特性の劣化等、実用化へ向けて様々な問題に直面してきた。これら解決策として、強誘電体/Si 界面に SiO_2 や High- k 膜等のバッファ層を挿入した MFIS 構造も提案されたが、バッファ層で誘起できる電荷量の限界(例: SiO_2 は最大で $3.5 \mu\text{C}/\text{cm}^2$)により、強誘電体膜の残留分極値($10\sim 50 \mu\text{C}/\text{cm}^2$)を十分に活用できないという問題があった。[3]

これらを解決すべく、強誘電体膜として HZO 膜、チャネル材料として酸化物半導体を用いることで、強誘電体膜の残留分極値を最大限に生かし、且つ人工シナプスに要求される多値メモリとしての動作が期待できる強誘電体ゲート薄膜トランジスタ(TFT)に着目した。[4] 第 1 章でも紹介したように、HZO 膜は Si プロセスとの親和性に優れている上、幅広い組成領域且つ極薄膜領域($\sim 10 \text{ nm}$)でも安定した強誘電性を発現するという既存材料にはない利点を有する。さらに、本論文では 300°C までの低温プロセス化を実現できたことから、良好な異種材料界面の形成が期待できると共に、バックエンド工程(BEOL)や低耐熱性基板を用いたフレキシブルデバイスへの応用も期待できる。

また、本論文より、HZO 膜を ZrO_2 核生成層によって挟み込んだ $\text{ZrO}_2/\text{HZO}/\text{ZrO}_2$ 多層構造を形成することで、 ZrO_2 層無しの場合と比べて 2 倍以上の残留分極値が得られる上に、電極材料に依存しない強誘電性発現が実現できる可能性が示唆されたことから、 ZrO_2 核生成層の強誘電体ゲート FET への応用が大いに期待できる。

Fig. 11-1 に、強誘電体層として $\text{ZrO}_2/\text{HZO}/\text{ZrO}_2$ 積層膜、チャネル層として酸素欠損を生成しやすい In_2O_3 に大きな酸素かい離エネルギーを持つ C を添加した InO_xC_y 膜を採用したボトムゲート型の TFT の概略図及び作製フローの例を示す。本デバイスの特徴として、強誘電体及びチャネル層を低温且つ 3 次元構造への均質成膜が可能な ALD 法にて連続成膜できる上に、 InO_xC_y 膜は 150°C 以下の低温プロセスで高移動度($20.4 \text{ cm}^2/\text{Vs}$)を実現できる[5,6]ことから、HZO と InO_xC_y 膜間だけでなく、電極との間でも良好な界面が得られることが期待できる。

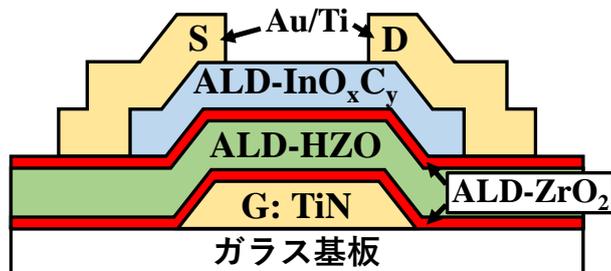


Fig. 11-1 強誘電体層として $\text{ZrO}_2/\text{HZO}/\text{ZrO}_2$ 積層膜、チャネル層として InO_xC_y 膜を用いたボトムゲート型 TFT の概略図

Fig. 11-2 に、強誘電体ゲート TFT の動作原理を示す。まず、(i)ゲート電極に正電圧を印可することで、強誘電体の分極によりチャンネルが蓄積状態となり、ソース-ドレイン間に大きなドレイン電流(ON 電流)が流れてデバイスは ON 状態となる。一方で、(iii)ゲート電極に負電圧を印可すると、チャンネルが空乏状態となり、ドレイン電流はほとんど流れない(OFF 電流)。ここで、印可電圧を 0 にしても、強誘電体の自発分極によって(ii)蓄積及び(iv)空乏状態を保持できるため、不揮発性メモリ素子として動作可能である。更に、これら ON 及び OFF 電流は、強誘電体層の分極度合いに伴って変化するチャンネル層のコンダクタンスによって大きく左右される。従って、ゲート電極への印可電圧を調整して強誘電体層の分極値を変化させることで ON 及び OFF 電流値をコントロールできることから、単なるスイッチング素子だけでなく不揮発性多値メモリとして動作することが可能である。

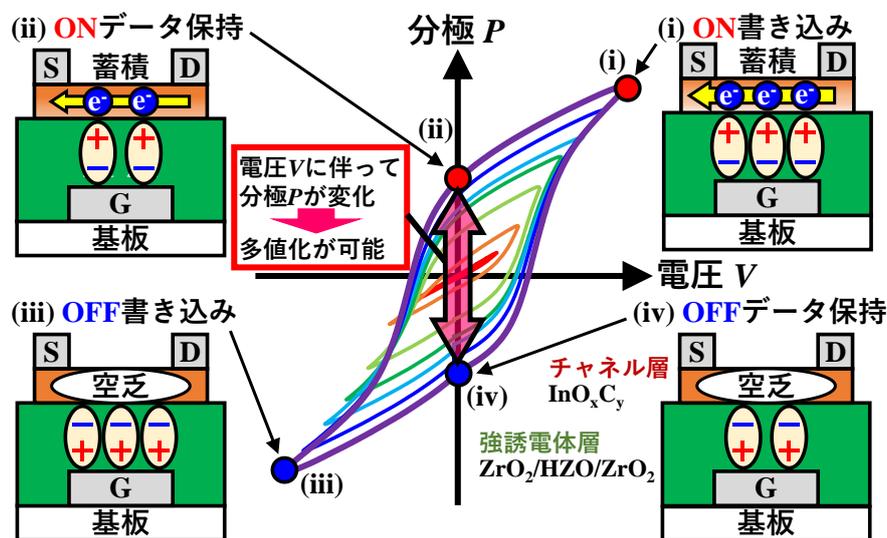


Fig. 11-2 強誘電体ゲート TFT の動作原理

(2) ALD 法を用いた HZO 薄膜の更なる低温プロセス技術の確立

第 1 章でも述べたように、 HfO_2 系強誘電体材料の中でも HfO_2 と結晶化開始温度が低い ZrO_2 を組み合わせた強誘電体 HZO 膜は更なる低温プロセス化が期待できる有望な材料である。従って、BEOL や低耐熱性基板を用いたフレキシブルデバイスにも応用可能な極低温作製技術を確立できれば、AI や IoT 社会実現に向けたブレイクスルーになると考えられる。これらを実現する上で、(i) 原子レベルの膜厚制御、(ii) 3 次元構造・大面積への均質成膜及び (iii) 低温成膜(室温~400°C)が可能な ALD 法が必須である。

これまで、 HfO_2 系強誘電体薄膜の低温形成へ向けて電極材料や熱処理条件の改善に焦点が当てられてきた。[5,6] 一方、ALD 原料や酸化剤といった

ALD プロセス条件が HZO 膜の結晶性及び強誘電性に及ぼす効果について詳細に検討された例は少ない。本論文では、ALD 法の酸化剤ガスとして、一般に用いられている H₂O よりも酸化力及びエネルギーの高い O₂ プラズマを用いることで、300°C の低温プロセスを実現した。また、HZO 膜の成膜過程で強誘電相である O 相を有する結晶粒を形成することで、後の熱処理温度を低温化できることが示唆された。しかし、低耐熱のフレキシブル基板等への応用を考えると更なる低温化(200°C 以下)が必要である。そこで、酸化剤として H₂O や O₃ と比べて強い酸化力やエネルギーを有するプラズマ O₂ を採用すると共に、誘導結合プラズマ(ICP)やホローカソードプラズマ(HCP)といった特徴が異なるプラズマ源を用いることで、成膜過程での結晶化が促進される可能性がある。また、ALD 原料は、より高い原料及び成膜温度が実現可能な TEMA-Hf/Zr (Hf/Zr[N(C₂H₅)CH₃]₄)や Cp-Hf/Zr ((C₅H₅)(Zr/Hf)[N(CH₃)₂]₃)を用いることで、成膜後の熱処理無しで良好な強誘電性が得られる ALD 条件を確立することができるかもしれない。さらに、HZO 膜は下地基板によって結晶構造及び強誘電性が変化することから、これら各種 ALD プロセス条件が、成膜過程の HZO/電極(TiN、TaN、Pt、W 及び RuO₂ 等)界面の表面反応及び HZO 膜の初期結晶化過程に及ぼす効果を解明することも重要な検討事項である。

第 11 章の参考文献

- [1] J. Y. Kim, M.-J. Choi, and H. W. Jang, *APL Mater.* 9, 021102 (2021).
- [2] S. Oh, H. Hwang, and I. K. Yoo, *APL Mater.* 7, 091109 (2019).
- [3] E. Tokumitsu, G. Fujii, and H. Ishiwara, *Jpn. J. Appl. Phys.* 39, 2125 (2000).
- [4] M.-K. Kim and J.-S. Lee, *Nano Lett.* 19, 2044 (2019).
- [5] S. Migita, H. Ota, K. Shibuya, H. Yamada, A. Sawa, T. Matsukawa, and A. Toriumi, *Jpn. J. Appl. Phys.* 58 SBBA07.
- [6] S. J. Kim, D. Narayan, J.-G. Lee, J. Mohan, J. S. Lee, J. Lee, H. S. Kim, Y.-C. Byun, A. T. Lucero, C. D. Young, S. R. Summerfelt, T. San, L. Colombo, and J. Kim, *Appl. Phys. Lett.* 111, 242901 (2017).

研究業績

【学術論文】

英論文

(筆頭)

- [1] Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Toyohiro Chikyow², and Atsushi Ogura¹, “Improvement in ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ thin films using ZrO_2 seed layer”, Applied Physics Express, Vol. 10, No. 8, pp. 081501 1-4, July 2017.
- [2] Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Tomomi Sawada^{2,5}, Kazunori Kurishima^{1,2}, Naomi Sawamoto¹, Akihiko Ohi², Toyohiro Chikyow², and Atsushi Ogura¹, “Improved leakage current properties of $\text{ZrO}_2/(\text{Ta/Nb})\text{O}_x\text{-Al}_2\text{O}_3/\text{ZrO}_2$ nanolaminate insulating stacks for dynamic random access memory capacitors”, Thin Solid Films, Vol. 655, pp. 48-53, June 2018.
- [3] Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Improvement in ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ thin films using top- and bottom- ZrO_2 nucleation layers”, APL Materials, Vol. 7, pp. 061107 1-7, June 2019.
- [4] Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ thin films fabricated by 300 °C low temperature process with plasma-enhanced atomic layer deposition”, Microelectronic Engineering, Vol. 215, pp. 111013 1-5, July 2019.
- [5] Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Mari Inoue², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Naomi Sawamoto¹, Takahiro Nagata², Jiyoung Kim³, and Atsushi Ogura¹, “Improvement in ferroelectricity and breakdown voltage of over 20-nm-thick $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2/\text{ZrO}_2$ bilayer by atomic layer deposition”, Applied Physics Letters, Vol. 117, No. 23, pp. 232902 1-5, December 2020.

(共著)

- [1] Tomomi Sawada^{2,5}, Toshihide Nabatame^{2,5}, Thang Duy Dao^{2,5}, Ippei Yamamoto^{2,6}, Kazunori Kurishima^{1,2}, Takashi Onaya^{1,2}, Akihiko Ohi², Kazuhiro Ito⁷, Makoto Takahashi⁷, Kazuyuki Kohama⁷, Tomoji Ohishi⁶, Atsushi Ogura¹, and Tadaaki Nagao^{2,5}, “Improvement of smooth surface of RuO₂ bottom electrode on Al₂O₃ buffer layer and characteristics of RuO₂/TiO₂/Al₂O₃/TiO₂/RuO₂ capacitors”, Journal of Vacuum Science & Technology A, Vol. 35, No. 6, pp. 061503 1-7, July 2017.
- [2] Riku Kobayashi^{1,2}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Comparison of characteristics of thin film transistor with In₂O₃ and carbon-doped In₂O₃ channels by atomic layer deposition and post-metallization annealing in O₃”, Japanese Journal of Applied Physics, Vol. 60, No. 3, pp. 030903, February 2021.
- [3] Riku Kobayashi^{1,2}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Influence of adsorbed oxygen concentration on characteristics of carbon-doped indium oxide thin-film transistors under bias stress”, Japanese Journal of Applied Physics, February 2021, in press.

【学会論文集】

英論文 (国際学会)

(筆頭)

- [1] Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Tomomi Sawada^{2,5}, Kazunori Kurishima^{1,2}, Naomi Sawamoto¹, Akihiko Ohi², Toyohiro Chikyow², and Atsushi Ogura¹, “Role of High-*k* Interlayer in ZrO₂/high-*k*/ZrO₂ Insulating Multilayer on Electrical Properties for DRAM Capacitor”, ECS Transactions, Vol. 75, No. 8, pp. 667-674, September 2016.
- [2] Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Kazunori Kurishima^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Ferroelectricity of Hf_xZr_{1-x}O₂ Thin Films Fabricated Using TiN Stressor and ZrO₂ Nucleation Techniques”, ECS Transactions, Vol. 86, No. 6, pp. 31-38, September 2018.

- [3] Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Mari Inoue², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Naomi Sawamoto¹, Takahiro Nagata², Jiyoung Kim³, and Atsushi Ogura¹, “Improvement of Ferroelectricity and Fatigue Property of Thicker $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2/\text{ZrO}_2$ Bi-layer”, ECS Transactions, Vol. 98, No. 3, pp. 63-70, September 2020.

(共著)

- [1] Kazunori Kurishima^{1,2,4}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Kazuhito Tsukagoshi², Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Reliability of $\text{Al}_2\text{O}_3/\text{In-Si-O-C}$ Thin-Film Transistor with an Al_2O_3 Passivation Layer under Gate-Bias Stress”, ECS Transactions, Vol. 86, No. 11, pp. 135-145, September 2018.
- [2] Kazunori Kurishima^{1,2,4}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Kazuhito Tsukagoshi², Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Suppression of threshold voltage shift on In-Si-O-C Thin-Film Transistor with an Al_2O_3 Passivation Layer under Negative and Positive Gate-Bias Stress”, 2019 IEEE Electron Devices Technology and Manufacturing Conference (EDTM), pp. 74-76, June 2019.
- [3] Riku Kobayashi^{1,2}, Toshihide Nabatame², Kazunori Kurishima^{2,4}, Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Characteristics of Oxide TFT Using Carbon-Doped In_2O_3 Thin Film Fabricated by Low-Temperature ALD Using Ethylcyclopentadienyl Indium (In-EtCp) and H_2O & O_3 ”, ECS Transactions, Vol. 92, No. 3, pp. 3-13, July 2019.

和論文 (国内学会)

(筆頭)

- [1] 女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤田 朋実^{2,5}, 栗島 一徳^{1,2}, 澤本 直美¹, 大井 暁彦², 知京 豊裕², 小椋 厚志¹, “ $\text{ZrO}_2/\text{Al}_2\text{O}_3/\text{ZrO}_2$ 多層を用いた DRAM キャパシタにおける Al_2O_3 層が電気特性に及ぼす効果”, 電子情報通信学会技術研究報告, Vol. 116, No. 118, pp. 27-32, 2016 年 6 月.
- [2] 女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “ ZrO_2 シード層が $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 薄膜の強誘電性へ及ぼす効果”, 電子情報通信学会技術研究報告, Vol. 117, No. 260, pp. 39-44, 2017 年 10 月.

【学会発表】

国際学会 (口頭発表)

(筆頭)

- [1] °Takashi Onaya^{1,2}, Toshihide Nabatame², Tomomi Sawada², Kazunori Kurishima^{1,2}, Naomi Sawamoto¹, Akihiko Ohi², Toyohiro Chikyow², and Atsushi Ogura¹, “Improvement of leakage current properties of $\text{ZrO}_2/(\text{Ta/Nb})\text{O}_x\text{-Al}_2\text{O}_3/\text{ZrO}_2$ nano-laminate insulating stacks for DRAM capacitor”, 16th International Conference on Atomic Layer Deposition (ALD 2016), O063, Dublin, Ireland, The Convention Centre Dublin, July 2016.
- [2] °Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Tomomi Sawada^{2,5}, Kazunori Kurishima^{1,2}, Naomi Sawamoto¹, Akihiko Ohi², Toyohiro Chikyow², and Atsushi Ogura¹, “Role of High- k Interlayer in $\text{ZrO}_2/\text{high-}k/\text{ZrO}_2$ Insulating Multilayer on Electrical Properties for DRAM Capacitor”, Pacific Rim Meeting on Electrochemical and Solid-State Science 2016 (PRiME 2016), G05-2022, Honolulu, Hawaii, USA, Hawaii Convention Center and Hilton Hawaiian Village, October 2016.
- [3] °Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Kazunori Kurishima^{1,2}, Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Toyohiro Chikyow², and Atsushi Ogura¹, “Effect of ZrO_2 -seed-layer on ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ thin film for memory applications”, XXVI International Materials Research Congress (IMRC 2017), SA.4-O006, Cancun, Mexico, JW Marriott Cancun Resort & Spa and CasaMagna Marriott Cancun Resort, August 2017.
- [4] °Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Toyohiro Chikyow², and Atsushi Ogura¹, “Improvement in ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ thin films using double nanocrystal ZrO_2 layers”, 2017 International Workshop on Dielectric Thin Films for Future Electron Devices –Science and Technology– (2017 IWDTF), S7-2, Nara, Japan, Todaiji Temple Cultural Center, November 2017.
- [5] °Takashi Onaya^{1,2,4}, Toshihide Nabatame^{2,5}, Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Toyohiro Chikyow², and Atsushi Ogura¹, “Effect of ZrO_2 Capping-layer on Ferroelectricity of $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ Thin Films by ALD Using Hf/Zr Cocktail Precursor”, 18th International Conference on Atomic Layer Deposition (ALD 2018), AA1-TuM08, Incheon, South Korea, Songdo Convensia, July-August 2018.

- [6] °Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Kazunori Kurishima^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Impact of Top-ZrO₂ Nucleation Layer on Ferroelectricity of Hf_xZr_{1-x}O₂ Thin Films for Ferroelectric Field Effect Transistor Application”, 2018 International Conference on Solid State Devices and Materials (SSDM2018), C-7-03, Tokyo, Japan, The University of Tokyo (Hongo Campus), September 2018.
- [7] °Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Kazunori Kurishima^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Ferroelectricity of Hf_xZr_{1-x}O₂ Thin Films Fabricated Using TiN Stressor Layer and ZrO₂ Nucleation Layer”, Americas International Meeting on Electrochemistry and Solid State Science (AiMES 2018), G02-0989, Cancun, Mexico, Moon Palace, September-October 2018.
- [8] Takashi Onaya^{1,2,4}, °Toshihide Nabatame², Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Improvement of Ferroelectricity of Hf_xZr_{1-x}O₂ Thin Films by New ZrO₂ Nucleation Technique”, 49th IEEE Semiconductor Interface Specialists Conference (SISC 2018), 10.2, San Diego, California, USA, Catamaran Resort Hotel, December 2018.
- [9] °Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Ferroelectricity of Hf_xZr_{1-x}O₂ thin films fabricated using plasma-enhanced atomic layer deposition and low temperature annealing process”, 21st Conference of Insulating Films on Semiconductors (INFOS 2019), 3.3, Cambridge, UK, University of Cambridge, June-July 2019.
- [10] °Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Ava Khosravi³, Naomi Sawamoto¹, Takahiro Nagata², Robert M. Wallace³, Jiyong Kim³, and Atsushi Ogura¹, “Reliability of Ferroelectric Hf_xZr_{1-x}O₂ Thin Films Using 300°C Low Temperature Process with Plasma-Enhanced Atomic Layer Deposition”, 50th IEEE Semiconductor Interface Specialists Conference (SISC 2019), 3.3, San Diego, California, USA, Bahia Resort Hotel, December 2019.
- [11] °Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Ava Khosravi³, Naomi Sawamoto¹, Chang-Yong Nam⁸, Esther H. R. Tsai⁸, Takahiro Nagata², Robert M. Wallace³, Jiyong Kim³, and Atsushi Ogura¹, “Ferroelectricity of 300°C Low Temperature Fabricated Hf_xZr_{1-x}O₂ Thin Films by Plasma-Enhanced Atomic Layer Deposition using Hf/Zr Cocktail Precursor”, 20th International Conference on Atomic Layer Deposition (ALD 2020), AA-WeA05, Virtual Meeting, June-July 2020.

- [12] °Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Mari Inoue², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Naomi Sawamoto¹, Takahiro Nagata², Jiyoung Kim³, and Atsushi Ogura¹, “Improvement of Ferroelectricity and Fatigue Property of Thicker $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2/\text{ZrO}_2$ Bi-layer”, Pacific Rim Meeting on Electrochemical and Solid State Science 2020 (PRiME 2020), D01-1361, Virtual Meeting, October 2020.
- [13] °Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Mari Inoue², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Naomi Sawamoto¹, Takahiro Nagata², Jiyoung Kim³, and Atsushi Ogura¹, “Possibility of Above 20-nm-Thick $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2/\text{ZrO}_2$ and $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2/\text{HfO}_2$ Bilayers for High Polarization and Breakdown Voltage”, 51st IEEE Semiconductor Interface Specialists Conference (SISC 2020), 10.4, Virtual Meeting, December 2020.

(共著)

- [1] °Toshihide Nabatame^{2,5}, Takashi Onaya^{1,2}, Makoto Takahashi⁷, Kazuhiro Ito⁷, Akihiko Ohi², Kazunori Kurishima^{1,2}, Atsushi Ogura¹, and Toyohiro Chikyow², “Comparison of tapping mechanism of ZrO_2 and $(\text{Ta/Nb})_x$ charge trapping layers for charge trap capacitor with high-k multilayers”, 16th International Conference on Atomic Layer Deposition (ALD 2016), O085, Dublin, Ireland, The Convention Centre Dublin, July 2016.
- [2] °Kazunori Kurishima^{1,2}, Toshihide Nabatame², Takashi Onaya^{1,2}, Takio Kizu², Kazuhiko Tsukagoshi², Akihiko Ohi², Naoki Ikeda², Toyohiro Chikyow², and Atsushi Ogura¹, “Influence of $\text{Al}_2\text{O}_3/\text{In}_{0.76}\text{Si}_{0.24}\text{O}_{0.99}\text{C}_{0.01}$ interface on reliability for oxide thin film transistor”, 45th Conference on the Physics and Chemistry of Surfaces and Interfaces (PCSI-45), PCSI-MoA05, Honolulu, Hawaii, USA, Sheraton Kona Resort & Spa, January 2018.
- [3] °Kazunori Kurishima^{1,2,4}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Kazuhiko Tsukagoshi², Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Reliability of $\text{Al}_2\text{O}_3/\text{In-Si-O-C}$ Thin-Film Transistors with an Al_2O_3 Passivation Layer under Gate-Bias Stress”, Americas International Meeting on Electrochemistry and Solid State Science (AiMES 2018), H03-1211, Cancun, Mexico, Moon Palace, September-October 2018.

- [4] °Kazunori Kurishima^{1,2,4}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Kazuhiko Tsukagoshi², Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Suppression of threshold voltage shift on In-Si-O-C Thin-Film Transistor with an Al₂O₃ Passivation Layer under Negative and Positive Gate-Bias Stress”, 3rd Electron Devices Technology and Manufacturing (EDTM) Conference 2019, H03-1211, Singapore, Marina Bay Sands, March 2019.
- [5] °Riku Kobayashi^{1,2}, Toshihide Nabatame², Kazunori Kurishima^{2,4}, Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Characteristics of Oxide TFT Using Carbon-Doped In₂O₃ Thin Film Fabricated by Low-Temperature ALD Using Ethylcyclopentadienyl Indium (In-EtCp) and H₂O & O₃”, 236th ECS Meeting, G02-1127, Atlanta, Georgia, USA, Hilton Atlanta, October 2019.
- [6] °Riku Kobayashi^{1,2}, Toshihide Nabatame², Kazunori Kurishima^{2,4}, Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Characteristics of Oxide TFT with Amorphous Carbon-Doped In₂O₃ Channel Using 150 °C Low Temperature Process with ALD and O₃ Annealing”, 2019 International Workshop on Dielectric Thin Films for Future Electron Devices –Science and Technology– (2019 IWDTF), S4-3, Tokyo, Japan, Tokyo Institute of Technology, November 2019.
- [7] °Toshihide Nabatame¹, Takashi Onaya^{1,2}, Erika Maeda^{1,6}, Masashi Hirose^{1,6}, Yoshihiro Irokawa¹, Koji Shiozaki^{1,2}, and Yasuo Koide¹, “Study of ALD HfO₂-based high-k for GaN power devices and Ferroelectric devices”, 20th International Conference on Atomic Layer Deposition (ALD 2020), AA-WeA01, Virtual Meeting, June-July 2020. (Invited talk)
- [8] °Yong Chan Jung³, Jaidah Mohan³, Harrison S. Kim³, Heber Hernandez-Arriga³, Takashi Onaya^{1,3}, Kihyun Kim^{3,9}, Namhun Kim^{3,9}, Si Joon Kim¹⁰, Atsushi Ogura¹, Rino Choi⁹, Jinho Ahn¹¹, and Jiyoung Kim³, “The effect of oxygen source on ferroelectricity of atomic layer deposited Hf_{0.5}Zr_{0.5}O₂ thin film”, 20th International Conference on Atomic Layer Deposition (ALD 2020), AA-WeA03, Virtual Meeting, June-July 2020.
- [9] °Yong Chan Jung³, Jaidah Mohan³, Harrison S. Kim³, Heber Hernandez-Arriga³, Takashi Onaya^{1,3}, Kihyun Kim^{3,9}, Namhun Kim^{3,9}, Si Joon Kim¹⁰, Atsushi Ogura¹, Rino Choi⁹, Jinho Ahn¹¹, and Jiyoung Kim³, “Investigation of Hydrogen Effect on Ferroelectricity of Atomic Layer Deposited Hf_{0.5}Zr_{0.5}O₂ Thin Film”, Pacific Rim Meeting on Electrochemical and Solid State Science 2020 (PRiME 2020), G02-1688, Virtual Meeting, October 2020.

- [10] °Riku Kobayashi^{1,2}, Toshihide Nabatame², Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Influence of adsorbed O₂ on the gate-bias stress stability of back-gate-type TFT with carbon-doped In₂O₃ channel”, 33rd International Microprocesses and Nanotechnology Conference (MNC 2020), 2020-6-1, Virtual Meeting, November 2020.

国際学会 (ポスター発表)

(筆頭)

- [1] °Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Ava Khosravi³, Naomi Sawamoto¹, Takahiro Nagata², Robert M. Wallace³, Jiyong Kim³, and Atsushi Ogura¹, “Comparison of Reliability of Ferroelectric Hf_xZr_{1-x}O₂ Thin Films Fabricated by Several Processes with Plasma-Enhanced and Thermal Atomic Layer Deposition”, The 19th Annual Non-Volatile Memory Technology Symposium (NVMTS 2019), P-14, Durham, North Carolina, USA, Washington Duke Inn & Golf Club, October 2019.
- [2] °Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Ava Khosravi³, Naomi Sawamoto¹, Chang-Yong Nam⁸, Esther H. R. Tsai⁸, Takahiro Nagata², Robert M. Wallace³, Jiyong Kim³, and Atsushi Ogura¹, “Ferroelectricity of Ferroelectric Hf_xZr_{1-x}O₂/Antiferroelectric ZrO₂ Stack Structure Fabricated by Atomic Layer Deposition”, 20th International Conference on Atomic Layer Deposition (ALD 2020), AA-TuP23, Virtual Meeting, June-July 2020.
- [3] °Takashi Onaya^{1,2,4}, Toshihide Nabatame², Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², and Atsushi Ogura¹, “Control of ferroelectric phase formation in Hf_xZr_{1-x}O₂ thin films using nano-ZrO₂ nucleation layer technique”, MANA International Symposium 2021, Virtual Meeting, March 2021.

(共著)

- [1] °Tomomi Sawada^{2,5}, Toshihide Nabatame^{2,5}, Ippei Yamamoto^{2,6}, Kazunori Kurishima^{1,2}, Takashi Onaya^{1,2}, Akihiko Ohi², Kazuhiro Ito⁷, Makoto Takahashi⁷, Kazuyuki Kohama⁷, Tomoji Ohishi⁶, Atsushi Ogura¹, and Tadaaki Nagao^{2,5}, “Characteristics of TiO₂/Al₂O₃/TiO₂ Capacitors with Plasma-enhanced ALD RuO₂ Bottom Electrode for Future DRAM”, 2015 International Workshop on Dielectric Thin Films for Future Electron Devices –Science and Technology– (2015 IWDTF), P-14, Tokyo, Japan, National Museum of Emerging Science and Innovation (Miraikan), November 2015.
- [2] °Kazunori Kurishima^{1,2}, Toshihide Nabatame², Nobuhiko Mitoma², Takio Kizu², Kazuhiko Tsukagoshi², Takashi Onaya^{1,2}, Tomomi Sawada², Akihiko Ohi², Toyohiro Chikyow², and Atsushi Ogura¹, “Low operating voltage and V_{on} tuning of In-Si-O TFT with ALD-ZrO₂ gate insulator”, 16th International Conference on Atomic Layer Deposition (ALD 2016), P-02-067, Dublin, Ireland, The Convention Centre Dublin, July 2016.
- [3] Jaidah Mohan³, °Yong Chan Jung³, Heber Hernandez-Arriaga³, Takashi Onaya^{1,3}, Harrison S. Kim³, Atsushi Ogura¹, and Jiyoung Kim³, “Investigation of the mechanical stress effect on ferroelectric Hf_{0.5}Zr_{0.5}O₂ using titanium nitride and tungsten electrodes”, The 19th Annual Non-Volatile Memory Technology Symposium (NVMTS 2019), P-12, Durham, North Carolina, USA, Washington Duke Inn & Golf Club, October 2019.
- [4] °Jaidah Mohan³, Yong Chan Jung³, Heber Hernandez-Arriaga³, Takashi Onaya^{1,3}, Harrison S. Kim³, Ava Khosravi³, Robert M. Wallace³, Atsushi Ogura¹, and Jiyoung Kim³ “Ferroelectric dipole relaxation with scaling of Hf_{0.5}Zr_{0.5}O₂ on Silicon”, 50th IEEE Semiconductor Interface Specialists Conference (SISC 2019), 4.20, San Diego, California, USA, Bahia Resort Hotel, December 2019.
- [5] °Riku Kobayashi^{1,2}, Toshihide Nabatame², Kazunori Kurishima^{1,2}, Takashi Onaya^{1,2,4}, Akihiko Ohi², Naoki Ikeda², Takahiro Nagata², Kazuhito Tsukagoshi², and Atsushi Ogura¹, “Comparison of Oxide TFT with C-doped and C-free In₂O₃ Channels by ALD”, The 13th MANA International Symposium 2020, 8-10, Ibaraki, Japan, International Congress Center EPOCHAL TSUKUBA, March 2020.

- [6] Jaidah Mohan³, Si Joon Kim¹⁰, Heber Hernandez-Arriga³, °Yong Chan Jung³, Takashi Onaya^{1,3}, Harrison S. Kim³, Namhun Kim^{3,9}, Kihyun Kim^{3,9}, Atsushi Ogura¹, Rino Choi⁹, Myung Mo Sung¹¹, and Jiyoung Kim³, “A Combinatorial Approach to the Ferroelectric Properties in $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ Deposited by Atomic Layer Deposition”, 20th International Conference on Atomic Layer Deposition (ALD 2020), AA-TuP43, Virtual Meeting, June-July 2020.

国内学会 (口頭発表)

(筆頭)

- [1] °女屋 崇^{1,2}, 生田目 俊秀², 澤田 朋実², 栗島 一徳^{1,2}, 大井 暁彦², 知京 豊裕², 小椋 厚志¹, “ $\text{ZrO}_2/\text{Al}_2\text{O}_3/\text{ZrO}_2$ スタック構造を用いた DRAM キャパシタにおけるリーク電流特性の改善”, 第 63 回応用物理学会春季学術講演会, 20p-S221-8, 東京, 東京工業大学 大岡山キャンパス, 2016 年 3 月.
- [2] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤田 朋実^{2,5}, 栗島 一徳^{1,2}, 澤本 直美¹, 大井 暁彦², 知京 豊裕², 小椋 厚志¹, “ $\text{ZrO}_2/\text{Al}_2\text{O}_3/\text{ZrO}_2$ 多層を用いた DRAM キャパシタにおける Al_2O_3 層が電気特性に及ぼす効果”, シリコン材料・デバイス研究会 (SDM) MOS デバイス・メモリ高性能化—材料・プロセス技術, 6, 東京, キャンパス・イノベーションセンター東京, 2016 年 6 月.
- [3] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤田 朋実^{2,5}, 栗島 一徳^{1,2}, 澤本 直美¹, 大井 暁彦², 知京 豊裕², 小椋 厚志¹, “ $\text{ZrO}_2/\text{high-}k/\text{ZrO}_2$ 多層絶縁膜を用いた DRAM キャパシタにおける high- k 層間絶縁層の役割”, 第 77 回応用物理学会秋季学術講演会, 15a-B9-1, 新潟, 朱鷺メッセ, 2016 年 9 月.
- [4] 女屋 崇^{1,2}, °生田目 俊秀^{2,5}, 栗島 一徳^{1,2}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “ALD- ZrO_2 シード層による $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 膜の強誘電性の改良”, 第 64 回応用物理学会春季学術講演会, 17p-304-7, 神奈川, パシフィコ横浜, 2017 年 3 月.
- [5] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 栗島 一徳^{1,2}, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “ナノ結晶 ZrO_2 シード層を用いた厚膜 $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ の強誘電性”, 第 78 回応用物理学会秋季学術講演会, 7p-A204-10, 福岡, 福岡国際会議場・国際センター・福岡サンパレス, 2017 年 9 月.
- [6] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “ ZrO_2 シード層が $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 薄膜の強誘電性へ及ぼす効果”, シリコン材料・デバイス研究会 (SDM) プロセス科学と新プロセス技術, 8, 宮城, 東北大学 未来情報産業研究館 5F 大会議室, 2017 年 10 月.

- [7] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “上下 ZrO₂ 核生成層を用いた Hf_xZr_{1-x}O₂ 薄膜の強誘電性の向上”, 電子デバイス界面テクノロジー研究会 –材料・プロセス・デバイス特性の物理– (第 23 回研究会), 6-4, 静岡, 東レ総合研修センター, 2018 年 1 月.
- [8] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “上下 ZrO₂ 核生成層による Hf_xZr_{1-x}O₂ 薄膜の強誘電性の改善”, 第 65 回応用物理学会春季学術講演会, 17p-F206-15, 東京, 早稲田大学 西早稲田キャンパス・ベルサール高田馬場, 2018 年 3 月.
- [9] °女屋 崇^{1,2,4}, 生田目 俊秀², 澤本 直美¹, 大井 暁彦², 池田 直樹², 長田 貴弘², 小椋 厚志¹, “ナノ ZrO₂ 核生成層を用いた強誘電体 Hf_xZr_{1-x}O₂ 薄膜の作製技術”, 第 79 回応用物理学会秋季学術講演会, 21a-145-6, 愛知, 名古屋国際会議場, 2018 年 9 月. (招待講演)
- [10] °女屋 崇^{1,2,4}, 生田目 俊秀², 澤本 直美¹, 大井 暁彦², 池田 直樹², 長田 貴弘², 小椋 厚志¹, “原子層堆積法の酸化剤ガスが強誘電体 Hf_xZr_{1-x}O₂ 薄膜の低温形成へ及ぼす効果”, 電子デバイス界面テクノロジー研究会 –材料・プロセス・デバイス特性の物理– (第 24 回研究会), 1-3, 静岡, 東レ総合研修センター, 2019 年 1 月.
- [11] °女屋 崇^{1,2,4}, 生田目 俊秀², 澤本 直美¹, 大井 暁彦², 池田 直樹², 長田 貴弘², 小椋 厚志¹, “300 °C 低温形成した Hf_xZr_{1-x}O₂ 薄膜の強誘電性”, 第 66 回応用物理学会春季学術講演会, 10p-W631-8, 東京, 東京工業大学 大岡山キャンパス, 2019 年 3 月.
- [12] °女屋 崇^{1,2,3,4}, 生田目 俊秀², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Ava Khosravi³, 澤本 直美¹, 長田 貴弘², Robert M. Wallace³, Jiyoung Kim³, 小椋 厚志¹, “プラズマ原子層堆積法で 300 °C 低温形成した強誘電体 Hf_xZr_{1-x}O₂ 薄膜の疲労特性”, 第 67 回応用物理学会春季学術講演会, 14p-A303-9, 東京, 上智大学 四谷キャンパス, 2020 年 3 月.
- [13] °女屋 崇^{1,2,3,4}, 生田目 俊秀², 井上 万里², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, 澤本 直美¹, 長田 貴弘², Jiyoung Kim³, 小椋 厚志¹, “Hf_xZr_{1-x}O₂/ZrO₂ 積層構造による強誘電体厚膜の強誘電性の向上”, 第 81 回応用物理学会秋季学術講演会, 10a-Z24-8, オンライン開催, 2020 年 9 月.

- [14] °女屋 崇^{1,2,3,4}, 生田目 俊秀², 井上 万里², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, 澤本 直美¹, 長田 貴弘², Jiyoung Kim³, 小椋 厚志¹, “パルス測定法による低温度作製した $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 薄膜の強誘電体スイッチング特性及び分極疲労メカニズムの研究”, 電子デバイス界面テクノロジー研究会 ー材料・プロセス・デバイス特性の物理ー (第 26 回研究会), 3-2, オンライン開催, 2020 年 1 月.
- [15] °女屋 崇^{1,2,3,4}, 生田目 俊秀², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, 澤本 直美¹, Chang-Yong Nam⁸, Esther H. R. Tsai⁸, 長田 貴弘², Jiyoung Kim³, 小椋 厚志¹, “放射光 X 線による低温形成した $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ 薄膜の直方晶相同定の検討”, 第 68 回応用物理学会春季学術講演会, 16p-Z26-9, オンライン開催, 2021 年 3 月.

(共著)

- [1] °澤田 朋実^{2,5}, 生田目 俊秀^{2,5}, Thang Duy Dao^{2,5}, 山本 逸平^{2,6}, 栗島 一徳^{1,2}, 女屋 崇^{1,2}, 大井 暁彦², 大石 知司⁶, 小椋 厚志¹, 長尾 忠昭^{2,5}, “ $\text{TiO}_2/\text{Al}_2\text{O}_3/\text{TiO}_2$ スタック絶縁膜を用いた MIM キャパシタの電気特性に対する Al_2O_3 膜厚の影響”, 日本金属学会 2015 年秋期 (第 157 回) 講演大会, 391, 福岡, 九州大学 伊都キャンパス, 2015 年 9 月.
- [2] °澤田 朋実^{2,5}, 生田目 俊秀^{2,5}, Thang Duy Dao^{2,5}, 山本 逸平^{2,6}, 栗島 一徳^{1,2}, 女屋 崇^{1,2}, 大井 暁彦², 大石 知司⁶, 小椋 厚志¹, 長尾 忠昭^{2,5}, “ $\text{TiO}_2/\text{Al}_2\text{O}_3/\text{TiO}_2$ キャパシタにおける PE-ALD RuO_2 と TiN 電極の耐圧特性の比較”, 日本金属学会 2016 年春期 (第 158 回) 講演大会, 137, 東京, 東京理科大学 葛飾キャンパス, 2016 年 3 月.
- [3] °栗島 一徳^{1,2}, 生田目 俊秀², 木津 たきお², 塚越 一仁², 女屋 崇^{1,2}, 大井 暁彦², 知京 豊裕², 小椋 厚志¹, “ ZrO_2 絶縁膜/ In-Si-O チャネル界面が酸化物 TFT のトランジスタ特性へ及ぼす影響”, 第 77 回応用物理学会秋季学術講演会, 15p-A22-12, 新潟, 朱鷺メッセ, 2016 年 9 月.
- [4] °生田目 俊秀^{2,5}, 伊藤 和博⁷, 高橋 誠⁷, 弓削 雅津也^{2,6}, 女屋 崇^{1,2}, 栗島 一徳^{1,2}, 大井 暁彦², 大石 知司⁶, 小椋 厚志¹, 知京 豊裕², “ $\text{Al}_2\text{O}_3/\text{ZrO}_2/\text{Al}_2\text{O}_3$ チャージトラップキャパシタにおける電子トラップのメカニズム”, 日本金属学会 2016 年秋期 (第 159 回) 講演大会, 388, 大阪, 大阪大学 豊中キャンパス, 2016 年 9 月.
- [5] °栗島 一徳^{1,2}, 生田目 俊秀², 女屋 崇^{1,2}, 木津 たきお², 塚越 一仁², 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “High- $k/\text{In}_{1-x}\text{Si}_x\text{O}_{1-y}\text{C}_y$ チャネル界面がトランジスタ特性に及ぼす影響”, 第 78 回応用物理学会秋季学術講演会, 6a-A203-7, 福岡, 福岡国際会議場・国際センター・福岡サンパレス, 2017 年 9 月.

- [6] °生田目 俊秀², 女屋 崇^{1,2,4}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 小椋 厚志¹, “ZrO₂ シード層による強誘電体 Hf_xZr_{1-x}O₂ 薄膜形成”, 第 79 回応用物理学会秋季学術講演会, 20p-141-2, 愛知, 名古屋国際会議場, 2018 年 9 月. (招待講演)
- [7] °栗島 一徳^{1,2,4}, 生田目 俊秀², 女屋 崇^{1,2,4}, 塚越 一仁², 大井 暁彦², 池田 直樹², 長田 貴弘², 小椋 厚志¹, “NBIS 測定による Al₂O₃ パッシベーション膜を用いた In_{1-x}Si_xO_{1-y}C_y TFT の信頼性評価”, 第 79 回応用物理学会秋季学術講演会, 20p-234A-16, 愛知, 名古屋国際会議場, 2018 年 9 月.
- [8] °小林 陸^{1,2}, 生田目 俊秀², 栗島 一徳^{1,2,4}, 木津 たきお², 女屋 崇^{1,2,4}, 大井 暁彦², 池田 直樹², 長田 貴弘², 塚越 一仁², 小椋 厚志¹, “低温度 ALD 法を用いて Al₂O₃ 及び SiO₂ 下地基板へ形成した In₂O₃ 膜の特性”, 電子デバイス界面テクノロジー研究会 ー材料・プロセス・デバイス特性の物理ー (第 24 回研究会), 6-1, 静岡, 東レ総合研修センター, 2019 年 1 月.
- [9] °小林 陸^{1,2}, 生田目 俊秀², 栗島 一徳^{2,4}, 女屋 崇^{1,2,4}, 大井 暁彦², 池田 直樹², 長田 貴弘², 塚越 一仁², 小椋 厚志¹, “低温 ALD 法で作製した C ドープ In₂O₃ 膜を用いた酸化物 TFT の特性”, 第 80 回応用物理学会秋季学術講演会, 20a-B31-9, 北海道, 北海道大学 札幌キャンパス, 2019 年 9 月.
- [10] °小林 陸^{1,2}, 生田目 俊秀², 栗島 一徳^{1,2,4}, 女屋 崇^{1,2,4}, 大井 暁彦², 池田 直樹², 長田 貴弘², 塚越 一仁², 小椋 厚志¹, “ALD 法で作製した C-doped 及び C-free In₂O₃ 膜をチャンネルとした酸化物 TFT の比較”, 電子デバイス界面テクノロジー研究会 ー材料・プロセス・デバイス特性の物理ー (第 25 回研究会), 2-2, 静岡, 東レ総合研修センター, 2020 年 1 月.
- [11] °小林 陸^{1,2}, 生田目 俊秀², 栗島 一徳^{2,4}, 女屋 崇^{1,2,4}, 大井 暁彦², 池田 直樹², 長田 貴弘², 塚越 一仁², 小椋 厚志¹, “NBS 及び PBS によるアモルファス Carbon-doped In₂O₃ TFT の信頼性評価”, 第 67 回応用物理学会春季学術講演会, 12a-D419-9, 東京, 上智大学 四谷キャンパス, 2020 年 3 月.
- [12] °小林 陸^{1,2}, 生田目 俊秀², 女屋 崇^{1,2,4}, 大井 暁彦², 池田 直樹², 長田 貴弘², 塚越 一仁², 小椋 厚志¹, “Air 及び N₂ 雰囲気のパイアスストレスによるアモルファス Carbon-doped In₂O₃ TFT のトランジスタ特性”, 第 81 回応用物理学会秋季学術講演会, 9a-Z20-7, オンライン開催, 2020 年 9 月.

国内学会 (ポスター発表)

(筆頭)

- [1] °女屋 崇^{1,2}, 生田目 俊秀², 澤田 朋実², 栗島 一徳^{1,2}, 大井 暁彦², 知京 豊裕², 小椋 厚志¹, “ZrO₂/Al₂O₃/ZrO₂ スタック構造を用いた DRAM キャパシタにおける Al₂O₃ 及び ZrO₂ 膜厚がリーク電流特性へ及ぼす影響”, 電子デバイス界面テクノロジー研究会 –材料・プロセス・デバイス特性の物理– (第 21 回研究会), P-3, 静岡, 東レ総合研修センター, 2016 年 1 月.
- [2] °女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 栗島 一徳^{1,2}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “High-*k* シード層が Hf_xZr_{1-x}O₂ 膜の強誘電性へ及ぼす影響”, 電子デバイス界面テクノロジー研究会 –材料・プロセス・デバイス特性の物理– (第 22 回研究会), P-6, 静岡, 東レ総合研修センター, 2017 年 1 月.

(共著)

- [1] °栗島 一徳^{1,2,4}, 生田目 俊秀², 女屋 崇^{1,2,4}, 塚越 一仁², 大井 暁彦², 池田 直樹², 長田 貴弘², 小椋 厚志¹, “Al₂O₃ パッシベーション膜による In-Si-O-C TFT の正負バイアスストレス特性の改善”, 電子デバイス界面テクノロジー研究会 –材料・プロセス・デバイス特性の物理– (第 24 回研究会), P-36, 静岡, 東レ総合研修センター, 2019 年 1 月.

【学術雑誌】

(筆頭)

- [1] 女屋 崇¹, “談話室 (海外研究体験記) テキサスでの研究留学生活”, 表面と真空 Vol. 63, No. 2, pp. 84-85, 2020 年 2 月.

【受賞歴】

- [1] “Young Award”, Takashi Onaya^{1,2}, Toshihide Nabatame^{2,5}, Naomi Sawamoto¹, Akihiko Ohi², Naoki Ikeda², Toyohiro Chikyow², and Atsushi Ogura¹, “Improvement in ferroelectricity of Hf_xZr_{1-x}O₂ thin films using double nanocrystal ZrO₂ layers”, 2017 International Workshop on Dielectric Thin Films for Future Electron Devices –Science and Technology– (2017 IWDTF), S7-2, Nara, Japan, Todaiji Temple Cultural Center, November 2017.

- [2] “安田賞 口頭発表 (若手奨励賞)”, 女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “上下 ZrO₂ 核生成層を用いた Hf_xZr_{1-x}O₂ 薄膜の強誘電性の向上”, 電子デバイス界面テクノロジー研究会 –材料・プロセス・デバイス特性の物理– (第 23 回研究会), 6-4, 静岡, 東レ総合研修センター, 2018 年 1 月.
- [3] “第 44 回 (2018 年春季) 応用物理学会講演奨励賞”, 女屋 崇^{1,2}, 生田目 俊秀^{2,5}, 澤本 直美¹, 大井 暁彦², 池田 直樹², 知京 豊裕², 小椋 厚志¹, “上下 ZrO₂ 核生成層による Hf_xZr_{1-x}O₂ 薄膜の強誘電性の改善”, 第 65 回応用物理学会春季学術講演会, 17p-F206-15, 東京, 早稲田大学 西早稲田キャンパス・ベルサール高田馬場, 2018 年 3 月.
- [4] “Best Poster Award (3rd place)”, Takashi Onaya^{1,2,3,4}, Toshihide Nabatame², Yong Chan Jung³, Heber Hernandez-Arriaga³, Jaidah Mohan³, Harrison S. Kim³, Ava Khosravi³, Naomi Sawamoto¹, Takahiro Nagata², Robert M. Wallace³, Jiyoung Kim³, and Atsushi Ogura¹, “Comparison of Reliability of Ferroelectric Hf_xZr_{1-x}O₂ Thin Films Fabricated by Several Processes with Plasma-Enhanced and Thermal Atomic Layer Deposition”, The 19th Annual Non-Volatile Memory Technology Symposium (NVMTS 2019), P-14, Durham, North Carolina, USA, Washington Duke Inn & Golf Club, October 2019.

【競争的資金(代表)】

- [1] 日本学術振興会 特別研究員 DC1, “原子層堆積法による新規超薄膜 Hf_xZr_{1-x}O₂ 強誘電体の 3 次元構造デバイス応用”, 2018 年 4 月~2021 年 3 月.
- [2] 明治大学 大学院博士後期課程国際共同研究推進プログラム, “新規領域選択的原子層堆積法を用いた強誘電体 Hf_xZr_{1-x}O₂ 超薄膜に関する研究” (派遣先: The University of Texas at Dallas, USA), 2019 年 4 月~2020 年 2 月.

所属: 1. 明治大学 2. 物質・材料研究機構 3. The University of Texas at Dallas
 4. 日本学術振興会 特別研究員 (DC & PD) 5. CREST, 科学技術振興機構
 6. 芝浦工業大学 7. 大阪大学 8. Brookhaven National Laboratory
 9. Inha University 10. Kangwon National University 11. Hanyang University
 12. 名古屋大学

謝辞

本研究は明治大学と国立研究開発法人 物質・材料研究機構、The University of Texas at Dallas 及び Brookhaven National Laboratory の共同研究として実施されました。

学部3年次の研究室配属時より、半導体の材料や評価、プロセス等、様々な基礎知識をご教授頂き、さらに国立研究機関である物質・材料研究機構をご紹介下さりました、明治大学 理工学研究科 電気工学専攻、半導体ナノテクノロジー研究室の小椋厚志教授に心より感謝申し上げます。

本論文を発表するにあたり、副査を担当して頂いた、明治大学 理工学研究科 電気工学専攻 勝俣裕准教授及び物質・材料研究機構 技術開発・共用部門 ナノテクノロジー融合ステーション ナノファブリケーショングループ グループリーダー兼明治大学客員教授の生田目俊秀博士に心より感謝致します。

また、生田目俊秀博士には、本研究の立案・指針、実験装置の操作方法や実験結果に対する考察、学術論文や発表資料の添削等、大変多くの時間と労力をかけて細部にわたり面倒を見て頂いただけでなく、国内外の学会発表や海外での研究活動を通したご指導、日常生活に関するアドバイスや相談等、研究面以外でも親身になって接して頂いたこと、厚く御礼申し上げます。

私を研究グループの一員として迎えて下さり、研究に対して懇切丁寧にご指導、御鞭撻を賜った物質・材料研究機構 統合型材料開発・情報基盤部門 デバイス材料設計グループ グループリーダーの知京豊裕博士及び機能性材料拠点 電気・電子機能分野 ナノ電子デバイス材料グループ グループリーダーの長田貴弘博士に心から感謝致します。また、非常にお忙しい中、ゼミの時間を設けて研究に関する知識をご教示頂いたこと、厚く御礼申し上げます。

博士課程在籍期間の中で、海外で研究を遂行する機会を与えて頂き、快く受け入れて頂いた The University of Texas at Dallas, Materials Science and Engineering の Jiyoung Kim 教授に心より感謝申し上げます。

また、The University of Texas at Dallas, Department of Materials Science and Engineering の Robert. M. Wallace 教授、Yong Chan Jung 博士、Heber Hernandez-Arriaga 博士、Harrison S. Kim 博士(現 Intel Corporation)、Jaebeom Lee 博士(現 ASM America)、Arul Vigneswar Ravichandran 博士(現 ASM America)、Ava Khosravi 博士、Su Min Hwang 様及び Jaidah Mohan 様を始めとした皆様には、研究面でのサポートだけでなく、慣れない環境での生活を支えて頂いたこと、深く感謝申し上げます。

海外での研究留学を遂行するにあたって、明治大学 大学院博士後期課程国際共同研究推進プログラムという形で経済的に支援頂いた明治大学 OB・OG の渡邊建三様及び渡邊容子様に心より感謝致します。

Brookhaven National Laboratory, Center for Functional Nanomaterials の Chang-Yong Nam 博士及び Esther H. R. Tsai 博士には、National Synchrotron Light Source II, 12-ID beamline におけるシンクロトロン放射光を用いた GI-WAXS 測定にご協力頂いたこと、深く御礼申し上げます。

本研究を実施するにあたり、実験装置の使用方法や実験手法等のご指導だけでなく、研究以外の面でも気を配って頂いた大井暁彦博士及び池田直樹博士を始めとした物質・材料研究機構 技術開発・共用部門 ナノテクノロジー融合ステーション ナノファブリケーショングループ 並木ファウンドリの皆様に心から感謝致します。

本研究を進めるにあたり、研究発表の準備やミーティングばかりでなく、機構内及び社会での生活においても数多くの助言を下さりました、物質・材料研究機構 国際ナノアーキテクニクス研究拠点(MANA) 副拠点長の若山裕博士、機能性材料研究拠点 電気・電子機能分野 電気化学センサグループ グループリーダーの川喜多仁博士及び機能性材料拠点 電気・電子機能分野 ナノ電子デバイス材料グループの山下良之博士に深く感謝申し上げます。

TEM 及び EDS 観察にご協力頂いた明治大学 再生可能エネルギー研究インスティテュート(MREL)の澤本直美博士に深く御礼申し上げます。

本研究を進める上で、海外での長期研究遂行時に、物質材料研究機構における試料作製や XRD 測定等にご協力頂いた物質・材料研究機構 技術開発・共用部門 ナノテクノロジー融合ステーション ナノファブリケーショングループの井上万里様に心から感謝申し上げます。

学部生時代より、実験装置の操作方法や実験の手法等、時間を割いて多くのアドバイスを頂いた物質・材料研究機構 MANA ナノシステム分野 超薄膜エレクトロニクスグループの澤田朋実様に深く感謝致します。

XRD 測定にご協力頂いた物質・材料研究機構 MANA ナノシステム分野 量子デバイス工学グループの渡辺みか様に深く御礼申し上げます。

機構内での事務手続きだけでなく、日常生活に関する相談や生活のアドバイスを頂いた物質・材料研究機構 機能性材料拠点 電気・電子機能分野 ナノ電子デバイス材料グループの松下美智世様、技術開発・共用部門 ナノテクノロジー融合ステーション ナノファブリケーショングループの星千映様及び北織麻美様に厚く御礼申し上げます。

物質・材料研究機構での活動において、同じ学生の立場で日々の生活を近くでサポートして頂いた、九州大学 Sinae Heo 博士(現 Applied Materials)及び小橋和義博士(現 Applied Materials)、芝浦工業大学 弓削雅津也様、廣瀬雅史様及び前田瑛里香様に深く感謝を申し上げます。

特に、物質材料研究機構と明治大学での活動及び生活を共にした栗島一徳博士(現ソニー株式会社)、鈴木良尚様(現キャノン株式会社)、立島滉大様(現ソニー株式会社)、安原雄大様(現パナソニック株式会社)、小林陸様、森田雅也様及び大門祐貴様には心より感謝申し上げます。

私をメンバーの一員として暖かく迎えて下さり、研究面だけでなく日常生活においてもご指導頂いた NIMS サッカー部の皆様に深く感謝致します。

半導体ナノテクノロジー研究室の同期である日比野祐介様は、研究活動の苦楽を共にし、研究面以外でも相談やアドバイスをして頂いたこと、心より感謝申し上げます。また、博士後期課程在籍時の半導体ナノテクノロジー研究室の先輩である、栗島一徳博士、石原聖也博士(現国立研究開発法人 科学技術振興機構)、横川凌博士(現明治大学 理工学部 電気電子生命学科 助教)には、研究や生活面で親身になって相談に乗って頂いたことに深く御礼を申し上げます。私と日比野様を含めて、博士後期課程在籍者 5 人全員で日本学術振興会 特別研究員となったことは、自分の人生の中でも誇りに思います。

学会や出張の事務手続き等を担当して頂き、研究活動を行う遂行するにあたってご支援を頂きました明治大学 理工学部事務室の皆様、生田研究知財事務室 今井利江子様及び半導体ナノテクノロジー研究室 村井真由美様に厚く御礼を申し上げます。

最後になりましたが、学部から博士後期課程在籍期間の充実した日々を支えて頂いた明治大学 半導体ナノテクノロジー研究室の諸氏及び OB・OG に深く御礼申し上げます。

今日に至るまで、経済的及び精神的に支えて頂き、何不自由なく育てて頂いた両親・家族に心より感謝申し上げます。

本論文は、上記のとおり多くの方々にご支援・ご協力頂いたことにより完成したものであり、ここに改めて心から謝意を表します。